A detailed photograph of a square microchip with a complex circuit pattern. Several test probes with dark tips are connected to various points on the chip's surface. The background is a blurred, high-contrast image of a textured surface, possibly a circuit board or another chip.

F. HURE

INITIATION PRATIQUE A L'EMPLOI
DES **CIRCUITS
INTEGRES
DIGITAUX**

EDITIONS TECHNIQUES et SCIENTIFIQUES FRANÇAISES

**INITIATION PRATIQUE
A L'EMPLOI
DES CIRCUITS INTEGRES
DIGITAUX**

Toute reproduction, même partielle, de cet ouvrage est interdite. Une copie ou reproduction par quelque procédé que ce soit, photographie, microfilm, bande magnétique, disque ou autre, constitue une contrefaçon passible des peines prévues par la loi du 11 mars 1957 sur la protection des droits d'auteur.

© 1977 E.T.S.F.

F. HURÉ
F3RH



INITIATION PRATIQUE A L'EMPLOI DES CIRCUITS INTÉGRÉS DIGITAUX

(2^e édition, revue et augmentée)



Diffusion :

ÉDITIONS TECHNIQUES ET SCIENTIFIQUES FRANÇAISES

2 à 12, rue de Bellevue, 75019 PARIS

AUTRES OUVRAGES DE FERNAND HURÉ
(E.T.S.F.)

Les Transistors. — Technique et Pratique des Radiorécepteurs et Amplificateurs basse fréquence.

Dépannage et mise au point des Radiorécepteurs à transistors.

Initiation à l'électricité et à l'électronique.

200 Montages Ondes Courtes. La réception et l'émission d'amateurs à la portée de tous (en collaboration avec Robert Piat F3XY).

Circuits électroniques pour votre automobile.

Appareils de mesure en basse fréquence, radio, télévision.

Montages simples électroniques.

Montages pratiques à circuits intégrés pour l'amateur.

TABLE DES MATIERES

Pages

CHAPITRE I

GENERALITES SUR LES CIRCUITS INTEGRES LOGIQUES

Qu'est-ce qu'un circuit intégré	9
Les circuits intégrés digitaux	10
Caractéristiques de la famille 74	11
Paramètres électriques	12
Les bases de l'algèbre de Boole	13
Les blocs logiques	15
Les opérations booléennes	15
L'opération inversion	16
L'opération ET ou produit logique	16
L'opération OU ou somme logique	17
Les théorèmes de l'algèbre de Boole	19
Les niveaux logiques	20
Précautions à prendre dans la manipulation des circuits intégrés	22
Précautions à prendre dans l'expérimentation des circuits intégrés	22
Portes digitales	23
Porte ET	24
Porte OU	25
Porte INVERSEUR	26
Porte NAND	26
Porte NOR	27
Porte OU EXCLUSIF	27
Porte NOR EXCLUSIF	28
Représentation graphique du fonctionnement d'une porte	29

CHAPITRE II

MANIPULATIONS AVEC DIFFERENTS TYPES DE PORTES MATRIEL NECESSAIRE

Boîte de connexions pour les montages d'essai	31
Témoins logiques	33
Alimentation 5 V pour circuits intégrés	34
Logique combinatoire	38
Suite des manipulations	41
Essai simultané d'une chaîne de portes NAND	44

Universalité du circuit NAND	45
Description du simulateur des circuits fondamentaux	45
Réalisation pratique du simulateur	47
Réalisation d'un simulateur logique	51
Etude du schéma	51
Unité d'affichage	51
Circuits anti-rebonds	51
Générateur 1 Hz-5 kHz	52
Générateur d'états	53
Réalisation	53
Tableau résumé des fonctions logiques	56

CHAPITRE III

LES BASCULES

Bascule simple R-S	59
Bascule R-S-H	63
Bascule D	65
Bascule J-K Maître-Esclave	68
Bascules monostables	72
Trigger de Schmitt	74

CHAPITRE IV

COMPTAGE ET AFFICHAGE

Le calcul binaire	77
Décodeur BCD ou Binaire codé décimal	81
Réalisation d'un compteur BCD	83
Exemple de comptage par trois avec une bascule J-K	84
Décade SN 7 490 N	86
Les tubes Nixie et décodeur BCD	87
Réalisation d'un simple compteur	89
Réalisation pratique du compteur à diodes LED	89
Le display à sept segments	92
Display à filament et décodeuse appropriée	92
Displays luminescents	98
Réalisation d'un compteur par 10	100
Diviseurs digitaux	103
Division par 10	104
Division par un nombre différent de 10	104
Réalisation d'une unité d'affichage avec display	106
Affichage mémorisé	107
Registre à décalage	111
Registre à deux sens de décalage	114
Compteurs-décompteurs	121

AVANT-PROPOS

A NOS LECTEURS

Les amateurs utilisent couramment, depuis de nombreuses années déjà, les transistors avec lesquels ils sont complètement familiarisés. Ils semblent, par contre, encore réticents en face de l'emploi des circuits intégrés. Ces derniers-nés de la technique leur paraissent, en effet, réservés à une classe de techniciens avertis. Ne dit-on pas que ces éléments sont dotés d'une extrême fragilité, difficiles à manier en raison de leur petitesse, et adaptés à des circuits extrêmement compliqués qui sortent le plus souvent de la compétence de l'amateur moyen.

Il convient d'apporter le démenti le plus formel à ces affirmations erronées. Les circuits digitaux, au contraire, apportent des solutions très simples à des problèmes qui ne pouvaient être abordés jusqu'alors. Ils permettent la réalisation de circuits extrêmement intéressants, même par l'amateur le moins chevronné. Ces composants ne sont pas plus fragiles que les transistors si l'on observe les précautions applicables à tous les semiconducteurs. Leur utilisation, peut-être un peu plus délicate en raison du plus grand nombre de broches très rapprochées, ne constitue pas un obstacle insurmontable.

Enfin, que l'on se rassure, il n'est pas nécessaire d'avoir fait des études de mathématiques supérieures pour utiliser les circuits digitaux. Si la connaissance de l'algèbre de Boole facilite la compréhension des résultats, celle-ci n'est nullement indispensable. D'ailleurs, les jeunes élèves sont maintenant rompus à la théorie des ensembles qui renferment les notions essentielles.

Les quelques définitions de base que nous lui consacrons, parce que nous pensons qu'elles sont accessibles à tous et qu'elles permettent une meilleure compréhension des circuits de base, ne sont nullement indispensables.

L'ouvrage que nous vous présentons tend à démystifier le circuit intégré en comprenant son fonctionnement à l'aide de quelques simples circuits de manipulation. Nous espérons ainsi le mettre au service d'un plus grand nombre d'amateurs en leur apportant les connaissances de base indispensables, et en les amenant à réaliser des circuits dont la facilité les surprendra.

CHAPITRE I

GÉNÉRALITÉS. SUR LES CIRCUITS INTEGRES LOGIQUES

Un système logique — on dit aussi, arithmétique ou digital — peut se réaliser de différentes façons. On peut ainsi effectuer quelques circuits simples avec des interrupteurs ordinaires, mais dans ce cas, les fonctions logiques en jeu doivent être peu nombreuses.

Dès que le système logique devient plus complexe, la solution réside toujours dans l'emploi des circuits intégrés digitaux, caractérisés par de petites dimensions, un faible prix de revient, une vitesse de commutation élevée.

Les premiers systèmes logiques réalisés avec des composants électroniques utilisaient des composants discrets; transistors, diodes, résistances, etc. Ensuite, on a assisté à la sortie des premiers circuits intégrés, d'abord relativement simples, puis de plus en plus complexes tout en conservant des dimensions à peu près immuables.

Désormais, nous sommes habitués à employer des circuits intégrés digitaux qui, sur quelques mm², concentrent des centaines et des milliers de fonctions logiques.

Qu'est-ce qu'un circuit intégré

C'est à la technique de diffusion épitaxiale, permettant la réalisation d'un circuit électronique complet sur une lame de silicium (circuit intégré monolithique) qu'est dû l'essor des circuits intégrés qui trouvent leurs applications, non seulement sur des réalisations professionnelles, mais encore sur de nombreux appareils grand public.

Un circuit intégré consiste principalement en transistors, résistances et diodes montés ou gravés sur un support ou « puce », très mince de

silicium, et reliés entre eux de façon à former un circuit, spécifique d'une fonction ou d'une opération particulière. Un montage utilisant un circuit intégré comprendra beaucoup plus de transistors et de diodes qu'un montage équivalent utilisant des composants conventionnels. Dans un CI, en effet, les transistors assurent de nombreuses fonctions. On ne peut, par exemple, trouver des inductances dans les circuits intégrés, car leur réalisation est impossible, dans des limites géométriques raisonnables. Les condensateurs, au-dessus de plusieurs dizaines de picofarads sont rares, car ils requièrent une surface trop importante sur la toute petite plaquette du CI. C'est pourquoi, chaque fois que cela est possible, les transistors assurent ces fonctions : on peut fabriquer un grand nombre de transistors sur une surface plus petite que celle occupée par les armatures d'un condensateur d'une valeur quelconque ! D'autre part, les transistors sont les composants les moins onéreux, sur un CI, aussi les utilise-t-on également à la place des résistances dans de nombreuses applications. Lorsque des bobinages ou des condensateurs de fortes valeurs sont nécessaires dans un circuit, ils sont montés extérieurement, hors du circuit intégré.

Les circuits intégrés se subdivisent en deux types fondamentaux : les CI linéaires et les CI digitaux. Les circuits intégrés linéaires sont essentiellement constitués par des amplificateurs pour faibles tensions à large bande, tandis que les circuits intégrés digitaux sont très répandus dans la réalisation des calculateurs, mais s'introduisent également dans les appareils de mesure, en radio et en télévision, dans l'équipement ménager, etc.

Ce sont ces derniers qui retiendront notre attention dans les chapitres suivants.

Les circuits intégrés digitaux

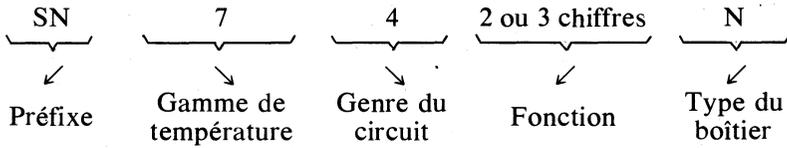
Il existe différentes familles de circuits intégrés digitaux, parmi lesquelles nous citerons les deux séries les plus courantes : la TTL (Logique à Transistors et Transistors) et la DTL, plus ancienne (Logique à Transistors et Diodes).

La famille qui se prête le mieux à l'expérimentation est certainement la TTL qui, actuellement, est la plus largement diffusée sur le marché et son coût est accessible à toutes les bourses.

Parmi les différentes familles de ce type, il en est une très répandue que nous adopterons dans notre étude, celle de la famille 74.

La numérotation des circuits TTL, d'après la Texas Instruments, est la suivante : chaque fonction de cette famille est caractérisée par un sigle du type 74xx (x) dans lequel les deux ou trois x sont des chiffres qui spécifient l'identité de chaque fonction. En plus du préfixe, c'est en général encore un suffixe qui indique le type de boîtier (plastique ou céramique).

Cette numérotation se schématise de la manière suivante :



Gamme de température :

7 → 0 à 70 °C

8 → - 25 °C + 85 °C

5 → - 55 °C + 125 °C

Genre du circuit :

4 : circuit logique

2 : amplis opérationnels

5 : circuits d'interface

6 : circuits télécommunication, radio, télévision

Caractéristiques de la famille 74

Voyons maintenant les caractéristiques de la famille 74. Le circuit intégré proprement dit, dont la surface se réduit à quelques mm², est contenu dans un boîtier type dual-in-line ayant 14, 16 ou parfois, pour des fonctions complexes, 24 broches, selon le type du dispositif.

Le type le plus courant est celui de 14 broches ; celui-ci se présente selon la fig. I-1. La distance entre une broche et la suivante de la même rangée est d'environ 2,54 mm, tandis que la distance entre deux rangées est d'environ 7,6 mm.

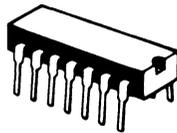


Fig. I-1.

Ces données sont très importantes pour la réalisation des circuits imprimés dont l'emploi est très recommandé, étant donné les petites dimensions et la longueur limitée des broches. Le diamètre des trous dans les circuits imprimés devra être d'environ 0,7 mm.

L'identification des broches doit toujours s'effectuer en regardant le circuit intégré par dessus, et en comptant les broches en sens inverse des aiguilles d'une montre, en partant du point ou de l'encoche de repère. Le fonctionnement de ces dispositifs est garanti dans une gamme comprise entre 0 et 70 °C.

Paramètres électriques

Les tensions dont nous parlerons devront toujours s'entendre positives par rapport à la borne de masse qui sera donc reliée au pôle négatif de l'alimentation.

La tension maximale théorique absolue que l'on peut appliquer au pôle positif d'alimentation est de 7 V. La tension optimale d'alimentation est de 5 V, avec une tolérance de $\pm 5\%$ (de 4,75 à 5,25 V).

Avant de procéder à l'énumération des différents paramètres, faisons une rapide étude de la structure électrique ou mieux, électronique. Pour fixer les idées, nous prendrons comme exemple le type de la série 7400 qui renferme quatre portes NAND à deux entrées, et dont le schéma logique est celui de la fig. I-2. Chacune des quatre portes est réalisée électriquement comme l'indique la fig. I-3 sur laquelle on peut voir le transistor multiémetteur (réduit à deux dans notre cas).

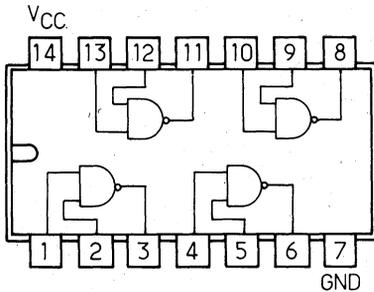


Fig. I-2.

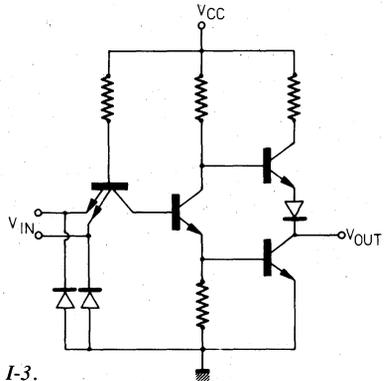


Fig. I-3.

Les diodes qui se trouvent presque toujours en parallèle sur chaque entrée servent à atténuer d'éventuelles pointes de tension négative dues à une sorte d'inertie électrique, au cours du passage de l'état haut à l'état bas, parce que les oscillations qui s'ensuivraient pourraient donner un signal logique 1 provisoire indésirable.

Dans ce type de circuit intégré, les entrées des différentes portes laissées libres se portent automatiquement au niveau haut, c'est-à-dire une tension de peu inférieure à celle d'alimentation.

On appelle « fan out » la capacité d'une sortie d'absorber des courants d'un certain nombre de charges (qui en général seront des entrées des autres portes logiques) à un niveau logique 0, et aussi la capacité de fournir des courants à un certain nombre de charges à un niveau logique 1.

Une sortie peut être reliée à plusieurs entrées d'autres circuits, la seule limite est la règle suivante : la somme des entrées (fan in) des entrées reliées à une même sortie doit être inférieure ou égale à la sortance (fan out) de la sortie considérée.

En général, chaque sortie a un fan out égal à 10, c'est-à-dire est capable de piloter un maximum de 10 entrées des autres portes, et d'absorber au moins 16 mA au niveau logique 0.

Un autre paramètre important est le temps de propagation, c'est-à-dire le temps qui s'écoule dans une même porte entre le changement de niveau logique à une entrée et le changement qui s'ensuit, s'il se produit, du niveau de sortie.

Ce retard est faible, de l'ordre de 10 nanosecondes, mais peut revêtir une importance particulière pour certains projets.

L'absorption de courant est de quelques mA pour chaque porte, c'est-à-dire 3 mA quand la sortie est au niveau 0, et environ 1 mA quand la sortie est au niveau 1.

Les sorties des portes peuvent être accidentellement court-circuitées avec la masse, sans danger ; cependant, si le court-circuit est continu, on ne peut court-circuiter plus d'une sortie à la fois, pour un même circuit intégré, pour des raisons thermiques ; en général, on ne peut effectuer ces courts-circuits pendant plus d'une seconde pour éviter la destruction du circuit intégré par effet thermique.

LES BASES DE L'ALGÈBRE DE BOOLE

Nous ne donnerons dans ce chapitre que les principes fondamentaux de la logique booléenne qui permettront une meilleure compréhension des résultats au cours de nos expérimentations. Ils seront facilement assimilés par ceux qui ont fréquenté les classes du premier cycle mais leur étude n'est nullement indispensable pour la poursuite de notre familiarisation avec les circuits intégrés.

Constantes booléennes

Dans l'algèbre de Boole, comme dans les mathématiques traditionnelles, toute grandeur qui se maintient à une certaine valeur fixe est une constante. La différence réside dans le fait que dans l'algèbre de Boole, il ne peut y avoir que deux constantes seulement : 0 et 1.

Variables booléennes

Dans les mathématiques traditionnelles, on appelle variables les grandeurs susceptibles de variations, mais qui, prises à un instant donné, assument la valeur d'une constante.

Puisque dans l'algèbre de Boole, les valeurs possibles des constantes sont seulement 1 et 0, nous appellerons variable booléenne simple toute grandeur capable d'assumer deux valeurs seulement : 0 et 1.

Un exemple de variable booléenne est donné par un contact capable de fermer ou d'ouvrir une ligne électrique.

Si nous avons deux contacts disposés en parallèle sur la ligne, avec la possibilité de mise en action indépendante, il sera possible d'assigner, à chacun d'eux l'une des deux valeurs 0 et 1, sans tenir compte de l'état de l'autre. Nous dirons en conséquence que les deux interrupteurs sont deux variables simples et indépendantes.

Quand deux variables booléennes simples sont interdépendantes, de manière qu'à chaque valeur de A corresponde une certaine valeur de F, on pourra dire que la grandeur F est fonction de A soit :

$$F = f(A)$$

A la variable A et aux autres qui se comportent de la même façon, (B, C, etc.), on donne le nom de variables indépendantes, puisqu'elles peuvent varier à volonté entre les deux états logiques.

A la variable F, on donne le nom de variable dépendante, puisque sa valeur dépend de l'état des variables indépendantes de la fonction.

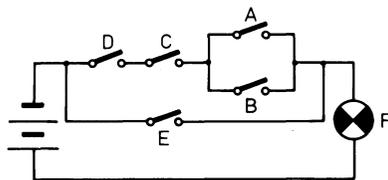


Fig. I-4.

Une fonction de Boole simple comme celle décrite ci-dessus peut dépendre aussi de plusieurs variables. Par exemple, sur la figure I-4 la lampe F (variable dépendante) peut être allumée ou éteinte (états 1 ou 0) selon la position ouverte ou fermée des interrupteurs A, B, C, D, E.

$$F = f(A, B, C, D, E)$$

LES BLOCS LOGIQUES

Ce sont les constituants élémentaires des circuits logiques ; ils disposent de différentes entrées (qui sont les variables indépendantes) et d'une ou deux sorties complémentaires qui constituent les variables dépendantes.

Deux sorties sont dites complémentaires quand, l'une assumant la valeur 1, l'autre assume la valeur 0, ou vice-versa. La définition peut s'étendre à deux points quelconques du circuit.

Les blocs logiques fondamentaux, dont nous parlerons par la suite, sont au nombre de trois :

Le produit logique ou porte AND, qui réalise la fonction :

$$A B C D \dots = F$$

L'addition logique ou porte OU, qui réalise la fonction :

$$A + B + C + D + \dots = F$$

La sortie est à l'état 1 si l'une des entrées au moins est à l'état 1.

L'inversion ou porte NON ; ce bloc présente une seule entrée et une seule sortie qui est toujours complémentaire de l'entrée. La formule sera :

$$A = \bar{F} \text{ ou bien } \bar{A} = F$$

Le tiret porté au-dessus de la lettre qui indique la variable signifie négation. Autrement dit, on définit par convention que la variable A correspond à l'état 1, tandis que la variable \bar{A} correspond à l'état 0.

LES OPÉRATIONS BOOLÉENNES

Les variables booléennes (A, B, C, F , etc.) peuvent être multipliées, ou additionnées, entre elles ou avec l'une des deux constantes (0 ou 1).

Les opérations représentent les méthodes pour transformer ou combiner les grandeurs entre elles.

Les opérations de l'algèbre de Boole ont une signification différente de celle à laquelle nous sommes habitués dans les mathématiques traditionnelles. Il s'agit seulement de conventions qui servent à définir l'action des trois blocs logiques fondamentaux ou de leurs combinaisons. En conséquence, il n'existe pas d'opération booléenne qui soit disjonctive du bloc logique correspondant.

En définitive, nous aurons seulement trois opérations possibles :
 l'inversion logique (bloc inverseur)
 la somme logique (porte OU)
 le produit logique (porte ET).

L'opération inversion

Comme nous l'avons dit précédemment, le signe de l'opération inversion est constitué par un trait placé au-dessus de la constante, de la variable ou de la fonction à inverser. La définition est la suivante :

$$\bar{1} = 0$$

qui se lit : non 1 égale zéro, ou 1 barre (et non 1 barré) égale zéro.

Cette opération est également appelée « complément ». Puisque nous n'avons que deux valeurs, le complément d'une variable est la valeur que cette variable n'a pas.

Ainsi, le complément de zéro, $\bar{0}$ est 1 ; le complément de un, $\bar{1}$ est 0.

L'opération ET ou produit logique

On appelle produit logique de deux variables booléennes la fonction :

$$F = A \cdot B$$

Le produit logique de deux ou plusieurs variables équivaut à la réalisation électrique de contacts en série, comme l'indique la fig. I-5. On écrira $F = AxBxC$.

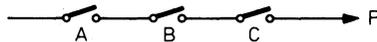


Fig. I-5.

A, B, C sont les termes du produit.

Pour que P soit égal à I, il faut que tous les termes du produit soient eux-mêmes égaux à I.

Avec deux variables, quatre cas seulement peuvent être envisagés :

$$\begin{aligned} 0 \times 0 &= 0 \\ 0 \times 1 &= 0 \\ 1 \times 0 &= 0 \\ 1 \times 1 &= 1 \end{aligned}$$

Propriétés du produit logique

Si le produit logique donne comme résultat 1, les deux variables devront être 1 :

Si $A \cdot B = 1$, on aura $A = 1$ et $B = 1$

Nous donnerons seulement les formules des autres propriétés qui sont des interprétations évidentes.

$$\begin{aligned}A \cdot 0 &= 0 \\A \cdot 1 &= A \\A \cdot \overline{A} &= 0 \\A \cdot \overline{\overline{A}} &= A\end{aligned}$$

Le point, qui indique le produit logique comme dans l'algèbre ordinaire, peut être supprimé.

Propriété commutative. — Le produit ne change pas quand on intervertit l'ordre des facteurs.

$$AB = BA$$

Propriété associative. — Les produits sur les variables et sur les constantes peuvent être effectués par groupes sans que change le résultat :

$$ABC = (AB)C = A(BC) = (AC)B$$

La fig. I-6 équivaut au produit $(AB)C$.

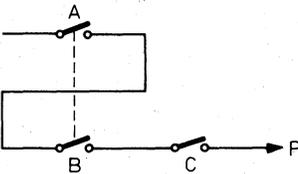


Fig. I-6.

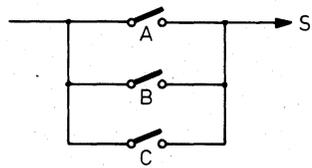


Fig. I-7.

L'opération OU ou somme logique

On appelle somme logique de deux variables booléennes indépendantes A et B, la fonction :

$$F = A + B$$

La somme logique de deux ou plusieurs variables équivaut à la réalisation électrique de contacts disposés en parallèle, comme l'indique la fig. I-7.

Une telle somme s'écrira $S = A + B + C \dots$
A, B, C sont les termes de la somme logique.

Avec deux variables, les cas suivants peuvent être envisagés :

$$\begin{aligned}0 + 0 &= 0 \\0 + 1 &= 1 \\1 + 0 &= 1 \\1 + 1 &= 1\end{aligned}$$

On en déduit que la somme logique de deux ou plusieurs grandeurs booléennes est 1 si l'une ou plusieurs de ces grandeurs valent 1.

Propriété de la somme logique — Si $A + B + C = 0$, on aura $A = 0, B = 0, C = 0$.

autres propriétés :

$$\begin{aligned}A + 0 &= A \\A + 1 &= 1 \\A + \bar{A} &= A \\A + \bar{A} &= 1\end{aligned}$$

faciles à établir par intuition.

Propriété commutative. — Le résultat ne change pas quand on change l'ordre des termes :

$$\begin{aligned}A + B + C &= A + C + B = \\&= B + C + A = C + A + B\end{aligned}$$

Propriété associative. — Si on remplace deux termes par leur somme, le résultat ne change pas.

$$\begin{aligned}A + B + C &= (A + B) + C = \\&= A + (B + C) = (A + C) + B\end{aligned}$$

La fig. I-8 représente l'une de ces formes.

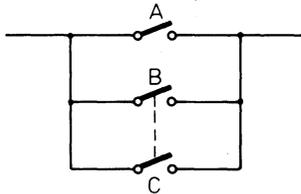


Fig. I-8.

En plus des opérations fondamentales, il en existe d'autres qui cependant ne peuvent s'effectuer au moyen de combinaisons de plusieurs blocs fondamentaux.

De ces opérations, qui sont l'OU exclusif, le NAND et le NOR, nous parlerons par la suite.

Les théorèmes de l'algèbre de Boole

Nous les donnerons sans démonstration.

Premier théorème :

$$A + AB = A$$

Quand une somme renferme un terme et son multiple, ce dernier peut être négligé.

Second théorème :

$$A + \bar{A}B = A + B$$

Quand une somme renferme une variable vraie et un multiple de sa forme fausse, on peut négliger la forme fausse.

Troisième théorème :

$$A(B + C) = AB + AC$$

qui correspond au même résultat qu'en algèbre ordinaire.

Si l'un des termes est égal au multiplicateur, nous aurons :

$$A(A + B) = A + AB = A$$

ceci résulte du fait qu'avec l'algèbre de Boole, une variable multipliée par elle-même ne donne pas son carré, mais reste inchangée.

Quatrième théorème.

Pour ajouter un terme à un produit, on ajoute le terme à chacun de ses facteurs et on fait le produit de la somme obtenue :

$$A + BC = (A + B)(A + C)$$

De ces théorèmes résultent, de façon évidente, les applications pratiques dans la simplification et dans l'établissement de circuits complexes. En effet, il n'est pas nécessaire de rappeler qu'à chaque opération logique fondamentale correspond toujours l'un des circuits porte décrits précédemment. Par exemple, le premier théorème exprime qu'un ET et un OU peuvent être remplacés par un fil de connexion directe. L'application du second théorème permet d'éviter l'emploi d'un ET et d'un inverseur, et ainsi de suite.

Théorèmes complémentaires de simplification.

$$\begin{aligned}\bar{A}B + B &= \bar{A} + B \\ AB + \bar{A} &= \bar{A} + B\end{aligned}$$

Les niveaux logiques

On parle de systèmes ANALOGIQUES lorsque les grandeurs en jeu varient avec continuité et peuvent prendre un nombre infini de valeurs. C'est le cas, par exemple, des ampèremètres et voltmètres électromagnétiques. Par contre, on parle de systèmes LOGIQUES lorsque ces grandeurs ne présentent que deux valeurs, qui sont les états ou niveaux logiques, à savoir :

Etat 1 (= Haut = Présence de tension)

Etat 0 (= Bas = Absence de tension)

Les tensions dont nous parlerons doivent toujours s'entendre positives par rapport à la masse qui devra donc être connectée à la borne négative de l'alimentation. C'est la logique dite positive.

Il résulte de ce qui précède que la caractéristique des circuits logiques est qu'à la sortie, on enregistre la présence ou l'absence de tension en fonction d'un code appliqué sur les entrées que nous étudierons par la suite. Mais dès maintenant, pour bien comprendre ce que nous venons de dire, il est nécessaire de savoir que la notion de tension « présente » ou « absente » est désignée, dans les circuits digitaux, par le nombre « 0 » quand cette tension n'existe pas, ou au contraire, par le nombre « 1 » si elle existe.

Il convient de préciser que la condition — nous dirons de préférence état ou niveau logique — « 0 » s'entend quand la tension relevée est comprise entre 0 et 0,8 V, tandis que pour l'état « 1 », cette tension est comprise entre 2,4 V et 5 V, c'est-à-dire correspondant à la tension d'alimentation.

Ainsi, les niveaux ne sont pas définis par des valeurs précises, mais par des butées (minimum et maximum). Par exemple, on aura un niveau « 0 » lorsque la différence de potentiel de l'entrée ou de la sortie considérée sera inférieure à 0,8 V. Par contre, une entrée sera considérée au niveau 1, si la tension entre masse est supérieure à 2,4 V.

Remarquons qu'il n'existe pas de condition intermédiaire, ce qui signifie que si on applique par exemple, à l'entrée, une tension qui de 4 V tombe à 2,8 V, celle-ci reste toujours à l'état 1, et si de 0,2 V, la tension s'élève à 1 V, elle reste toujours à l'état 0.

La bande de tensions comprise entre 0,8 V et 2,4 V est une zone de fonctionnement instable, car elle n'assure aucun des deux états logiques.

Nous venons de voir que l'état 0 s'entend pour une tension comprise entre 0 et 0,8 V, tandis que pour l'état 1, cette tension est comprise entre 2,4 V et 5 V.

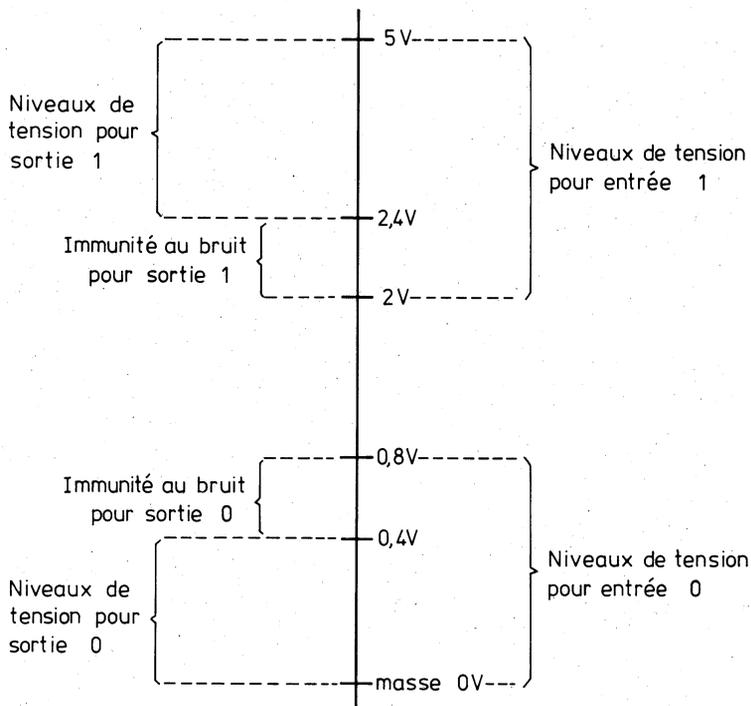


Fig. I-9.

Cette notion de niveau appelle quelques précisions. Pour chaque circuit, les caractéristiques fournies par le constructeur précisent deux notions essentielles :

- la valeur maximale de la tension d'entrée à l'état 0.
- la valeur minimale de la tension d'entrée à l'état 1.

On lira par exemple, 0,8 V pour la première et 2 V pour la seconde. Il en ressort que dans ce cas, la bande de fonctionnement instable s'établit entre 0,8 V et 2 V. En réalité, ces valeurs tiennent compte d'une certaine marge de sécurité. Ainsi, il est probable que l'état 0 pourra être maintenu avec une tension légèrement supérieure à 0,8 V et l'état 1, avec une tension légèrement inférieure à 2 V.

De même, le fabricant précise, pour chaque type de circuit, le niveau de sortie bas et le niveau de sortie haut. Ces valeurs diffèrent des précédentes d'environ $\pm 0,4$ V. Ainsi, si l'on admet 0,8 V et 2 V comme valeurs de

tensions d'entrée, la tension de sortie pour le niveau logique bas sera moins de 0,4 V et pour le niveau logique haut, plus de 2,4 V. Cette marge, définie comme « immunité au bruit » permet d'éviter qu'une tension parasite ne venant se superposer à la tension de sortie n'affecte celle-ci de telle sorte qu'elle puisse prendre un niveau erroné. Cette notion d'immunité au bruit est représentée graphiquement à la fig. I-9. On observe qu'il existe une différence de 400 mV entre le niveau qu'un circuit logique garantit comme sortie et celui qu'il exige sur son entrée. De cette façon, on constate que pour une tension parasite de 400 mV, le fonctionnement reste normal alors qu'il sera probablement perturbé si la tension parasite dépasse cette valeur.

De même, le constructeur précise l'intervalle des valeurs de tension qu'il convient de ne pas dépasser pour éviter la destruction du circuit. On admet généralement $-0,5$ V pour la plus basse et $+5$ V pour la plus élevée.

Précautions à prendre dans la manipulation des circuits intégrés

Les connexions des circuits intégrés sont très voisines les unes des autres : 2,5 mm entre deux broches successives pour les boîtiers à double rangée de broches. Aussi est-il nécessaire de prendre quelques précautions pour enficher ou déenficher un circuit intégré dans son support, sans risquer de tordre les pattes. Bien entendu, il sera toujours possible de redresser celles-ci à la pince, mais ce procédé constitue un exercice délicat qui, de toute façon, ne peut pas être renouvelé trop souvent.

Pour éviter ces ennuis, il convient d'abord d'assouplir les pinces du support qui recevra le circuit en y introduisant plusieurs fois l'extrémité d'une sortie d'un élément tel que condensateur ou résistance dont le diamètre est inférieur au millimètre.

Ensuite, le circuit intégré doit être enfoncé bien droit, en enfichant les 14 ou 16 broches simultanément. Il en sera de même pour le déenfichage. Dans ce dernier cas, pour ne pas risquer de tordre les broches, il est conseillé de se servir de deux tournevis glissés à chaque extrémité, entre le circuit et son support. En appuyant simultanément sur les manches, des deux côtés, à la façon d'un levier, le circuit sortira aisément sans risquer de tordre les broches, ce qui ne manquerait pas de se produire si l'un des côtés sortait avant l'autre.

On pourra commencer à se faire la main en utilisant quelques circuits intégrés de mauvaise qualité.

Précautions à prendre dans l'expérimentation des circuits intégrés

Voici quelques règles élémentaires à observer au cours de l'expérimentation des circuits intégrés pour éviter leur détérioration.

- Ne jamais porter une entrée à un potentiel supérieur à 5,5 V, même si le circuit n'est pas alimenté.
- Ne jamais porter une entrée à un potentiel inférieur à - 1 V, même si le circuit n'est pas alimenté.
- Ne jamais relier une sortie à un potentiel supérieur à 5,5 V.
- Ne jamais relier une sortie à la masse.
- Ne jamais relier ensemble deux sorties.
- Ne jamais relier une sortie à un générateur.
- Veiller avec attention au branchement des alimentations aux points indiqués et en respectant les valeurs de tensions.
- Ne jamais dépasser une tension d'alimentation de 6 V.
- Il est conseillé de ne pas appliquer directement le + 5 V aux entrées ; prévoir une résistance de 4,7 k Ω .
- Dans les circuits DTL ou TTL « dual in line », l'alimentation est généralement connectée aux broches 7 et 14 (positif au 14, négatif au 7 pour les circuits à 14 broches, 16 et 8 pour les circuits à 16 broches). (Il y a des exceptions ; toujours vérifier le brochage).

Contrairement aux transistors qui sont représentés vus de dessous, les circuits intégrés sont vus par dessus.

L'encoche se trouvant à la partie supérieure, les deux broches du haut correspondent à 1 et 14 (ou 16)-1 à droite, 14 ou 16 à gauche.

- Utiliser un fer à souder de puissance moyenne (15 à 20 W) dont la pointe est bien isolée électriquement. Attendre une dizaine de secondes pour passer de la soudure d'une patte à la suivante.

PORTES DIGITALES

Nous commencerons par prendre en considération les circuits logiques qui, dans les circuits intégrés sont appelés « porte », c'est-à-dire les circuits logiques à plusieurs entrées et une sortie. Dans nos exemples nous considérerons des portes à deux entrées, mais il convient de préciser qu'il existe des portes avec trois, quatre, cinq entrées et davantage.

L'état de la sortie dépend de la présence ou de l'absence de tension en fonction d'un code appliqué à l'entrée. Les états respectifs des différentes entrées et sorties sont relevés dans un tableau dit « table de vérité ».

Porte ET

« ET » est l'équivalent du mot anglais AND. Une porte ET est représentée graphiquement comme on peut le voir à la fig. I-10. Il peut y avoir un nombre illimité d'entrées. La sortie ne prend l'état 1 que si toutes les entrées sont au niveau 1. Si même une seule des entrées est à l'état 0, nous aurons également l'état 0 à la sortie.



Fig. I-10.

La table de vérité est la suivante

A	B	S
0	0	0
0	1	0
1	0	0
1	1	1

Le symbole de la porte ET peut être concrétisé par le simple circuit électrique de la fig. I-11. On voit immédiatement que la lampe s'allume seulement lorsque les deux interrupteurs sont fermés (état 1 des deux entrées) (état 1 de la sortie). Cette situation correspond à la dernière ligne de la table de vérité. Dans tous les autres cas, la lampe reste éteinte (état 0).

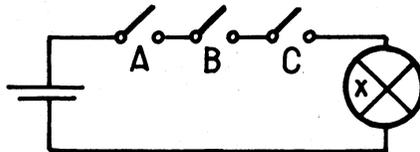


Fig. I-11.

Il convient de rappeler que le système logique que nous avons adopté et que nous utiliserons toujours par la suite, sauf spécification particulière, est de type positif. Avec un système logique de type négatif, nous dirions, dans l'exemple précédent, que les interrupteurs fermés correspondent à l'état 0, et que la lampe allumée est également à l'état 0.

Porte OU

La seconde porte que nous rencontrons est la porte OU, qui correspond dans la langue anglaise à « OR ».

Cette seconde logique se représente graphiquement comme sur la fig. I-12 où, dans ce cas particulier, il y a encore deux entrées. Le nombre d'entrées peut toujours être illimité.



Fig. I-12.

La table de vérité correspondante est la suivante

A	B	S
0	0	0
1	0	1
0	1	1
1	1	1

Nous pouvons encore concrétiser notre logique avec le circuit électrique de la fig. I-13.

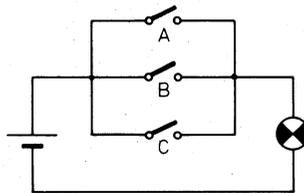


Fig. I-13.

Nous voyons qu'il suffit qu'un seul des interrupteurs soit fermé (état 1) pour que la lampe soit allumée (état 1). La lampe sera donc éteinte (état 0) seulement si tous les interrupteurs sont ouverts (état 0) et cette condition correspond à la première ligne de la table de vérité.

La représentation graphique d'une porte OU se distingue de celle d'une porte ET par le côté en forme d'arc tendu sur lequel sont appliquées les entrées.

Porte INVERSEUR

Il existe des portes inverseur (on dit aussi circuit PAS ou circuit NON) dont l'état à la sortie est l'opposé de celui de l'entrée. Dans ce cas, il y a toujours une seule entrée.

Si à l'entrée, on a l'état 0, à la sortie se trouve l'état 1 et inversement. Le symbole avec lequel est représenté graphiquement l'INVERSEUR est celui de la fig. I-14 a et la table de vérité correspondante est la suivante :

A	S
0	1
1	0

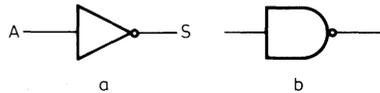


Fig. I-14.

Sur certains manuels, on trouvera la porte INVERSEUR représentée avec le symbole de la fig. I-14 b.

Porte NAND

Il existe des portes qui résultent de l'union des précédentes. Parmi celles-ci, nous trouvons la porte NAND qui résulte de l'union d'une ET et d'un INVERSEUR disposé à la sortie, suivant la combinaison schématisée sur la fig. I-15.

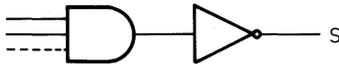


Fig. I-15.



Fig. I-16.

La porte NAND est représentée graphiquement comme on le voit à la fig. I-16, c'est-à-dire d'une manière identique à celle d'une porte AND, avec la seule différence que sur la borne de sortie figure un cercle. Ce dernier signifie que la sortie se trouve inversée par rapport à une porte ET, c'est-à-dire que pour les mêmes conditions d'entrée de celle-ci, nous aurons à la sortie l'état 0 quand nous avons l'état 1, et inversement.

La table de vérité d'une porte NAND est la suivante :

A	B	S
0	0	1
1	0	1
0	1	1
1	1	0

Si l'on rapproche cette dernière de la table de la porte ET, on peut constater que les colonnes relatives à l'état de sortie ont toutes deux des niveaux opposés.

D'une façon générale, il faut retenir que pour un circuit NAND, une entrée quelconque à 0 entraîne $S = 1$.

Porte NOR

La porte NOR équivaut à une porte OU suivie d'un INVERSEUR. Comme on le voit sur la représentation graphique de la fig. I-17, la porte NOR se différencie seulement de la porte OU par la présence sur la borne NOR de sortie d'un cercle qui signifie que le signal de sortie est de condition inverse à celui que l'on aurait avec une porte OR.

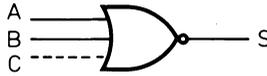


Fig. I-17.

La table de vérité d'une porte NOR est la suivante :

A	B	S
0	0	1
1	0	0
0	1	0
1	1	0

Porte OU EXCLUSIF

Il existe un dernier type de porte un peu spécial dont le symbole est donné fig. I-18. Il se différencie de l'OU par l'adjonction, du côté des deux entrées, d'un second arc qui accompagne le contour du dessin.



Fig. I-18.

La porte OU EXCLUSIF se distingue de l'OU simple du fait qu'il n'a besoin que d'une entrée à l'état 1 pour avoir 1 à la sortie. La différence avec l'OU est que celui-ci peut avoir plus d'une entrée à l'état 1 alors que dans l'OU EXCLUSIF, une seule entrée doit être à l'état 1 pour avoir 1 à la sortie.

La table de vérité de l'OU EXCLUSIF est la suivante :

A	B	S
0	0	0
1	0	1
0	1	1
1	1	0

Porte NOR EXCLUSIF

Comme on peut le deviner, la différence qui existe entre une porte OU EXCLUSIF et une NOR EXCLUSIF consiste essentiellement dans le fait que la NOR EXCLUSIF porte, sur sa borne de sortie, le cercle habituel qui, comme on le sait, indique que le signal de sortie est inversé par rapport aux conditions de l'OU EXCLUSIF. En conséquence, la table de vérité de la porte NOR EXCLUSIF se trouve inversée par rapport à la précédente, comme l'indique du reste le tableau suivant :

A	B	S
0	0	1
1	0	0
0	1	0
1	1	1

Le symbole est représenté fig. I-19.



Fig. I-19.

Toutes les portes que nous venons d'étudier peuvent se trouver en plusieurs exemplaires dans un seul circuit intégré. On peut ainsi trouver des C.I. qui renferment 4 NAND, d'autres qui en contiennent seulement 2, d'autres encore qui comportent quatre NAND et 1 NOR, etc.

Avec ces notions, nous pouvons considérer que la première partie de notre exposé, qui est forcément la plus abstraite et la plus ennuyeuse est terminée. Cependant ces notions sont indispensables.

Nous allons maintenant passer aux vérifications expérimentales de ces notions.

Représentation graphique du fonctionnement d'une porte

Pour comprendre le fonctionnement d'une porte et l'interprétation d'une table de vérité, il est intéressant d'utiliser une représentation graphique des variations des tensions d'entrée et de sortie, en fonction du temps, comme nous l'avons fait par exemple au cours de l'étude du courant alternatif dans nos premières notions d'électricité.

Le diagramme que nous utiliserons est assez simple puisque nous ne considérons pas les valeurs absolues de tension et de temps. Il nous suffit d'avoir une valeur relative entre les différents états d'entrée et de sortie.

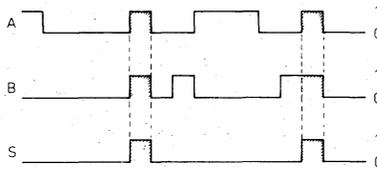


Fig. I-20.

Ainsi, l'examen des trois diagrammes de la fig. I-20. A, B et S nous révèle pour chaque entrée le passage de l'état 0 à l'état 1, ou inversement. On constate que la sortie passe seulement à l'état 1 lorsque les deux entrées sont elles-mêmes à l'état 1. Ce graphique correspond au fonctionnement d'une porte ET que nous étudierons plus loin.

Cette forme de représentation graphique permet d'interpréter rapidement l'évolution des états d'entrée et de sortie d'un système logique sans qu'il soit nécessaire de développer de longues explications.

Le cas échéant, le diagramme peut comporter une échelle de temps afin de savoir à quel moment se produisent les changements d'états logiques.

CHAPITRE II

MANIPULATIONS AVEC DIFFERENTS TYPES DE PORTES MATERIEL NECESSAIRE

BOITE DE CONNEXION POUR LES MONTAGES D'ESSAI

Les circuits intégrés devant servir au cours de nos premières manipulations doivent pouvoir être changés sans avoir continuellement à souder et à dessouder.

Une boîte de connexion telle que celle que montre la fig. II-1 constitue une solution séduisante.

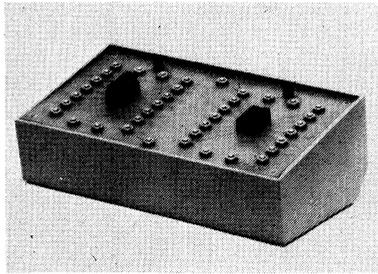


Fig. II-1.

Les différents éléments constitutifs de cet ensemble ont les provenances suivantes :

- boîtier Teko, type 362
- circuit imprimé, fabrication « Tout Pour l'Electronique » supportant 2 supports de circuit intégré, 14 broches dorées, 32 douilles diamètre 2 mm dorées, 2 diodes électroluminescentes de test d'origine japonaise.

L'ensemble est totalement implanté sur verre époxy (1).

(1) *Tout pour l'Electronique, 140 bis, rue Eugène Varlin, 77270 - Villeparisis.*

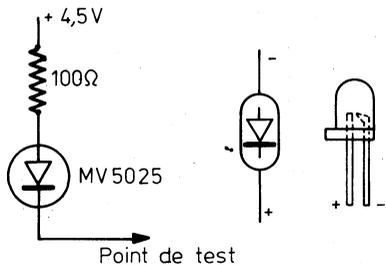


Fig. II-2.

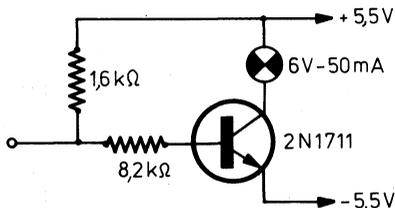


Fig. II-3.

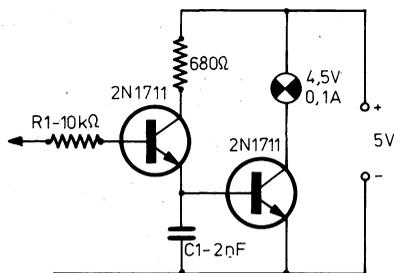


Fig. II-4.

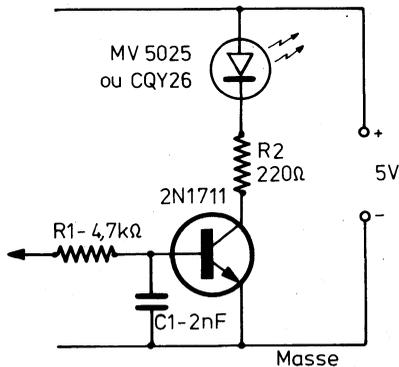


Fig. II-5.

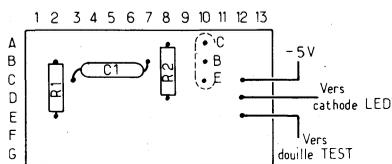


Fig. II-6a.

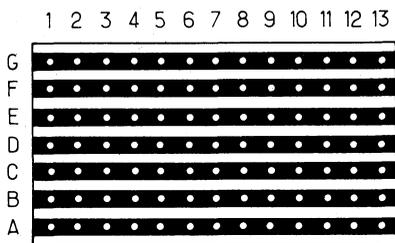


Fig. II-6b.

Les connexions s'effectuent par des cordons spéciaux moulés enfichables permettant plusieurs connexions sur une même douille.

Ceux qui désireraient réaliser le circuit imprimé pourront se reporter au plan de la fig. II-31 pour ce qui concerne la disposition des broches et des supports.

Nous vous conseillons toutefois de faire l'acquisition de cette boîte dans le commerce. Dans ce cas, il y aura lieu d'apporter une légère modification au circuit initial. L'anode de la diode électroluminescente

sera reliée à la douille R par une résistance de 220Ω en utilisant les deux douilles correspondantes. L'autre douille TEST reçoit la pointe de test constituée par l'un des cordons et la douille R est réunie au + 4,5 V.

Une autre solution consiste à munir notre boîte de connexion de deux témoins logiques équipés de transistors. Le montage effectué sur Véro-board trouve facilement sa place dans la boîte. Nous en donnerons le schéma et le plan de réalisation un peu plus loin.

Témoin logique

Pour vérifier le fonctionnement des circuits intégrés TTL, il est nécessaire de pouvoir relever si les différentes entrées et sorties sont à l'état 1 ou 0, c'est-à-dire s'il y a, ou pas, présence de la tension.

L'état des sorties peut être observé ainsi :

- soit à l'aide d'un voltmètre présentant une résistance d'au moins $20\,000 \Omega/V$;
- soit à l'aide d'un circuit simple tel que celui représenté à la fig. II-2 comportant en série une diode à l'arséniure de gallium (type mV 5025).

Si la diode est éclairée, c'est que l'on a un 0 en sortie.

- soit en utilisant le montage indiqué à la fig. II-3. Le transistor devra être de type NPN (genre 2N1711) et pouvoir laisser passer un courant de 100 mA ; le voyant sera une lampe 6 V, 50 mA.

Si la lampe est éclairée, c'est que l'on a un niveau 1 en sortie. Des circuits plus sensibles peuvent être réalisés.

- soit avec un témoin logique constitué de deux transistors Q_1 2N 1711 et Q_2 , 2N 2218 ou 2N 1711 comme le précédent (Fig. II-4).

Le voyant est constitué par une ampoule 4,5 V-0,1 A. La résistance de $10 \text{ k}\Omega$ sera placée à l'extrémité d'un fil souple reliant le montage au circuit logique.

Le condensateur C_1 sert à éviter l'action de toute tension parasite pouvant provenir d'un autre fil soumis à une tension alternative.

Nous réaliserons plus tard un bloc groupant un certain nombre de témoins lorsque nous construirons notre simulateur.

L'inconvénient d'un témoin à lampe est sa consommation excessive. Un témoin logique à diode LED s'il offre l'inconvénient d'être beaucoup plus coûteux, offre par contre l'avantage de consommer moins de courant. Un schéma de ce type est représenté à la fig. II-5.

Un exemple de réalisation sur véroboard du circuit de la fig. précédente destiné à notre boîte de connexion est donné à la fig. II-6.

Fig. II-7.

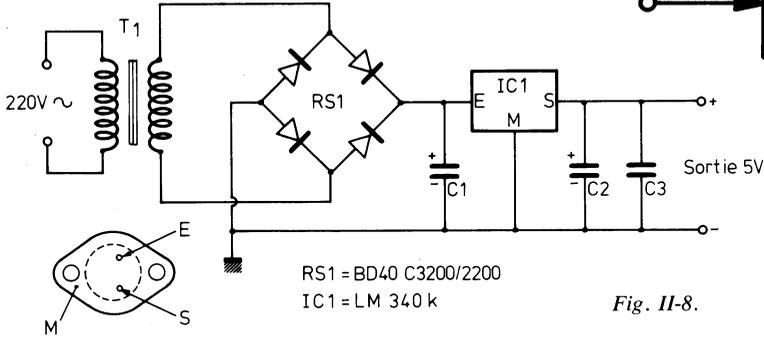
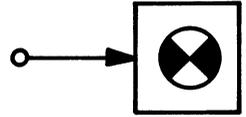


Fig. II-8.

Ce témoin logique sera représenté par la suite comme sur la fig. II-7, la connexion indiquée correspondant à l'extrémité de R₁ des figures précédentes.

Alimentation 5 V pour circuits intégrés

Les différentes manipulations que nous allons effectuer sur les circuits intégrés nécessitent une alimentation fournissant une tension de 5 V. Dans la plupart des cas, on pourra utiliser une pile de lampe de poche neuve de 4,5 V. Cependant une alimentation stabilisée serait préférable, sans être indispensable.

Pour ceux qui voudraient entreprendre une telle réalisation, le circuit d'une alimentation de ce type est donné à la fig. II-8. Elle permet d'obtenir

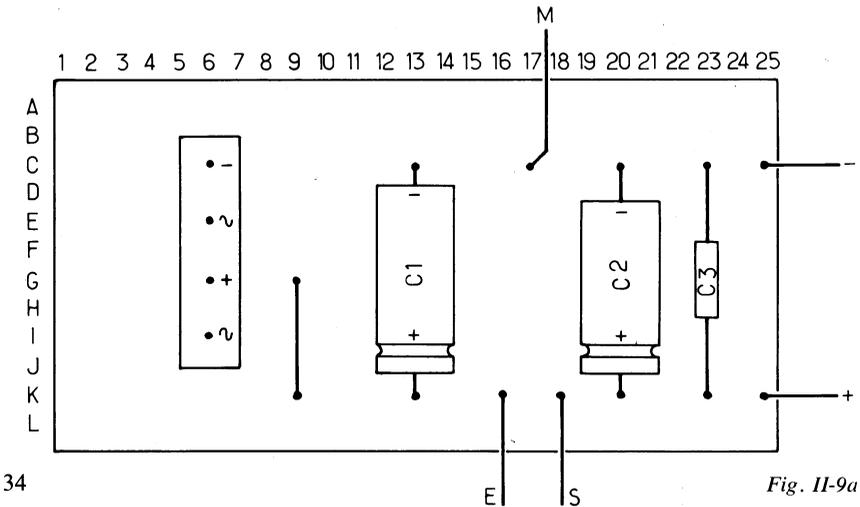


Fig. II-9a.

à la sortie une tension parfaitement stable et une alimentation protégée contre les courts-circuits.

Comme on le voit, le circuit se compose essentiellement d'un simple transformateur abaisseur à secondaire 10/12 V, un redresseur en pont, deux condensateurs électrolytiques et un condensateur au polyester. A ces composants, il faut ajouter un circuit intégré stabilisateur. Ce dernier renferme dans son boîtier un certain nombre de transistors, de résistances, de diodes zener et au silicium, ainsi que des condensateurs.

Cet élément donne la possibilité d'obtenir une alimentation stabilisée complète avec laquelle il suffit d'appliquer à l'entrée une tension continue quelconque pour obtenir, à la sortie, une tension parfaitement stabilisée, de valeur fixe, sans qu'il soit nécessaire de procéder à aucun réglage externe.

La disposition des broches de ce circuit intégré est indiquée sur la figure. La lettre E correspond à la borne d'entrée, c'est-à-dire à relier à la sortie du pont redresseur, la lettre S à la borne de sortie, et enfin la lettre M au boîtier du C.I. qui indique la masse connectée au négatif.

Le circuit intégré doit être muni d'une ailette de refroidissement qui permet de dissiper la chaleur dégagée (dissipateur TO 3).

L'ensemble est logé dans un coffret Teko 333 de $15 \times 10 \times 6$ cm et les différents composants sont montés sur un petit circuit Véroboard M 19 qui se glisse exactement dans le sens de la largeur. L'implantation des éléments ne pose aucun problème étant donné la simplicité du circuit et l'espacement des broches du pont redresseur correspond à celui des pistes de cuivre. La fig. II-9 montre la disposition des éléments. Le transformateur d'alimentation est fixé directement au fond du coffret.

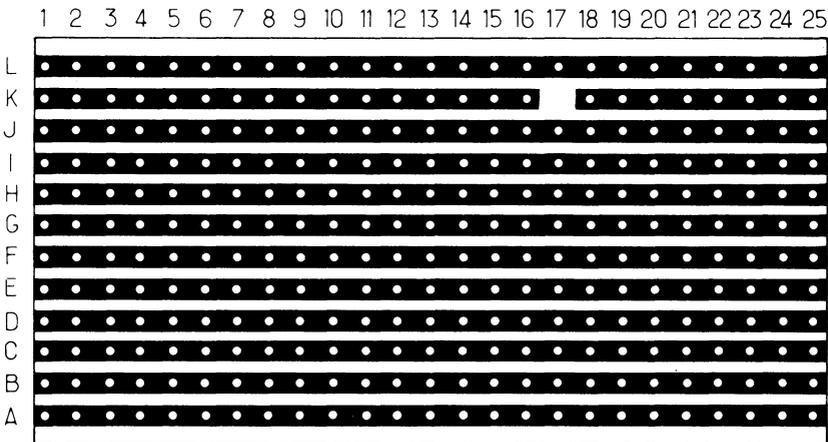


Fig. II-9b.

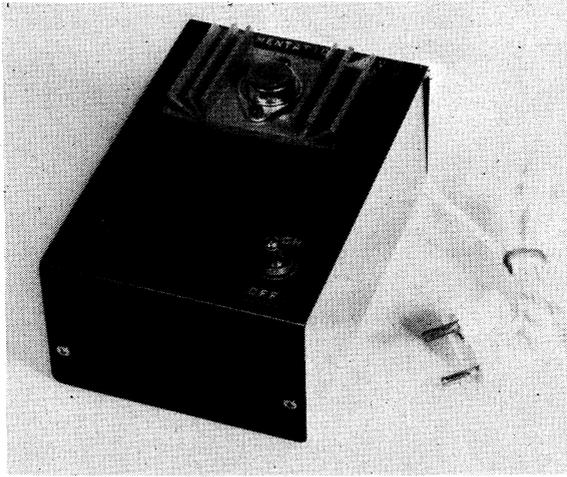


Fig. II-10.

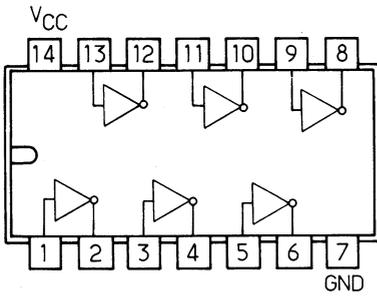


Fig. II-11.

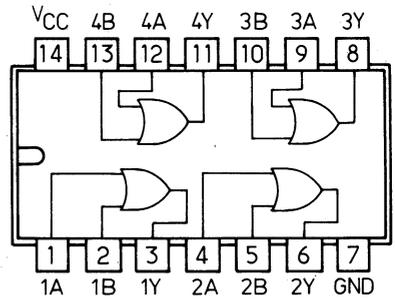


Fig. II-12.

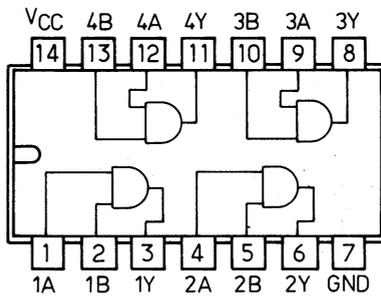


Fig. II-13.

La fig. II-10 donne un aspect de notre réalisation à la fin du montage. On remarque que le circuit intégré stabilisateur et son dissipateur sont montés sur le dessus du coffret.

Valeurs des composants : $C_1 = 2\ 200\ \mu\text{F}/25\ \text{V}$ électrol. $C_2 = 125\ \mu\text{F}$ -16 V électrol. ou au tantale. $C_3 = 100\ \text{nF}$ polyester. RS1 = pont redresseur de 30 V/1 A B40 C 3 200/2 200. T1 = voir texte. IC₁ = 1 005 ou LM 340 K. Le premier délivre un courant de sortie de 500 mA, le second de 1 A.

Manipulations

Avant de commencer, il faut savoir que pour porter une entrée au niveau 1, il suffit de la laisser en l'air ; pour la porter au niveau 0, il faut la mettre à la masse.

Comme première expérience, nous pouvons vérifier la table de vérité des différentes portes en contrôlant l'état de sortie en modifiant l'état des différentes entrées.

Exemple : Vérification de la table de vérité d'une porte NAND.

Le circuit utilisé est le SN 7400 N, quadruple porte NAND à 2 entrées. Le brochage est indiqué à la fig. I-2. Utilisation de la boîte de connexion, d'un témoin logique ou d'un voltmètre. Alimentation par pile 4,5 V ou alimentation régulée 5 V.

- relier 1 et 2 à la masse, 3 doit être au niveau 1
- relier 1 au niveau 1, 2 à la masse, 3 doit être au niveau 1
- relier 1 à la masse, 2 au niveau 1, 3 doit être au niveau 1
- relier 1 et 2 au niveau 1, 3 doit être au niveau 0.

Cette opération peut être renouvelée pour chacune des portes.

Vérification de la table de vérité d'une porte INVERTER.

Utiliser le circuit SN 7404 N qui comporte 6 portes. Le schéma de brochage est donné à la fig. II-11.

Vérification de la table de vérité d'une porte OU.

Utiliser le circuit SN 7432 N, quadruple porte OU à 2 entrées. Le schéma de brochage est donné à la fig. II-12.

Vérification de la table de vérité d'une porte ET.

Utiliser le circuit SN 7408 N, quadruple porte ET à 2 entrées. Le schéma de brochage est donné à la fig. II-13.

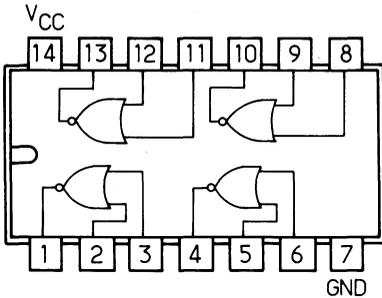


Fig. II-14.

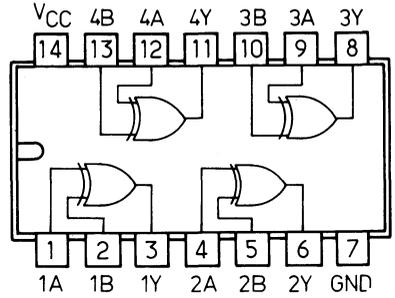


Fig. II-15.

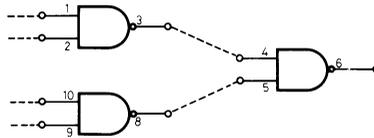


Fig. II-16.

Vérification de la table de vérité d'une porte NOR.

Utiliser le circuit SN 7402 N, quadruple porte NOR à 2 entrées. Le schéma de brochage est donné à la fig. II-14.

Vérification de la table de vérité d'une porte OU EXCLUSIF.

Utiliser le circuit SN 7486 N, OU exclusif à deux entrées. Le schéma de brochage est donné à la fig. II-15.

Logique combinatoire

A partir du seul type NAND. Une autre expérience intéressante consiste à étudier les combinaisons de portes entre elles.

Exemple avec une porte NAND. Relions 3 à 4 et 8 à 5 (fig. II-16). On doit vérifier la table de vérité ci-contre.

Remarque. — Nous avons précédemment dit qu'il suffisait de laisser les entrées en l'air pour que celles-ci se trouvent à l'état 1.

Cependant on pourra constater au moyen du témoin logique, au cours des manipulations effectuées sur une porte NAND que, dans certains cas, le fait de porter une entrée à l'état 0 (c'est-à-dire reliée à la masse) entraîne le passage de l'autre entrée (restée en l'air) également à l'état 0. Ceci est dû à une interaction des entrées.

ENTRÉES				SORTIES		
1	2	9	10	3	8	6
1	1	1	1	0	0	1
1	1	1	0	0	1	1
1	1	0	1	0	1	1
1	1	0	0	0	1	1
1	0	1	1	1	0	1
1	0	1	0	1	1	0
1	0	0	1	1	1	0
1	0	0	0	1	1	0
0	1	1	1	1	0	1
0	1	1	0	1	1	0
0	1	0	1	1	1	0
0	1	0	0	1	1	0
0	0	1	1	1	0	1
0	0	1	0	1	1	0
0	0	0	1	1	1	0
0	0	0	0	1	1	0

Donc, si l'on veut vérifier la table de vérité d'une porte NAND avec $E_1 = 0$ et $E_2 = 1$ (ou inversement), on serait tenté de relier cette porte au + 5 V.

Il n'en faut absolument rien faire car on risquerait alors de détruire la porte.

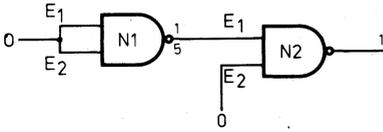


Fig. II-17.

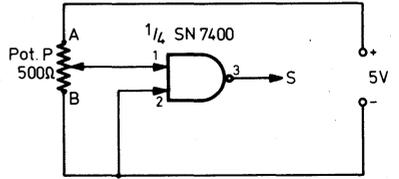


Fig. II-18.

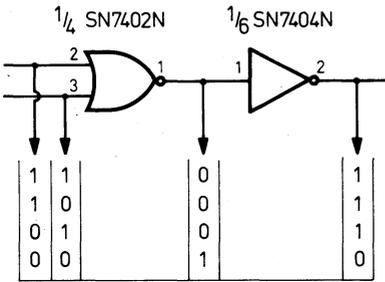


Fig. II-19.

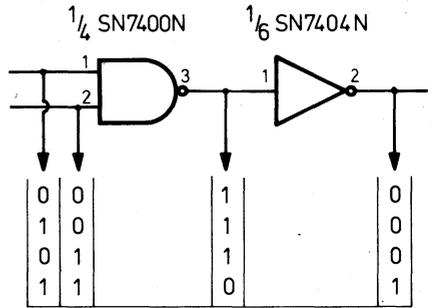


Fig. II-20.

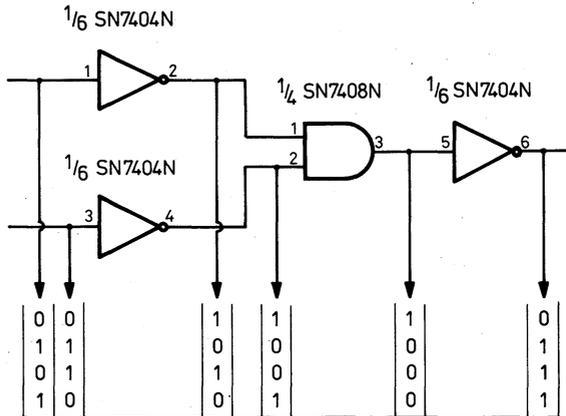


Fig. II-21.

La solution est apportée par le schéma de la fig. II-17. Une première porte est montée en INVERSEUR et les deux entrées sont portées à état 0. On dispose donc à la sortie d'un état 1 qui peut être appliqué à l'une ou l'autre des deux entrées de la porte 2.

La vérification de la table de vérité peut alors s'effectuer sur la porte 2 comme il a été indiqué.

Une expérience intéressante

Un montage très intéressant est celui de la fig. II-18. Il est facile à réaliser avec notre boîte de connexions. On utilisera une porte d'un NAND 7400 et un potentiomètre de 500 Ω .

A l'origine, le curseur de P est en A. L'une des entrées de la porte se trouvant à l'état 1 et l'autre à l'état 0, la sortie est elle-même à l'état zéro. Tournons lentement le curseur de P de A vers B. A un certain moment, l'entrée 1 passera de l'état 1 à l'état 0. Les deux entrées sont réunies et la porte devient un inverseur. Ce que l'on peut vérifier en relevant l'état 1 à la sortie.

Suite des manipulations

— Relions la sortie de l'une des portes NOR d'un SN 7402 N à l'entrée d'un inverseur (1/6 de SN 7404 N) suivant le schéma de la fig. II-19 et la table de vérité correspondante.

Conclusion. — Pour faire une porte OU avec une porte NOR, il suffit d'ajouter un inverseur.

— Relions la sortie d'une porte NAND à l'entrée d'un inverseur (1/6 de SN 7404 N) suivant le schéma avec la table de vérité correspondante (fig. II-20).

Conclusion. — Pour faire une porte ET avec une porte NAND, il suffit d'ajouter un inverseur.

— Une manipulation particulièrement intéressante est la vérification de la loi de dualité entre les logiques ET et OU, NAND et NOR, à savoir, par exemple, qu'une logique ET à laquelle on applique sur chaque entrée et sur la sortie un INVERTER équivaut à une logique OU, avec le même nombre d'entrée et vice-versa.

Le schéma et la table de vérité correspondante illustrent cette manipulation. (Fig. II-21).

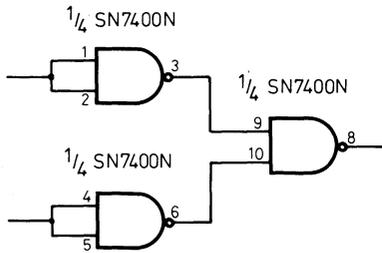
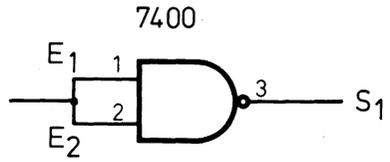
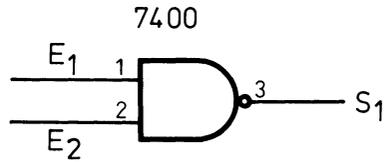


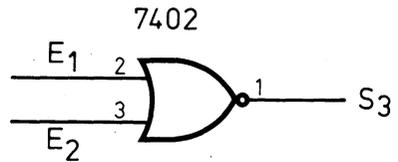
Fig. II-22.



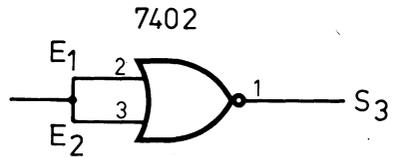
a



b



c



d

Fig. II-23.

- Nous pouvons réaliser une logique OU à deux entrées en utilisant trois des quatre portes NAND connectées suivant la fig. II-22. En effet, nous pouvons utiliser deux logiques NAND comme INVERTER, tandis que la troisième logique NAND équivaut déjà par elle-même à une logique ET avec un INVERTER sur la sortie.
- a) Relions ensemble les deux entrées d'une porte NAND (1/4 de 7400).
- b) Prenons une porte NAND (1/4 de 7400) dont une entrée est mise au niveau 1, l'autre à 0, puis les deux entrées à 1.
- c) Faisons de même que précédemment avec une porte NOR à deux entrées (1/4 de 7402).
- d) Prenons une porte NOR à 2 entrées (1/4 de 7402) et relions ensemble les deux entrées.

Etablissons pour chaque cas, les tables de vérité.

Ces montages sont schématisés fig. II-23.

Cas a.

$$E_1 = 1, E_2 = 1$$

La table de vérité est la suivante :

E_1	E_2	S_1
1	1	0
1	0	1

Le montage se comporte comme un simple INVERTER.

Cas b.

$$E_1 = 1, E_2 = 1 \text{ ou } E_1 = 1, E_2 = 0$$

La table de vérité est la suivante :

E_1	E_2	S_2
1	1	0
1	0	1

S_2 est la sortie inversée de E_2 .

Cas c.

$$E_1 = 1, E_2 = 0 \text{ ou } E_1 = 1, E_2 = 1.$$

La table de vérité est la suivante :

E_1	E_2	S_3
1	0	0
1	1	0

Le résultat diffère de celui de la porte NAND précédent.

Cas d.

$$E_1 = 0, E_2 = 0 \text{ ou } E_1 = 1, E_2 = 1.$$

La table de vérité est la suivante :

E_1	E_2	S_4
0	0	1
1	1	0

La sortie est inversée par rapport aux entrées.

Conclusion. — On peut obtenir des portes inverseuses avec des NAND ou avec des NOR. Il suffit :

- soit de relier toutes les entrées entre elles
- soit de relier toutes les entrées, sauf une, au niveau 1 pour les NAND
au niveau 0 pour les NOR

La connaissance pratique de ces combinaisons, dont les exemples précédents ne sont pas limitatifs, revêtent une importance fondamentale dans l'élaboration de projets utilisant les circuits intégrés digitaux, dans lesquels sont presque toujours groupées toutes les fonctions d'un même type. En effet, par exemple, avec le SN 7400 N, on dispose de quatre portes NAND qui peuvent se transformer en quatre INVERTER ou bien, en un ET et un OU, en un NOR ou en OU EXCLUSIF suivant les combinaisons.

Essai simultané d'une chaîne de portes NAND

Relions 3 à 4, 6 à 9 et 8 à 12 d'un circuit SN 7400 N suivant le schéma de la fig. II-24. Ce montage permet de vérifier simultanément plusieurs circuits NAND. En connectant à la masse une des entrées du circuit 1, on voit s'allumer tous les témoins logiques de rang impair (T_1, T_3) alors que les témoins de rang pair (T_2, T_4) s'éteignent.

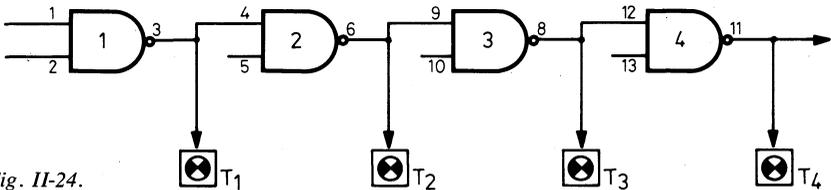


Fig. II-24.

Si on laisse toutes les entrées de 1 en l'air, ce sont les témoins de rang pair qui s'allument.

L'utilisation des NAND à deux entrées avec l'une de celles-ci en l'air, soit au niveau 1 — ou avec toutes les entrées en l'air sauf une pour les NAND à plusieurs entrées — revient à employer des circuits en INVERSEURS, donnant à la sortie le complément de l'entrée.

On pourra établir la table de vérité de ce circuit comme dans le cas précédent.

Comme on le voit, cette manipulation nécessite la disposition de quatre témoins logiques. Elle s'effectuera facilement avec le simulateur dont nous allons entreprendre la construction.

UNIVERSALITÉ DU CIRCUIT NAND

Comme nous l'avons déjà vu, tous les circuits fondamentaux peuvent être réalisés à partir de circuits NAND associés.

Le simulateur digital que nous allons réaliser permet de relever la table de vérité de chaque type de porte, c'est-à-dire d'établir l'état de la sortie en appliquant aux entrées des conditions différentes. Celui-ci permettra à l'étudiant de se familiariser avec le fonctionnement de n'importe quel circuit digital fondamental. En effet, tous ceux qui commencent à utiliser les circuits intégrés digitaux éprouvent une certaine difficulté pour avoir présente à l'esprit la table de vérité de chaque type de porte. Seule, une certaine pratique permettra d'assimiler les relations relatives d'entrée et de sortie, comme on garde en mémoire, après avoir réalisé plusieurs montages, le code des couleurs des résistances et des condensateurs pour lesquels il était nécessaire, au début, de consulter le tableau récapitulatif ou de se servir d'un ohmmètre.

Le simulateur que nous décrivons ci-dessous, en dehors de la possibilité de visualiser à l'aide de diodes LED l'état de chaque sortie quand on applique à chacune des entrées les conditions 1 ou 0, permet de comprendre comment il est possible d'obtenir tous les circuits fondamentaux, NOR, ET, OU, OU EXCLUSIF, NOR EXCLUSIF en partant des seules portes NAND.

Description du simulateur

Le schéma du simulateur est représenté à la fig. II-25. Comme on peut le voir, celui-ci utilise 11 portes NAND, connectées de manière à réaliser les six circuits fondamentaux. Ce résultat est atteint à l'aide de trois circuits intégrés SN 7400, chacun d'eux comportant comme nous l'avons déjà dit, 4 portes NAND. Les deux inverseurs S_2 - S_3 permettent d'appliquer sur les entrées A et B des différentes portes une tension positive prélevée à partir du pôle positif d'une pile neuve de 4,5 V et d'obtenir ainsi la condition 1, ou bien de mettre ces entrées à la masse, en obtenant ainsi la condition 0, exigée par la logique digitale.

Sur ces deux lignes d'alimentation, nous avons disposé, à travers deux résistances, deux diodes électroluminescentes LED, LED_2 et LED_3 qui permettent une visualisation des états. L'illumination correspond à l'état 1.

Les différentes combinaisons sont assurées par le contacteur rotatif S_1 .

La première fonction NAND est assurée par une seule porte NAND contenue dans le circuit intégré SN 7400, et la première position du commutateur S_1 permet d'établir la table de vérité sans qu'il soit nécessaire d'apporter de modification.

Dans ces conditions, quand la sortie d'une porte présente la condition 1, la base du transistor est polarisée positivement à une tension supérieure à 2,4 V qui aura pour effet de porter le transistor à la conduction et, en conséquence, provoquera l'allumage de la diode, en indiquant ainsi qu'il existe une condition 1 à la sortie.

Quand au contraire, sur la sortie des différentes portes, on enregistre l'état zéro, c'est-à-dire l'absence de tension, la base du transistor ne sera pas polarisée et la diode LED restera éteinte.

Donc, avec les trois LED parmi lesquelles deux sont disposées sur les entrées et une à la sortie, nous pourrons contrôler visuellement la condition de sortie des différents circuits fondamentaux.

Réalisation pratique

Pour notre réalisation, nous avons utilisé le circuit imprimé que représente en grandeur nature, la fig. II-26, qui reçoit les trois circuits intégrés indispensables pour la réalisation de ce simulateur. Le plan de câblage est représenté fig. II-27. Cette opération ne comporte aucune difficulté. Il sera seulement nécessaire d'observer les précautions déjà exposées concernant la soudure des circuits intégrés. Bien disposer ces derniers en se référant à l'encoche de repérage. De même, les diodes seront montées en respectant les polarités ; montées en sens inverse, elles ne pourraient s'allumer.

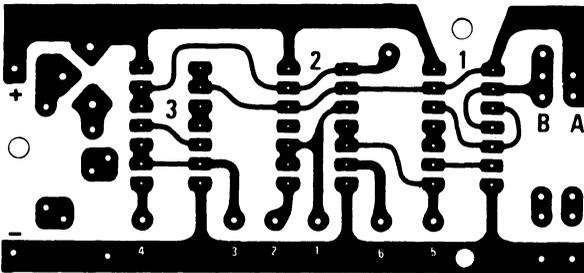


Fig. II-26.

Après avoir effectué les connexions du commutateur S_1 , il sera nécessaire de vérifier que chaque position correspond bien à la fonction désirée. S'assurer que les deux diodes LED_2 et LED_3 s'allument bien quand les entrées sont à l'état 1 et qu'elles restent éteintes en condition 0. Pour vérifier que cette tension est correcte, relier le circuit à une pile neuve de 4,5 V ou à la source 5 V réalisée précédemment.

Si les LED ne s'allument pas en condition 1, c'est qu'elles sont montées en sens inverse : il convient alors d'invertir les connexions.

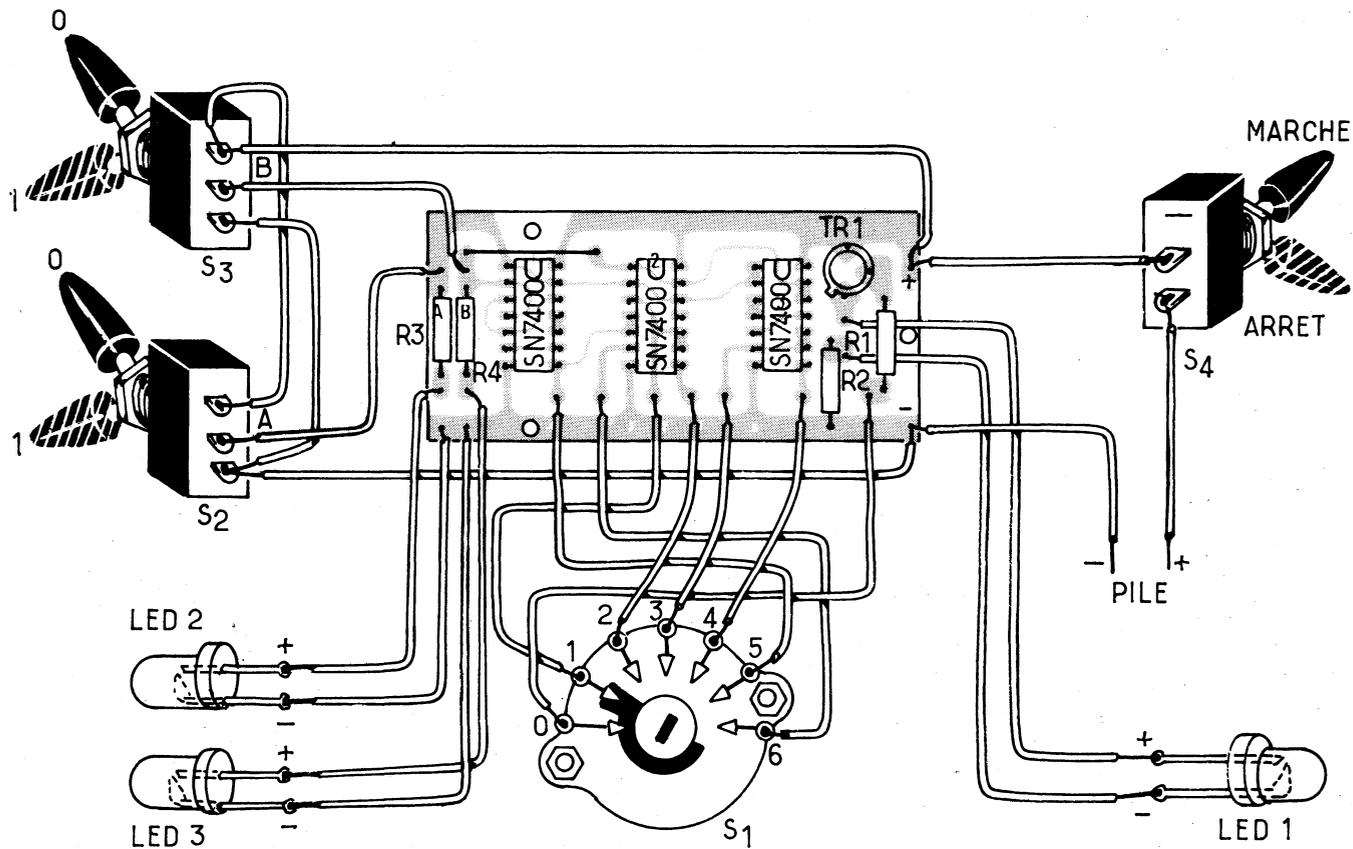


Fig. II-27.

Attention : ne jamais relier directement les diodes LED aux bornes d'une pile de 4,5 V sans mettre en série une résistance chutrice de 220 Ω , sinon elles seraient immédiatement détruites.

Après s'être assuré du bon fonctionnement du circuit, celui-ci pourra être disposé dans un petit boîtier plastique ou métallique. Personnellement, nous avons utilisé un coffret Teko 57 \times 72. Pour bien matérialiser l'état des entrées et sorties, on pourra dessiner un panneau frontal identique à celui que représente la fig. II-28. On distingue en haut, la représentation d'une porte logique, avec les deux entrées A et B disposées à gauche sur le trajet desquelles seront appliquées les deux diodes LED qui indiquent les conditions des entrées en agissant sur les inverseurs S₂-S₃.

Au sommet du triangle, à droite, on appliquera la troisième diode S qui renseigne sur la condition de la sortie de la porte réalisée.

Le commutateur du circuit est disposé au centre et les inverseurs ainsi que l'interrupteur, en bas.

Ce circuit très perfectionné, permettra la visualisation directe du comportement des différentes portes et permettra ainsi d'établir très rapidement des appareils digitaux même complexes.

La photographie de la maquette ayant servi pour nos essais est reproduite à la fig. II-29.

Ce simulateur a été décrit par Nuova ELETTRONICA auprès de qui il est possible de se procurer le circuit imprimé et la boîte de montage. (Se renseigner auprès de l'auteur).

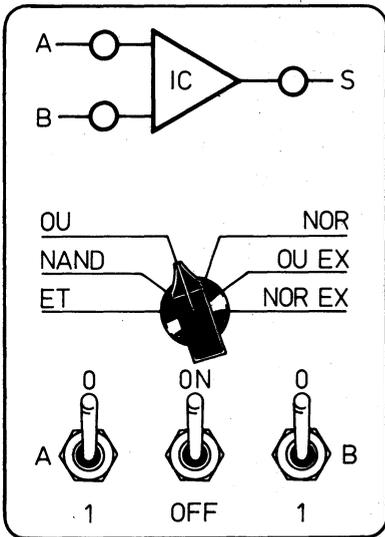
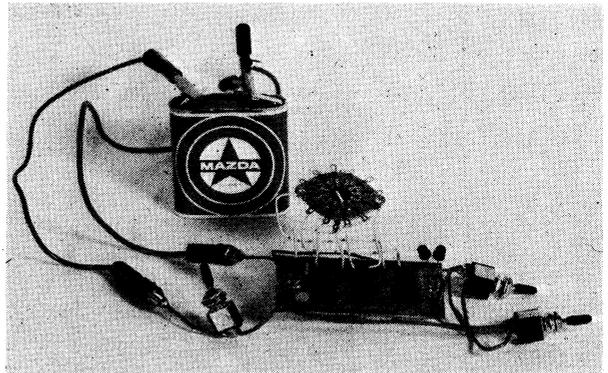


Fig. II-28.

Fig. II-29.



RÉALISATION D'UN SIMULATEUR LOGIQUE

Pour nos premières manipulations, nous avons utilisé une boîte de connexions simple, facile à réaliser et peu coûteuse. Nous avons ainsi pu vérifier le fonctionnement des principaux circuits logiques fondamentaux.

Pour poursuivre notre étude plus avant, il est nécessaire de pouvoir disposer d'un simulateur logique, appareil un peu plus compliqué comportant :

- une unité d'affichage à 5 diodes électroluminescentes,
- deux circuits anti-rebonds délivrant une impulsion positive ou négative,
- un générateur 1 Hz - 5 kHz,
- un générateur d'état permettant de disposer sur les quatre sorties, l'état 1 ou l'état 0, au choix.

L'ensemble est logé dans un coffret Teko et les éléments sont montés sur un circuit imprimé en verre époxy qui constitue la face supérieure du coffret, et deux circuits Véroboard, logés à l'intérieur.

Bien entendu, cette réalisation peut être entreprise dès le début de notre étude et dans ce cas, il sera inutile de prévoir la boîte de connexions utilisée précédemment.

Cependant, celle-ci exige une certaine pratique des circuits intégrés et à moins de posséder déjà cette dernière, nous conseillons de procéder par étapes.

Étude du schéma du simulateur

Celui-ci est représenté à la fig. II-30. Nous allons procéder à l'étude de chacun des circuits.

Unité d'affichage à 5 diodes électroluminescentes

Le schéma du circuit a déjà été donné précédemment. Nous nous sommes arrêtés à une unité de 5 diodes qui répond aux nécessités de nos prochaines manipulations, mais nous aurions pu en prévoir davantage. Nous nous sommes cependant limités à 5 pour ne pas trop surcharger notre maquette.

Circuits anti-rebonds

Lorsqu'on a besoin d'une impulsion pour attaquer par exemple une bascule maître-esclave, on pourrait penser qu'il suffit d'utiliser un in-

terrupteur ou un poussoir sur le circuit, pour appliquer une impulsion positive ou négative.

En réalité, il n'en est rien. On peut remarquer en effet qu'en intervenant sur le poussoir, on n'obtient pas l'apparition d'une seule impulsion, mais bien une série de plusieurs impulsions. Ainsi, dans un ensemble de comptage, en intervenant une seule fois sur le poussoir, on n'obtient pas l'apparition du chiffre 1, mais des chiffres différents et instables qui changent automatiquement sans aucune raison logique lorsqu'on relâche l'interrupteur.

La raison d'un tel inconvénient est due à l'interrupteur même qui, contrairement à ce que l'on peut croire, ne produit pas qu'une seule impulsion, mais plutôt quatre ou cinq, en raison du rebondissement des lames de contact.

Le circuit d'un interrupteur électronique n'apportant pas de parasites et exempt d'oscillations mécaniques, ou circuit anti-rebonds est représenté au bas de la fig. II-30.

Celui-ci utilise les quatre portes d'un NAND 7400, deux des portes constituant une bascule RS dont nous étudierons le fonctionnement dans le chapitre suivant. Avec lui, on peut être sûr qu'un seul basculement se produit.

Le premier circuit fournit une impulsion positive, le second une impulsion négative. La polarité des impulsions de sortie dépend seulement du branchement des fils du poussoir qui, dans le second, doivent être inversés par rapport au premier. Les résistances de $4,7 \text{ k } \Omega$ assurent un très bon niveau 1 sur les entrées en l'air.

Générateur 1 Hz - 5 kHz

Pour effectuer les opérations de comptage, un petit générateur BF délivrant des signaux carrés peut être très utile. Le générateur de la fig. II-30 répond à ce besoin. Il utilise encore les quatre portes d'un NAND 7400 montées deux à deux dans un circuit multivibrateur classique. Le nombre des impulsions à la seconde dépend des valeurs des ensembles résistance-capacité.

Avec les valeurs choisies, les fréquences de sortie sont de l'ordre de 1 Hz et 5 kHz.

On n'aurait pu prévoir que les sorties Q_1 et Q_2 , les sorties \bar{Q}_1 et \bar{Q}_2 étant complémentaires des précédentes. Cependant dans certains cas, comme dans l'étude de la bascule J-K maître-esclave, il est intéressant de pouvoir disposer des deux sorties.

Générateurs d'états

Constitué à partir des quatre portes d'un NAND 7400 montées en Inverseur, il permet de disposer de quatre sorties sur lesquelles on prélève, à volonté, le niveau logique 1 ou 0.

Les deux entrées de chaque porte étant réunies, si celles-ci sont en l'air, enregistre le niveau 0. Au contraire, en les reliant à la masse au moyen des inverseurs I₁-I₄, on a le niveau 1.

Cet ensemble est notamment utile pour l'établissement des tables de vérité.

Réalisation

Comme nous l'avons déjà dit, l'ensemble est logé dans un coffret Teko, type P4 de 210 × 125 × 70. Sur la face supérieure, en verre époxy, sont implantés les deux supports de circuits intégrés 14 broches, les 5 diodes électroluminescentes et les 5 douilles de test, 28 douilles de contact avec les broches des C.I., 10 douilles de prélèvement de signal, les douilles d'alimentation et les quatre interrupteurs. Ces douilles ont un diamètre de 2 mm et les contacts s'effectuent à l'aide de cordons spéciaux moulés enfichables permettant toutes les combinaisons. Le dessin du circuit imprimé est représenté à la fig. II-31.

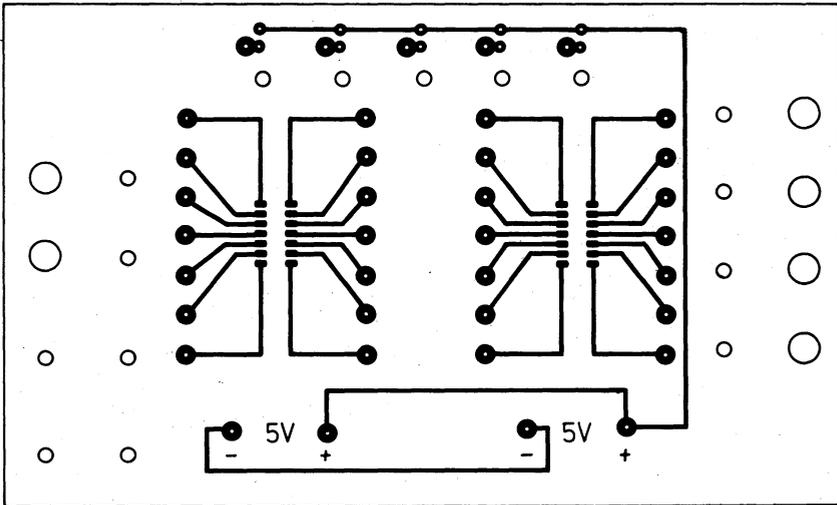


Fig. II-31.

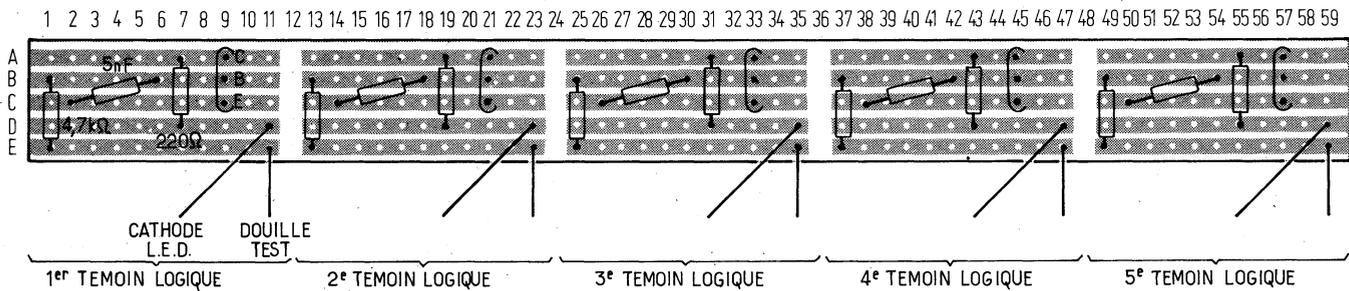


Fig. II-32.

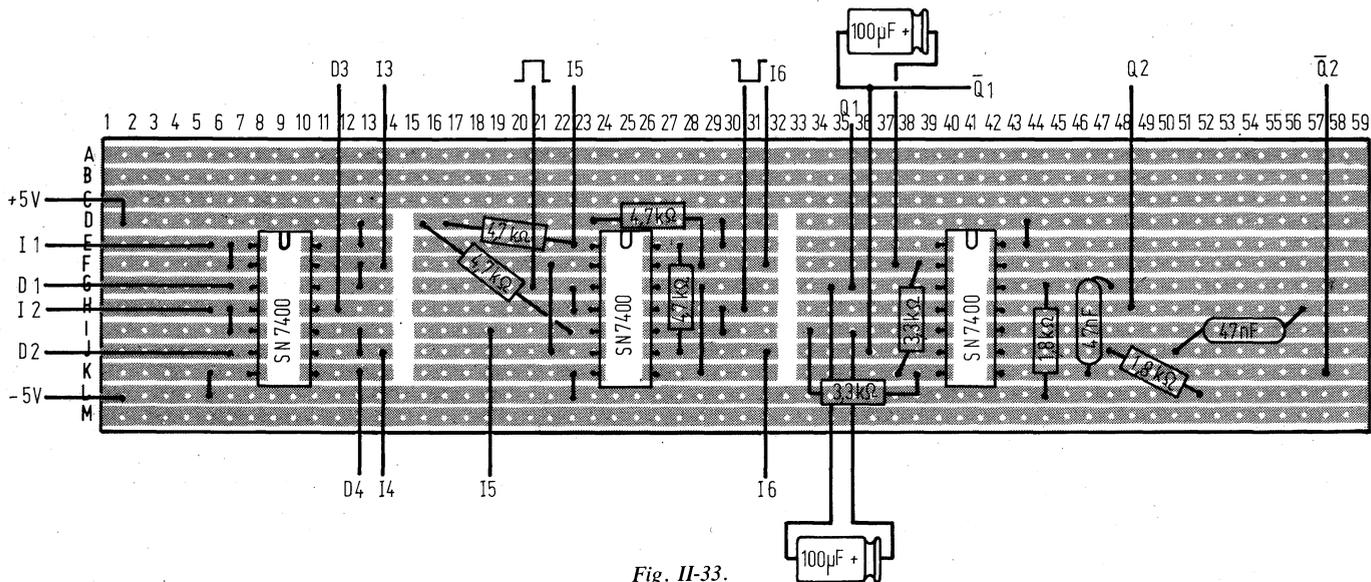


Fig. II-33.

L'unité d'affichage est montée sur une plaquette Véroboard M12 de 16×3 cm dont on utilisera 5 bandes cuivrées. Le plan d'implantation est représenté à la fig. II-32. Nous n'avons reproduit qu'une unité, les quatre autres étant identiques.

Les trois autres circuits, générateur d'états, circuits anti-rebonds et générateur de fréquence sont montés sur un circuit Véroboard M7 de 15×4 cm suivant le plan d'implantation représenté vu de dessus à la fig. II-33.

En suivant scrupuleusement ce plan et en respectant les précautions indispensables dans ce genre de montage, l'appareil doit fonctionner dès que sera effectuée la dernière soudure.

Les connexions entre la face supérieure du coffret et les deux plaquettes supports des composants auront de 4 à 5 cm. On pourra ainsi éloigner la première des secondes et, étant donné la légèreté de celles-ci, l'ensemble se maintiendra bien en place par la seule rigidité des fils.

La photographie de la fig. II-34 montre l'aspect de la face supérieure du coffret à la fin du montage. On remarque immédiatement au centre les deux supports pour circuits intégrés et les douilles de contact correspondantes, et en haut, les cinq diodes électroluminescentes au-dessus des douilles de test.

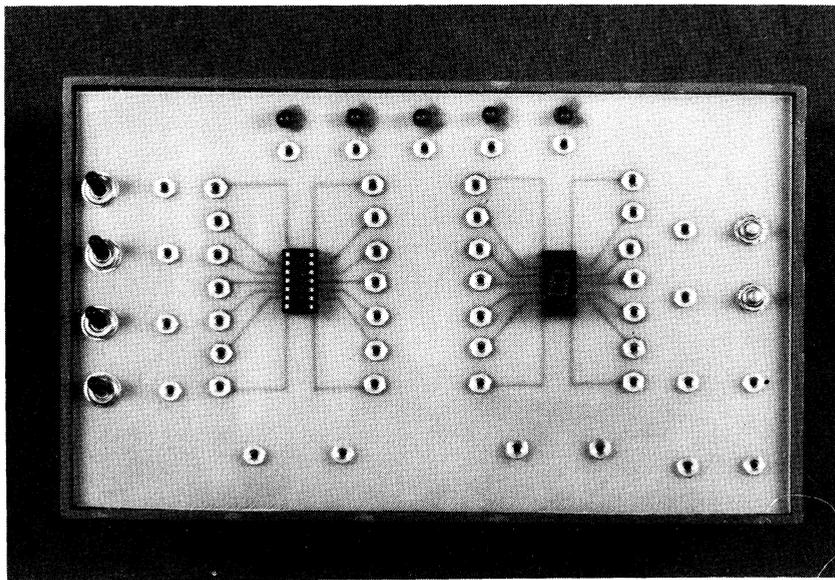


Fig. II-34.

A gauche apparaissent les quatre interrupteurs d'état 0-1 et les douilles de sortie.

Enfin, à droite, on distingue les deux interrupteurs à poussoir des circuits anti-rebonds et les sorties des deux générateurs 1 Hz - 5 kHz.

Deux bornes d'alimentation positives et deux négatives ont été disposées en bas de la face supérieure, ce qui facilite les connexions d'alimentation de chaque circuit intégré. Bien entendu, il suffit de relier l'alimentation 5 V réalisée précédemment à un seul couple de bornes.

TABLEAU RÉSUMÉ DES FONCTIONS LOGIQUES

APPELLATION	TABLE DE VÉRITÉ	GRAPHIQUE DES ÉTATS	REPRÉSENTATION															
PORTE ET (AND)	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>S</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	A	B	S	0	0	0	0	1	0	1	0	0	1	1	1		
A	B	S																
0	0	0																
0	1	0																
1	0	0																
1	1	1																
PORTE OU (OR)	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>S</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	A	B	S	0	0	0	1	0	1	0	1	1	1	1	1		
A	B	S																
0	0	0																
1	0	1																
0	1	1																
1	1	1																
PORTE INVERSEUR NON	<table border="1"> <thead> <tr> <th>A</th> <th>S</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> </tr> </tbody> </table>	A	S	0	1	1	0											
A	S																	
0	1																	
1	0																	
PORTE NAND (ET-NON)	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>S</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	A	B	S	0	0	1	1	0	1	0	1	1	1	1	0		
A	B	S																
0	0	1																
1	0	1																
0	1	1																
1	1	0																

APPELLATION	TABLE DE VERITE	GRAPHIQUE DES ETATS	REPRESENTATION															
PORTE NOR (NON-OU)	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>S</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	A	B	S	0	0	1	1	0	0	0	1	0	1	1	0		
A	B	S																
0	0	1																
1	0	0																
0	1	0																
1	1	0																
PORTE OU EXCLUSIF (circuit d'anti-coïncidence)	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>S</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	A	B	S	0	0	0	1	0	1	0	1	1	1	1	0		
A	B	S																
0	0	0																
1	0	1																
0	1	1																
1	1	0																
PORTE NOR EXCLUSIF (circuit de coïncidence)	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>S</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	A	B	S	0	0	1	1	0	0	0	1	0	1	1	1		
A	B	S																
0	0	1																
1	0	0																
0	1	0																
1	1	1																

CHAPITRE III

LES BASCULES

Les montages que nous avons étudiés jusqu'à maintenant étaient du type combinatoire, c'est-à-dire que la tension de sortie dépendait exclusivement des tensions présentes sur les entrées et qu'elle pouvait être déterminée de façon indiscutable.

Les circuits que nous allons étudier maintenant sont de type séquentiel, c'est-à-dire que la tension de sortie ne dépend plus exclusivement de l'état présent des entrées, mais également de leurs états passés, c'est-à-dire qu'intervient la notion de temps.

Ces circuits sont groupés sous le nom de bascules (on dit aussi bistables ou basculeurs).

BASCULE SIMPLE R-S (ou FLIP-FLOP RS)

La bascule la plus simple peut être réalisée à l'aide de deux NAND suivant le schéma de la fig. III-1. On y retrouve le couplage croisé propre aux multivibrateurs, la sortie d'une porte étant reliée à l'entrée de l'autre. A remarquer l'absence de condensateur de liaison, ce qui caractérise un bistable.

Une bascule simple R-S est représentée par le symbole de la fig. III-2. On y remarque deux entrées \bar{S} et \bar{R} correspondant aux entrées disponibles

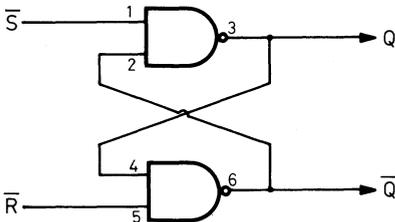


Fig. III-1.

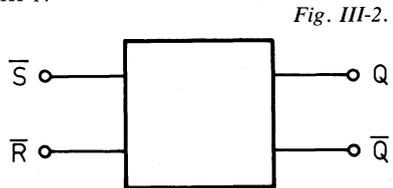


Fig. III-2.

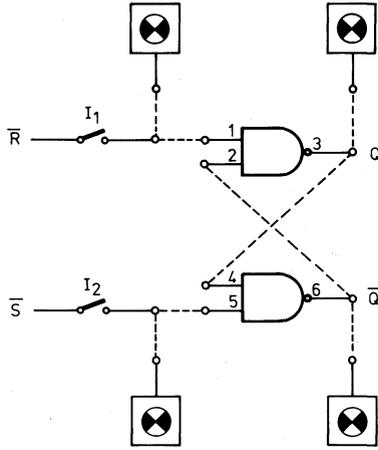


Fig. III-3.

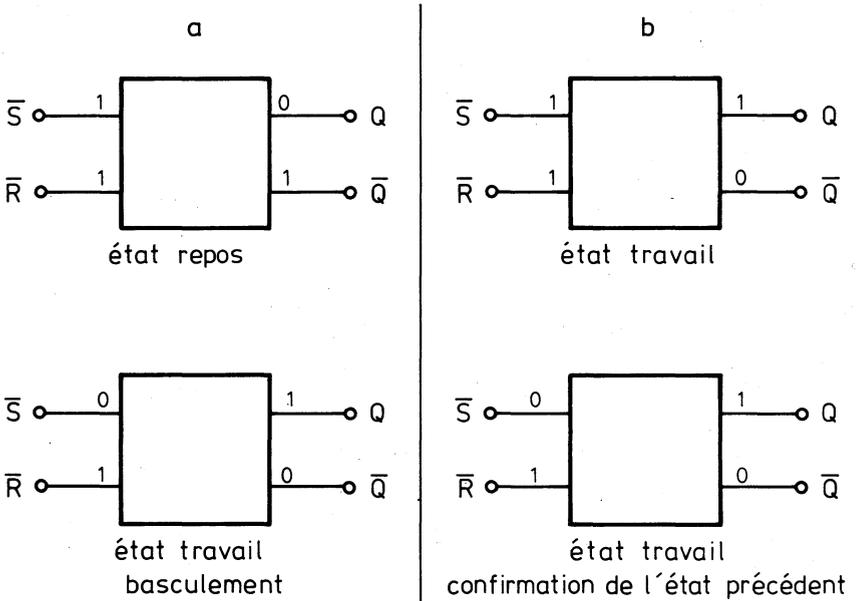


Fig. III-4.

des deux NAND, les autres servant au couplage, et deux sorties Q et \bar{Q} correspondant aux sorties des NAND 1 et 2. Comme dans tous les bistables, lorsque l'une des sorties est à l'état 0, l'autre est à l'état 1, ou inversement.

On dira que la bascule est à l'état travail si $Q = 1$ (et à l'état repos si $Q = 0$), ce qui est le fait du hasard, ou si l'on fait $\bar{S} = 0$.

Manipulation

Montons maintenant sur le simulateur le circuit d'une bascule R-S réalisé avec deux portes NAND d'un SN 7400, suivant le plan de la fig. III-3.

Avec les quatre témoins logiques qui correspondent aux entrées \bar{R} et \bar{S} , et aux sorties Q et \bar{Q} , nous pourrions suivre pas à pas le fonctionnement de la bascule.

Supposons \bar{S} et \bar{R} en l'air, donc à l'état 1. Les sorties Q et \bar{Q} sont dans des états opposés, mais il est impossible de dire a priori quelle est celle qui se trouve à l'état 1. Rien ne permet de l'affirmer sans connaître la situation dans laquelle se trouvait le circuit au moment de la connexion des circuits.

Deux alternatives sont possibles.

a) La première est schématisée fig. III-4 a.
 $Q = 0, \bar{Q} = 1$

Le basculeur est à l'état repos.

Portons alors \bar{S} à l'état zéro en la connectant à la masse. Il y a basculement, et on obtient :

$Q = 1, \bar{Q} = 0$

La bascule se trouve à l'état travail.

b) La seconde alternative est schématisée fig. III-4 b.
 $Q = 1, \bar{Q} = 0$

Portons \bar{S} à l'état 0. L'état des sorties ne change pas. La bascule reste à l'état travail.

Cette situation est résumée sur la table de vérité ci-dessous :

	\bar{S}	\bar{R}	Q	\bar{Q}
a	1	1	0	1
	0	1	1	0
b	1	1	1	0
	0	1	1	0

Conclusion. — Si les deux entrées \bar{S} et \bar{R} sont à l'état 1, le bistable est à l'état quelconque et l'application d'un état 0, sur une entrée libre, amène ou confirme la sortie correspondante à l'état opposé 1. Cette situation est graphiquement représentée sur la fig. III-5.

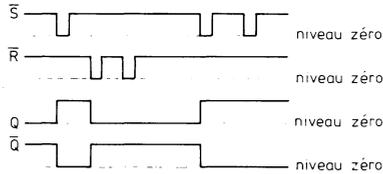


Fig. III-5.

- Si le bistable est dans l'état travail, on le porte sûrement à l'état repos en mettant l'entrée \bar{R} à 0.
- Si le bistable est à l'état repos, l'action $\bar{R} = 0$ n'y change rien, tandis qu'en faisant $\bar{S} = 0$, le bistable passe à l'état travail.
- Les bascules R-S présentent donc deux états possibles : le passage du premier au second peut être commandé par un signal appliqué à l'une des entrées alors que le passage inverse, du second au premier, s'obtient par l'application d'un signal sur l'autre entrée.

On peut donc conclure en affirmant que les entrées \bar{R} et \bar{S} sont les commandes d'un bistable permettant de faire passer ce montage d'un état quelconque à l'état opposé.

En règle générale, on peut dire que si les deux entrées \bar{S} et \bar{R} sont à l'état 1, le multivibrateur se trouve dans un état quelconque et l'application d'un signal, sur une entrée libre, par exemple S, amène ou confirme la sortie correspondante à l'état opposé 1.

Remarque. Sur certains ouvrages, les commandes sont simplement désignées par S et R, et non par \bar{S} et \bar{R} . Il ne faut pas s'en étonner. Une entrée barrée \bar{S} , par exemple, signifie qu'elle est active par mise à 0 et une entrée non barrée S, qu'elle est active par mise à 1.

Nota. Si, comme nous l'avons recommandé, on dispose du simulateur décrit précédemment, les états 0 et 1 seront obtenus à partir du générateur d'états. Le niveau 1 est assuré plus sûrement qu'en laissant les bornes d'entrée en l'air. Cette recommandation sera appliquée à toutes les manipulations décrites par la suite.

BASCULE R-S-H. (« circuit esclave »)

Réalisons maintenant le circuit schématisé à la fig. III-6 qui diffère de la précédente par l'adjonction, au bistable classique, de deux autres NAND, et d'une entrée dite horloge de validation.

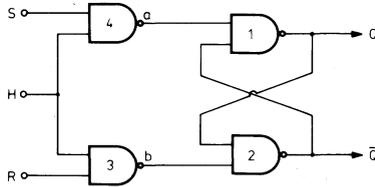


Fig. III-6.

Si l'entrée H est maintenue à l'état 0, les sorties a et b sont toutes deux à l'état 1, quel que soit l'état des commandes S et R, et le circuit (1-2) constitue un bistable classique présentant deux états possibles :

$Q = 0$ et $\bar{Q} = 1$ (état repos)
ou $Q = 1$ et $\bar{Q} = 0$ (état travail)

Supposons $S = 1$ et $R = 0$ et faisons passer H de l'état 0 à l'état 1.

La sortie a passera à l'état 0 ($\bar{1} \cdot 1 = 0$) et la sortie b restera à 1 ($\bar{1} \cdot 0 = 1$).

Le circuit se comporte alors comme celui de la fig. III-4 et passe à l'état travail, s'il n'y est pas déjà. $Q = 1$, $\bar{Q} = 0$

Ramenons H à l'état 0, a reprend la valeur 1, mais les sorties Q et \bar{Q} ne changent pas.

Ainsi, en maintenant $S = 1$ et $R = 0$, tout changement d'état de l'entrée horloge reste sans influence sur l'état des sorties.

Invertissons maintenant les états d'entrée de la bascule en faisant $S = 0$ et $R = 1$, avec $H = 0$; rien ne se passe. Portons H à l'état 1. Cette situation entraîne l'apparition d'un 0 en b, ce qui se traduit par l'apparition d'un 1 en \bar{Q} et 0 en Q. La bascule passe ainsi à l'état 0 (état repos). Les changements d'état de H, de 1 à 0 et inversement ne modifient pas cette situation $Q = 0$, $\bar{Q} = 1$.

Conclusion. Ce bistable diffère du précédent par le fait que les entrées de commande S et R n'interviennent que lorsque l'on porte H au niveau 1.

S et H à 1 implique $Q = 1$
R et H à 1 implique $Q = 0$

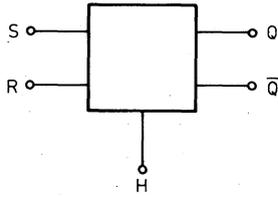


Fig. III-7.

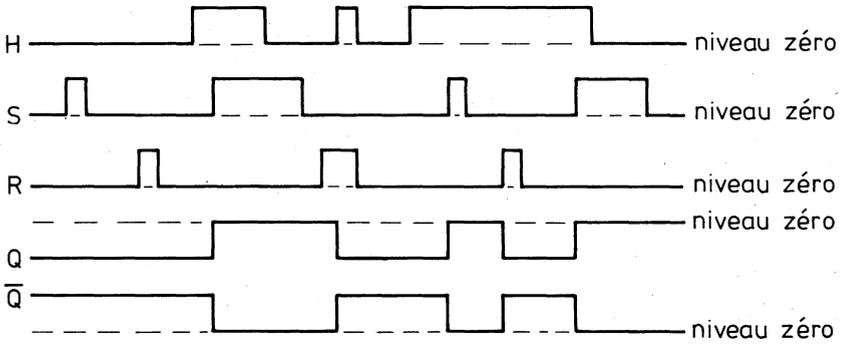


Fig. III-8.

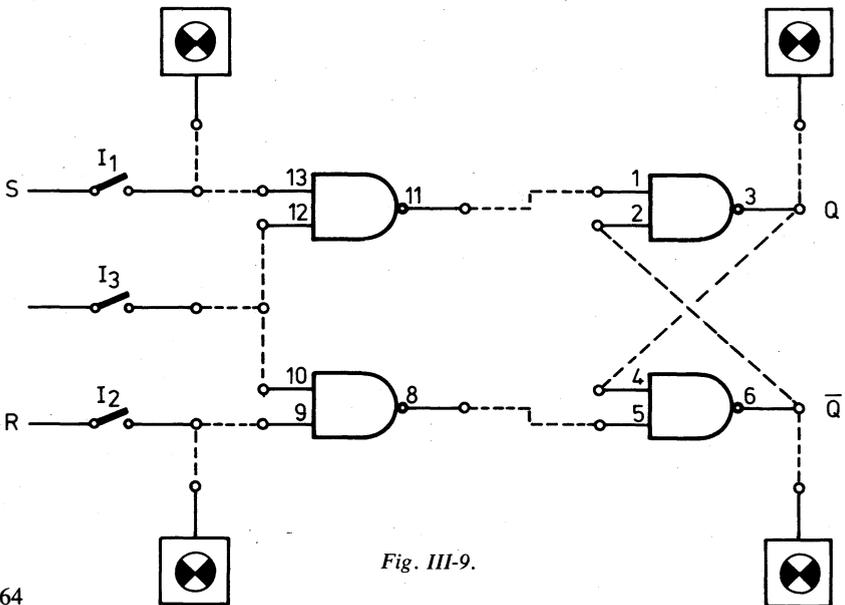


Fig. III-9.

Le symbole de représentation du bistable R.S.H. est donné à la fig. III-7 et le diagramme de fonctionnement, fig. III-8.

Le plan de montage du simulateur est indiqué à la fig. III-9.

Suite des manipulations

Si l'on applique le niveau 0 aux deux entrées R et S simultanément, toute commande de H n'apporte aucune action sur l'état des sorties : elles restent dans l'état où elles étaient avant la commande.

Si l'on applique le niveau 1 aux deux entrées R et S simultanément, il est impossible de prévoir l'état des sorties après toute commande sur H. Celles-ci peuvent changer ou ne pas changer. Tout dépend de l'état dans lequel elles se trouvaient avant l'application de la commande en H.

Une expérience intéressante consiste à appliquer à R et S les signaux complémentaires provenant du générateur 1 Hz. On constate que les sorties Q et \bar{Q} « recopient » les valeurs des entrées S et R quand $H = 1$. On dit que le circuit est « transparent ». Q semble relié directement à S et \bar{Q} à R, comme si le circuit n'existait pas.

En portant H à zéro, les sorties restent dans l'état où elles étaient au moment du passage de H de 1 à 0. Si l'on reporte H à 1, les sorties changent d'état si, à cet instant, elles sont complémentaires des entrées, autrement dit si ces dernières se sont inversées un nombre impair de fois après le passage de H à 0.

Si au moment où l'on porte H à 1, les sorties Q et \bar{Q} se trouvent dans le même état que les entrées S et R (en conséquence si ces dernières se sont inversées un nombre impair de fois ou pas du tout) le passage de H à 0 ne modifie pas l'état des sorties.

BASCULE D

Les bascules précédentes nécessitaient deux commandes pour effectuer les basculements. L'une \bar{S} (ou S) ne permettait que le passage à la position travail. L'autre \bar{R} (ou R) ne commandait que le retour à la position repos.

La bascule de type D que nous allons étudier maintenant ne comporte qu'une seule commande D qui, grâce à un circuit inverseur disposé à l'intérieur du circuit intégré, commande directement l'entrée S et l'entrée R, à partir de l'entrée D inversée.

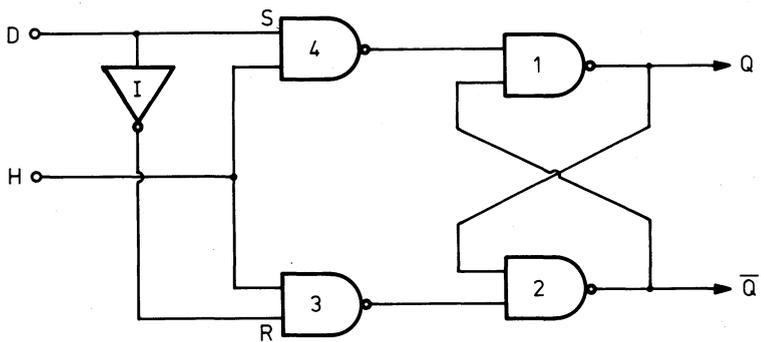


Fig. III-10.

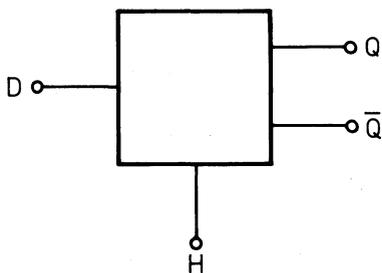


Fig. III-11.

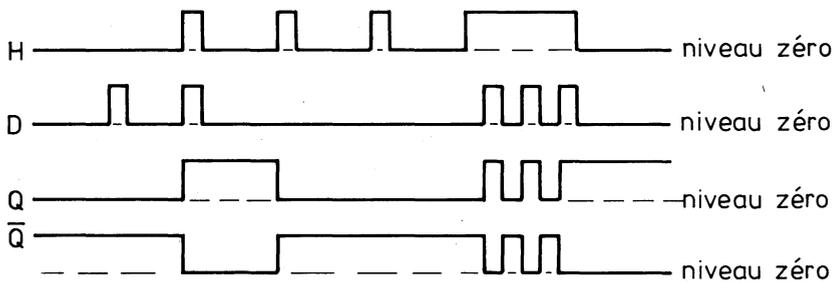


Fig. III-12.

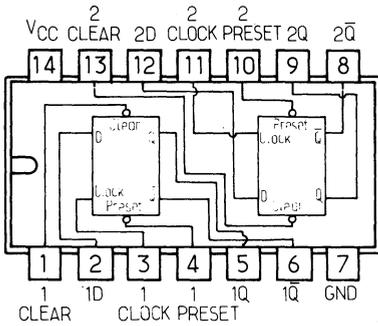


Fig. III-14.

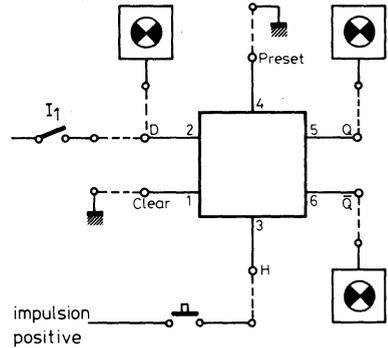


Fig. III-15.

Il est cependant intéressant de confirmer les résultats de cette manipulation à l'aide d'un 7474. Le brochage de ce dernier est représenté fig. III-14.

Comme on peut le voir, et comme on le constatera sur la plupart des bistables, ce circuit comporte une entrée clear (remise à zéro) et preset (remise à 1).

Il suffit d'appliquer une impulsion négative sur ces entrées, après l'impulsion d'horloge portant Q à 1, pour le faire passer à 0 ou le ramener à 1.

Le plan de montage sur le simulateur est celui de la fig. III-15. On n'utilisera qu'une bascule.

- 1) Appliquer l'état 1 à l'entrée D ; au coup d'horloge, Q passe à 1, $\bar{Q} = 0$.
- 2) Faire un bref contact de la broche 1 (clear) avec la masse ou appliquer une impulsion négative avec l'anti-rebonds.
Q passe à 0, \bar{Q} passe à 1.
- 3) Faire un bref contact de la broche 4 (preset) avec la masse ou utiliser comme précédemment l'anti-rebonds.
Q repasse à 1, \bar{Q} à 0.

BASCULE J-K MAITRE-ESCLAVE

Ce type de bascule comporte essentiellement deux parties : le maître et l'esclave.

Les entrées J et K sont associées au maître, les sorties Q et \bar{Q} à l'esclave. De plus, on y trouve une entrée horloge (clock). Certaines bascules perfectionnées comportent également des entrées remises à zéro (clear) et remises à 1 (preset).

Le maître est constitué d'un NAND comportant au moins trois entrées. L'une de ces entrées reçoit l'impulsion provenant de la sortie inversée, l'autre l'impulsion horloge ; la troisième restant libre constitue l'entrée J ou K.

La structure d'une bascule est assez complexe et nous nous contenterons de reproduire le symbole fig. III-16.

Dans ce type de bascule, les entrées ne sont actives que lors des impulsions d'horloge.

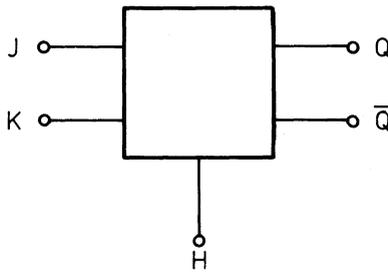


Fig. III-16.

Table de vérité

Pour les bistables, on désigne par Q_n l'état de la sortie avant l'impulsion d'horloge et $Q_n + 1$ l'état de cette même sortie après l'impulsion d'horloge. Les états de l'autre sortie sont désignés par \bar{Q}_n et $\bar{Q}_n + 1$.

Le fonctionnement de la bascule J-K Maître-Esclave peut se résumer de la façon suivante :

- Si la bascule se trouve à l'état 0 (état repos), elle passera à l'état 1 si l'entrée J est à 1 lorsqu'est appliqué le signal d'horloge. Si l'entrée J est à 0, la bascule ne changera pas d'état.
- Si la bascule se trouve à l'état 1, un 1 sur l'entrée K sera nécessaire pour la faire changer d'état au premier top d'horloge.

Les différents états de sortie en fonction des états d'entrée, après le top d'horloge sont résumés sur la table de vérité ci-dessous.

Table de Vérité

J	K	Q _n	Q _{n + 1}	$\bar{Q}_n + 1$
1	1	0	1	0
1	1	1	0	1
0	0	0	0	1
0	0	1	1	0
1	0	0	1	0
0	1	0	0	1
1	0	1	1	0
0	1	1	0	1

Cette table de vérité entraîne les remarques suivantes :

- si $J = 0$ et $K = 0$, la bascule ne peut changer d'état.
- si $J = 1$ et $K = 1$, la bascule change d'état, quel que soit son état initial, après le top d'horloge.
- si J et K sont opposés, Q prend l'état de J et \bar{Q} , celui de K .
- si la bascule est déjà dans l'état correspondant, le top n'a aucune action.

Le diagramme de temps est représenté Fig. III-17.

Ces considérations permettent de comprendre le fonctionnement du bistable J-K. Il est en outre nécessaire de considérer des conditions de synchronisme.

La forme d'onde de l'impulsion d'horloge présente l'aspect de la figure III-18 sur laquelle nous avons marqué deux seuils entre les niveaux 0 et 1. Sans entrer dans le détail, nous dirons que c'est seulement lorsque le signal atteint le seuil 4 que le basculement se produit.

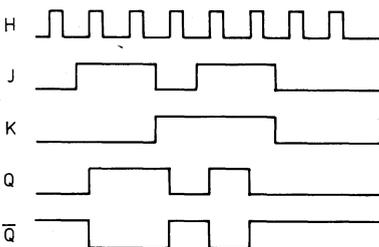


Fig. III-17.

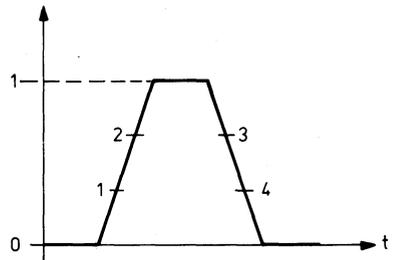


Fig. III-18.

Manipulations

Pour l'étude du fonctionnement de ce type de bascule, nous utiliserons le circuit intégré SN 7473 qui renferme deux bascules J-K maître-esclave.

Le brochage du circuit est donné à la fig III-19 et le schéma des connexions à effectuer est indiqué fig. III-20.

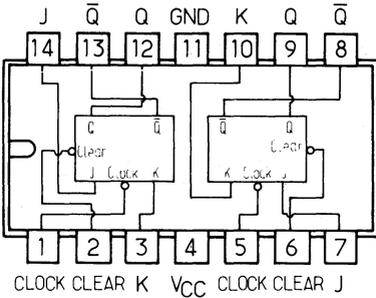


Fig. III-19.

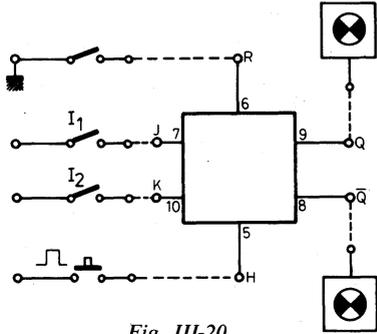


Fig. III-20.

— On commence par agir sur la mise à zéro R en effectuant un bref contact à la masse, ou en appliquant une impulsion négative, de manière à obtenir $Q = 0$, $\bar{Q} = 1$.

Porter l'entrée K à 0 en agissant sur I_2 , et J à 1, en agissant sur I_1 .

A l'aide du circuit anti-rebonds, appliquer une impulsion positive sur l'entrée d'horloge H.

La sortie Q passe à 1 et \bar{Q} à 0.

On pourra noter que le changement d'état de la bascule s'effectue sur le flanc descendant de l'impulsion.

— Porter J au niveau 0 et K au niveau 1.

Appliquer une impulsion positive à l'entrée d'horloge H.

La sortie Q passe à 0 et \bar{Q} à 1.

— Porter J et K à 1.

Appliquer une impulsion positive sur H.

Q passe à 1 et \bar{Q} à 0.

Appliquer une nouvelle impulsion positive sur H.

On observe un nouveau changement d'état.

$Q = 0$, $\bar{Q} = 1$

Constater que chaque nouvelle impulsion d'horloge entraîne un changement d'état.

Il est intéressant, au cours de cette manipulation de relier H à la sortie du générateur 1 Hz. Le changement d'état s'effectue à cette fréquence.

- Portons simultanément les entrées J et K au niveau logique 0 ; le montage devient insensible à l'envoi d'un signal en H.
- Portons J au niveau logique 1 et K au niveau logique 0.

Une impulsion d'horloge amène le montage dans l'état $Q = 1$ et $\bar{Q} = 0$, si le montage n'est pas déjà dans cet état. Elle n'agit pas si le montage est déjà dans l'état $Q = 1$, $\bar{Q} = 0$.

En conclusion, l'envoi d'un signal montant et descendant en H produit l'inversion des états de sortie, à condition que les entrées J et K reçoivent le niveau logique 1.

TRES IMPORTANT : On remarquera sur le brochage du 7473 que le + 5 V est connecté à la broche 4 et le — à la broche 11.

BASCULES MONOSTABLES

Les bascules que nous avons étudiées jusqu'à maintenant possédaient la propriété de pouvoir présenter deux états stables et il suffisait d'une impulsion d'entrée pour passer de l'un à l'autre.

Le circuit monostable, comme son nom l'indique, possède un état stable où il peut rester indéfiniment.

Sous l'action d'un signal extérieur dit de déclenchement, il passe dans l'état opposé appelé « quasi-stable » pendant un temps déterminé, après quoi il revient à son état primitif.

La durée de l'état quasi-stable dépend de la constante de temps RC d'un groupe résistance-capacité inséré dans le circuit, généralement à l'extérieur du circuit intégré de la bascule.

Le diagramme d'une bascule monostable déclenchée par un signal montant ou descendant est représenté à la fig. III-21.

Il existe des monostables de précision, tel le SN 74121 N, mais il est possible de réaliser ce circuit à titre expérimental à l'aide de deux NAND comme le montre le schéma de la fig. III-22. Ce circuit n'offre pas la précision du précédent, mais suffit très largement pour notre étude.

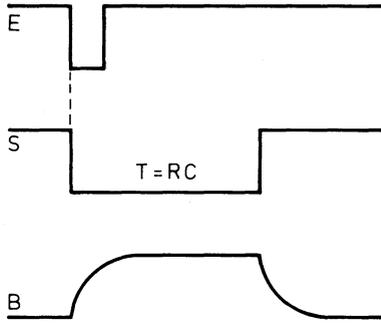


Fig. III-21.

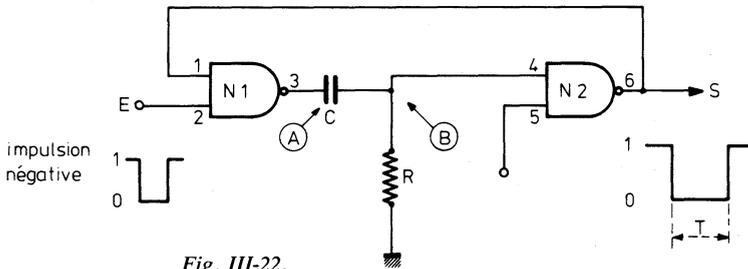


Fig. III-22.

La résistance doit être suffisamment faible, inférieure à 400Ω , pour qu'au repos, l'entrée de N_2 soit au niveau 0. Il en résulte que le temps de déclenchement de ce montage est très court, bien que C puisse atteindre des valeurs élevées en utilisant des condensateurs électrolytiques.

Manipulation

Réalisons le schéma de la fig. III-22 avec $R = 400 \Omega$ et $C = 0,1 \mu\text{F}$.

Le fonctionnement du monostable s'explique facilement. Au repos, le point B est au niveau 0 et la sortie S est à 1. L'entrée 1 de N_1 étant reliée à cette dernière, et l'entrée 2 étant en permanence à 1, le point A est normalement à 0.

Si on applique une courte impulsion négative à l'entrée E, qui passe à 0, le système se comporte suivant le graphique de la figure III-21. Lorsque l'impulsion est appliquée, la sortie de N_1 prend la valeur 1 et le condensateur se charge. Lorsque le potentiel atteint 2,8 V, l'entrée 4 de N_2 est également à 1 et la sortie passe à zéro. Le point A se maintient à 1 après la disparition de l'impulsion. Le potentiel positif du point B ne peut se

maintenir très longtemps à cause de la résistance R. Quand il atteint une valeur suffisamment basse, l'entrée 4 de N₂ revient aussitôt à zéro, et la sortie repasse à l'état initial 1.

Nous constatons que le signal de sortie qui débute sur l'un des flancs du signal d'entrée est indépendant de la durée du signal d'entrée. Le top négatif d'entrée doit toutefois être plus court que le signal délivré par le monostable.

L'entrée 5 de N₂ peut être utilisée pour bloquer la sortie au niveau haut, rendant le circuit insensible à tout top de déclenchement.

Pour réaliser ce montage sur le simulateur, il est nécessaire de préparer un câble de connexion spécial à disposer entre la sortie 3 de N₁ et l'entrée 4 de N₂. Le condensateur y sera disposé en série et la résistance R aura une extrémité sur une borne du condensateur et l'autre à la masse.

TRIGGER DE SCHMITT

Le trigger de Schmitt est un dispositif dont l'état de sortie dépend de la tension d'entrée lorsqu'en montant ou en descendant, celle-ci franchit des seuils déterminés dont les valeurs diffèrent entre elles d'un écart appelé « hystérésis du Trigger » (1).

Le trigger de Schmitt est un circuit bistable puisque sa sortie prend deux états stables 1 et 0, selon que la tension passe au-dessus ou en-dessous des seuils de référence. On le définit plus souvent comme montage astable.

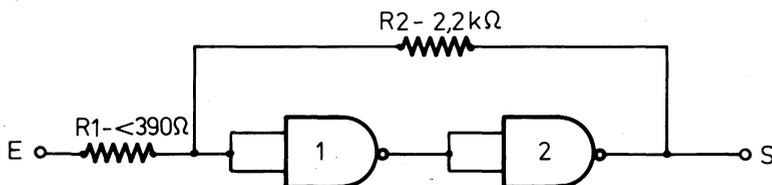


Fig. III-23.

Il existe des circuits intégrés double Trigger à quatre entrées, tel le SN 741321, mais nous pouvons étudier le fonctionnement du circuit à l'aide de deux inverseurs montés suivant le schéma de la fig. III-23. Ce dernier n'aura pas la précision du précédent, mais suffira à notre démonstration.

(1) Voir « Initiation à l'Electricité et à l'Electronique » de F. Hure page 130.

Principe de fonctionnement

Le principe de fonctionnement du trigger de Schmitt est basé sur la réaction positive de la sortie S sur l'entrée E par l'intermédiaire du pont de résistances R_1 et R_2 . Avec la valeur des éléments choisis, au début, la tension à l'entrée est inférieure à 1,5 V et l'entrée de la porte 1 est au niveau 0. Dès que la tension s'élève suffisamment pour que la sortie de l'inverseur 1 passe à l'état 0, la tension de sortie de la porte 2 va s'élever d'autant plus rapidement qu'une partie de cette tension est appliquée à l'entrée par R_2 . Le passage de la sortie S de l'état 0 à l'état 1 s'effectue en un temps très court, de l'ordre de 40 μs , déterminé par la relation entre les valeurs de R_1 et de R_2 , R_1 étant toujours inférieure à 390 Ω .

Si maintenant la tension redescend à 1 V environ, l'entrée de la porte 1 est à l'état 0 et la sortie passe très rapidement à 0.

Le circuit présente à l'entrée un cycle d'hystérésis qui permet d'éliminer l'influence des composantes parasites pouvant se superposer à la tension d'entrée.

Le diagramme de temps pour différentes tensions E d'entrée est représenté à la fig. III-24.

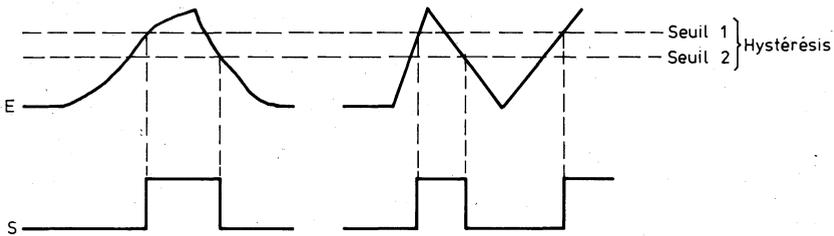


Fig. III-24.

Réalisation pratique d'un trigger

Le trigger de Schmitt est beaucoup utilisé comme « horloge », dans les calculateurs.

Le montage pratique du schéma de la fig. III-25 réalisé sur le circuit imprimé de la fig. III-26 pourra être utilisé comme horloge dans les unités de comptage que nous étudierons par la suite.

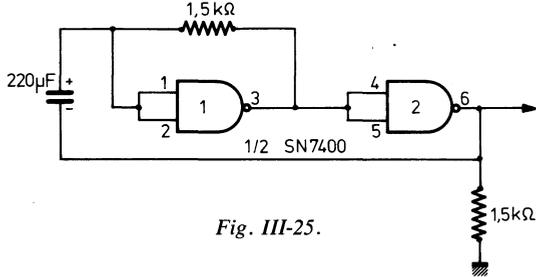


Fig. III-25.

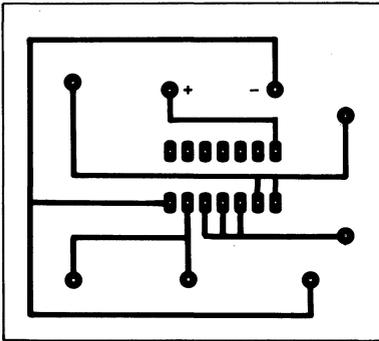


Fig. III-26a.

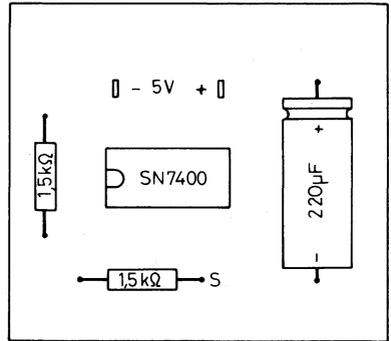


Fig. III-26b.

CHAPITRE IV

COMPTAGE ET AFFICHAGE

LE CALCUL BINAIRE

Avant de poursuivre l'étude des circuits intégrés logiques, il est nécessaire de compléter nos connaissances sur le calcul binaire qui est étroitement lié aux circuits logiques.

Nous avons vu précédemment (1) la méthode à utiliser pour transformer un nombre décimal en un nombre binaire et vice-versa. Voyons maintenant comment on opère avec les nombres binaires pour obtenir le résultat des opérations arithmétiques simples. Il faut tout d'abord tenir compte du fait que mêmes les opérations mathématiques les plus compliquées sont en définitive, le résultat d'une succession plus ou moins longue d'additions ou de soustractions. Il est donc nécessaire de bien savoir comment on effectue ces deux opérations.

Addition binaire

Il faut se souvenir des quatre règles suivantes :

$$0 + 0 = 0$$

$$0 + 1 = 1$$

$$1 + 0 = 1$$

$$1 + 1 = 0 \text{ avec report de } 1 = 10$$

$$1 + 1 + 1 = 11$$

Cette dernière règle est valable dans les différentes formes sous lesquelles elle peut se présenter.

$$2^0 + 2^0 = 1 + 1 = 2^1$$

(1) Voir « *Initiation à l'Electricité et à l'Electronique* » 4^e édition par F. HURE

Comme dans les opérations en décimale, l'ordre appartenant à la puissance supérieure doit être reporté.

Exemple :

$$\begin{array}{r}
 1 \ 11 \ 1 \ \text{reports} \\
 1011011 \\
 1011010 \\
 \hline
 10110101
 \end{array}
 \qquad
 \begin{array}{r}
 91 \\
 + \ 90 \\
 \hline
 = 181
 \end{array}$$

Soustraction binaire

La méthode que nous décrivons est valable pour le système binaire (en base 2), seulement comme cas particulier. En effet, pour le système binaire, on utilise généralement la méthode appelée du complément à 2, qu'on peut appeler plus généralement, méthode de complément au nombre équivalent à la base de numération.

Pour une meilleure compréhension, prenons un exemple avec une soustraction en base 10, avec laquelle nous sommes bien familiarisés.

La soustraction

$$5724 - 3817 = 1907$$

peut s'écrire :

$$\begin{array}{r}
 5724 + (10000 - 3817) \\
 - 10000 = 1907
 \end{array}$$

Les termes entre parenthèses s'appellent complément à 10 du terme soustractif.

Calculons le complément à 10 :

$$10000 - 3817 = 6183$$

et ajoutons-le au nombre le plus grand :

$$6183 + 5724 = 11907$$

on obtient un résultat qui est égal à celui cherché, en supprimant le chiffre le plus significatif (le 1 situé à l'extrême gauche).

En général, le complément à B (base de numération) d'un nombre N, en base B constitué de n chiffres, est donné par la formule :

$$\text{complément à B} = B^n - N$$

Dans le cas des nombres binaires, le complément à 2 d'un nombre N formé de n bits, est un nombre de n bits encore obtenu en ajoutant 1 au

complément à 1 de chaque bit de N. En résumé, le complément d'un nombre binaire est un nombre dans lequel tous les bits sont inversés, (bit est le condensé de binary, digit qui signifie chiffre binaire en anglais).

Le complément de 01100 est 10011.

Exemple : Trouver le complément à 2 du nombre 110101 (53)

110101	nombre N
001010	complément de N
<u> </u>	1+addition de 1
001011	complément à 2 de N

Soustraction binaire avec la méthode du complément à 2.

Elle s'effectue en faisant le complément à 2 du terme soustractif, qui doit être ensuite ajouté au nombre le plus grand. Pour avoir le résultat, il est nécessaire d'éliminer le bit le plus significatif du résultat de cette somme (le premier à gauche).

Pour faciliter la compréhension, prenons un exemple :

Binaire	déci-	
	mal	
110011	51	nombre le plus grand
011001—	25—	terme soustractif
100110		nombre complémentaire du terme soustractif
<u> </u>	1+	addition de 1
100111		complément à 2 du terme soustractif
<u>110011+</u>		nombre le plus grand
1011010	26	résultat

Si le terme soustractif a moins de bits que le nombre le plus grand, il est nécessaire d'ajouter des zéros à gauche pour rendre le nombre de bits égal au précédent.

La multiplication binaire

Se souvenir des quatre règles suivantes :

$$0. 0 = 0$$

$$0. 1 = 0$$

$$1. 0 = 0$$

$$1. 1 = 1$$

De telles règles sont faciles à retenir puisqu'elles sont identiques à celles employées pour les nombres décimaux.

Nous donnerons ensuite trois exemples largement suffisants pour expliquer le procédé : soit à effectuer la multiplication suivante : $103 \cdot 3 = 309$.

binaire	décimal
$ \begin{array}{r} 1100111 \times \\ 11 \\ \hline 1100111 \\ 1100111 \\ \hline 100110101 \end{array} $	$ \begin{array}{r} 103 \times \\ 3 \\ \hline 309 \end{array} $

Dans cette opération, on note la nécessité du décalage vers la gauche du multiplicande. Si dans le multiplicateur apparaît un 0, le décalage augmente d'une place pour chaque 0.

Pour mettre en évidence ce qui vient d'être dit, effectuons la multiplication suivante :

$$\begin{array}{r}
 1100111 \times \\
 11010 \\
 \hline
 0000000 \\
 1100111 \\
 0000000 \\
 1100111 \\
 1100111 \\
 \hline
 101001110110
 \end{array}$$

$$\begin{array}{r}
 103 \times \\
 26 \\
 \hline
 2678
 \end{array}$$

$103 \cdot 26 = 2678$

Avec les nombres binaires à virgule, la résolution s'effectue encore d'une manière analogue à celle du système décimal.

Soit à exécuter la multiplication suivante : $12,875 \times 2,5 = 32,1875$; la solution est la suivante :

binaire	décimal
$ \begin{array}{r} 1100,111 \times \\ 10,1 \\ \hline 1100111 \\ 1100111 \\ \hline 100000,0011 \end{array} $	$ \begin{array}{r} 12,875 \times \\ 2,5 \\ \hline 32,1875 \end{array} $

Nous ne parlerons pas de la division binaire du fait que ses règles, bien que restant simples, ne sont pratiquement pas appliquées dans les calculatrices qui effectuent cette opération au moyen de soustractions répétées.

DECODEUR BCD ou BINAIRE CODE DECIMAL

Nous avons vu que les circuits logiques ne peuvent prendre que deux états binaires 0 et 1, pour représenter les dix chiffres ou des lettres, il faut donc utiliser un code.

De nombreux types de codes sont utilisés mais le plus répandu est le code BCD (binaire codé décimal) ou code 1-2-4-8.

Un chiffre décimal est exprimé en binaire par quatre informations, (ou bits) à deux états ; dans un nombre donné chaque chiffre est remplacé par son code.

On obtient donc ainsi le tableau de correspondance suivant :

	A 1	B 2	C 4	D 8
0	0	0	0	0
1	1	0	0	0
2	0	1	0	0
3	1	1	0	0
4	0	0	1	0
5	1	0	1	0
6	0	1	1	0
7	1	1	1	0
8	0	0	0	1
9	1	0	0	1
10	0	1	0	1
11	1	1	0	1
12	0	0	1	1
13	1	0	1	1
14	0	1	1	1
15	1	1	1	1

Prenons quelques exemples de décodage :

5	→	1010			
57	→	1010	1110		
5769	→	1010	1110	0110	1001

Dans les systèmes logiques, on utilise généralement le système codé BCD. On emploie parfois également le système binaire simple, qui diffère à partir de 10 (1).

Nous n'étudierons ici que la description du décodeur BCD décimal. Chaque décodeur permet le décodage d'un seul chiffre ; chacune des entrées ABCD doit recevoir les informations ou bits correspondant au chiffre donné.

Réalisation d'un compteur BCD

La réalisation de ce compteur exige l'utilisation de deux circuits SN 7473 dont les quatre bascules J-K sont disposées en cascade suivant le schéma de la fig. IV-1.

Le plan de connexions du simulateur est indiqué à la fig. IV-2. Ne pas oublier le branchement de l'alimentation aux broches 4 et 11. Chaque

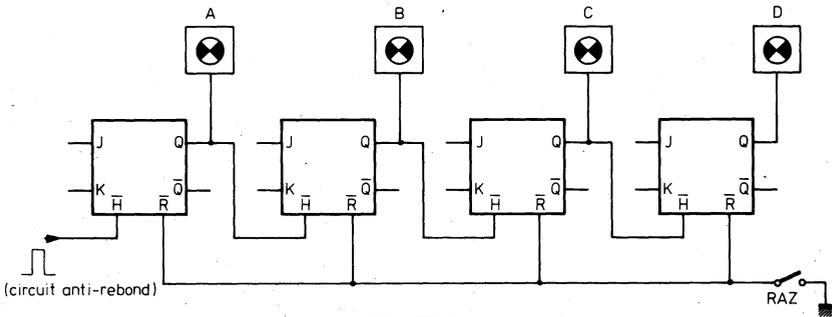


Fig. IV-1.

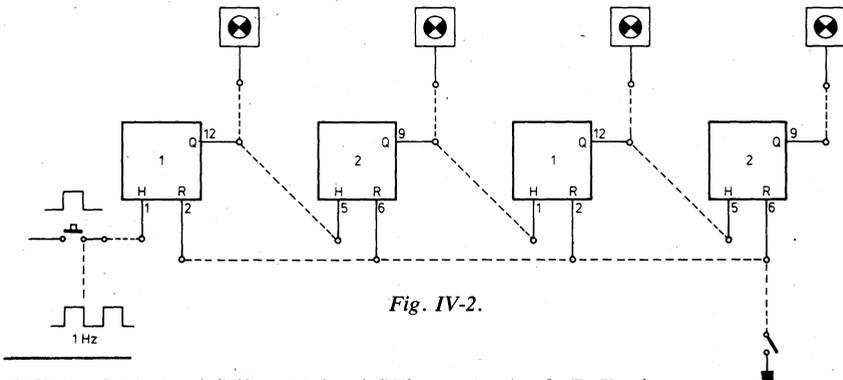


Fig. IV-2.

(1) Voir « Initiation à l'Electricité et à l'Electronique » de F. Huré.

bascule divise par deux. Le fonctionnement est simple : il suffit de laisser les entrées J et K en l'air et d'appliquer à l'entrée H un signal qui, pour une période complète, passe de moins de 0,8 V à plus de 2 V et redescend de plus de 2 V à moins de 0,8 V.

L'entrée H de la première bascule est donc commandée par l'impulsion positive du circuit anti-rebonds, sa sortie Q commande l'entrée H de la bascule suivante, et ainsi de suite.

Pour mettre le basculeur à zéro, il suffit de mettre les bornes R à la masse par un bref contact en utilisant la masse de l'un des interrupteurs I du simulateur ou une borne — de l'alimentation ou par une impulsion négative.

Il ne reste plus qu'à actionner le poussoir du circuit anti-rebonds pour que les diodes électroluminescentes s'illuminent suivant une configuration séquentielle correspondant au tableau précédent.

Un comptage rapide et régulier pourra s'opérer en reliant l'entrée H de la première bascule au générateur 1 Hz.

On remarquera que ce compteur ne peut aller au-delà de 15, car à la seizième impulsion, l'ensemble d'affichage revient à zéro. Pour compter des nombres supérieurs à 15, il serait donc nécessaire d'ajouter d'autres bascules à la suite de notre circuit, la capacité de comptage étant fonction du nombre de bascules.

Ce montage permet de nous familiariser avec le comptage binaire. Cependant si ce mode de comptage est commode en raison de sa simplicité, on préfère, pour des raisons de facilité, utiliser les systèmes de comptage décimal. L'élément constitutif d'un tel système porte le nom de décade. On groupe alors plusieurs bascules pour constituer une décade, c'est-à-dire un ensemble présentant dix états possibles (0, 1, 2, 3... 8 et 9), passant de l'un à l'autre dans l'ordre croissant à chaque impulsion d'entrée, et délivrant une impulsion de sortie quand la décade passe de l'état 9 à l'état 0. Il faut au moins quatre bascules pour faire une décade.

Exemple de comptage par trois avec une bascule J-K

Au lieu de diviser par 2 comme nous l'avons fait sur le schéma de la fig. IV-1, il est facile de réaliser des compteurs qui repassent à l'état initial après un nombre déterminé d'impulsions de commande appliquées à l'entrée.

Le schéma d'un compteur par trois est indiqué fig. IV-3. L'explication du fonctionnement est assez simple. A l'origine les deux bascules sont à 0 : $Q = 0, \bar{Q} = 1$

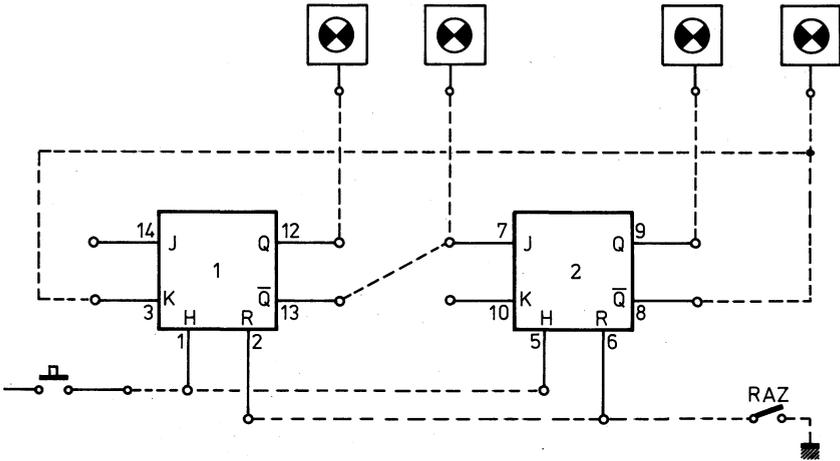


Fig. IV-3.

J_1 étant en l'air est à 1 ainsi que K_1 et \overline{Q}_2 . De même $J_2 = Q_1 = 1$ et K_2 en l'air = 1

Le premier top appliqué à l'entrée H_1 entraîne le basculement des deux circuits J-K, ce qui implique

$$\overline{Q}_1 \text{ et } \overline{Q}_2 = 0, \text{ et en conséquence, } K_1 \text{ et } J_2 = 0$$

Le deuxième top n'a pas d'action sur la bascule 1, puisque $K_1 = 0$ et $J_1 = 1$ et qu'elle se trouve déjà à l'état 1. Par contre, il fait basculer la seconde puisque celle-ci a 0 sur J_2 et 1 sur K_2 et qu'elle est à l'état 1. Elle passe donc à 0 et Q_2 et K_1 repassent à 1.

Le troisième top n'agira pas sur la seconde bascule puisqu'elle a toujours 0 sur son entrée J_2 et 1 sur K_2 et qu'elle est déjà à 0. Mais ce troisième signal fera basculer le premier J-K qui revient ainsi à l'état initial 0.

En résumé, le premier top fait basculer les deux J-K, le deuxième top ramène le second à 0 et le troisième top ramène le premier à 0. Il y a bien comptage par trois.

La vérification s'effectue facilement sur le simulateur connecté comme l'indique le schéma.

DECADE SN 7490 N

Il existe différents types de décades classés en fonction de leurs sorties. Nos manipulations porteront seulement sur le type SN 7490 N.

Le boîtier comprend 10 sorties et 4 entrées.

Le compteur décade SN 7490 N est constitué de deux diviseurs indépendants :

- un diviseur par 2 (entrée broche 14, sortie broche 12).
- un diviseur par 5 (entrée broche 1, sortie broche 11).

Il est possible d'utiliser ce circuit de plusieurs manières :

- utilisation séparée du diviseur par 2 et du diviseur par 5.
- utilisation en diviseur par 10.
- utilisation en compteur par 10 codé en BCD. Dans ce cas, la sortie 12 doit être reliée à l'entrée 1.

C'est sur cette dernière utilisation que porteront nos manipulations.

Le schéma des connexions est donné à la fig. IV-4.

Les sorties changent d'état suivant le nombre des impulsions appliquées à l'entrée.

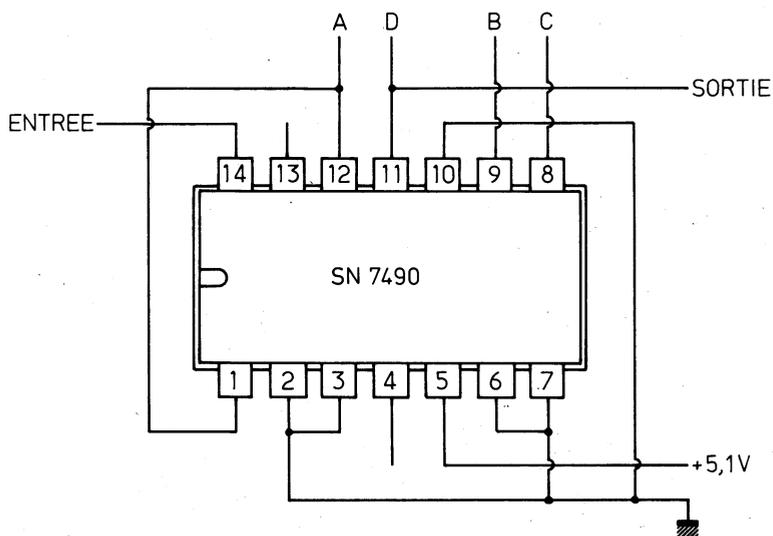


Fig. IV-4.

Par exemple, si nous appliquons une seule impulsion à l'entrée (broche 14), la tension sur la broche 12 passera à 2,4 V. Si on applique deux impulsions, nous relèverons la même condition sur la broche 9 ; avec trois impulsions, au contraire, cette condition se relève aussi bien sur la broche 12 que sur la broche 9, et ainsi de suite conformément au tableau de correspondance reproduit plus haut.

Comme nous pourrons le constater, sur les broches 12-9-8-11, nous aurons une séquence codée qui permet d'établir avec une précision absolue, le nombre d'impulsions appliquées à l'entrée. Sur ces quatre sorties, nous aurons un code binaire. C'est pourquoi, si nous voulons un code décimal, il sera nécessaire d'utiliser un autre circuit intégré capable de convertir le code binaire en code décimal. Cette fonction est précisément assurée par le décodeur.

L'application la plus répandue de ce circuit est l'utilisation conjointe avec un décodeur BCD décimal qui permet de commander les tubes d'affichage (SN 7441 et SN 74141).

LES TUBES NIXIE ET DÉCODEUR BCD

Les tubes Nixie utilisés dans les appareils digitaux pour visualiser une série de nombres sont essentiellement des lampes au néon à l'intérieur desquelles sont disposées plusieurs cathodes ayant la configuration de chaque nombre, disposées les unes derrière les autres. Le tube ne comporte qu'une seule anode.

Si on connecte l'anode à une tension positive de l'ordre de 150 V et appliquons à une seule des cathodes le négatif de cette tension, nous verrons s'éclairer le nombre correspondant. Quand, en effet, entre l'anode et une des cathodes existe une tension continue, nous constatons un passage d'électrons qui provoque la luminescence de la cathode, c'est-à-dire l'émission d'ondes lumineuses avec un spectre qui s'étend du rouge au bleu.

Pour obtenir l'allumage des différents nombres, il est donc nécessaire d'utiliser un décodeur qui puisse relier à la masse, progressivement de 0 à 9, les différentes cathodes, selon le code appliqué à l'entrée.

Le décodeur adapté à cette fonction porte le sigle SN 74141.

Sans entrer dans les détails, on peut dire que cet intégré renferme une série de portes NAND, disposées de manière à recevoir sur l'entrée le code ABCD relevé à la sortie d'une décade, et de le transformer en un code décimal. La commutation des cathodes du tube Nixie à la masse est obtenue par une série de transistors disposés dans le C.I.

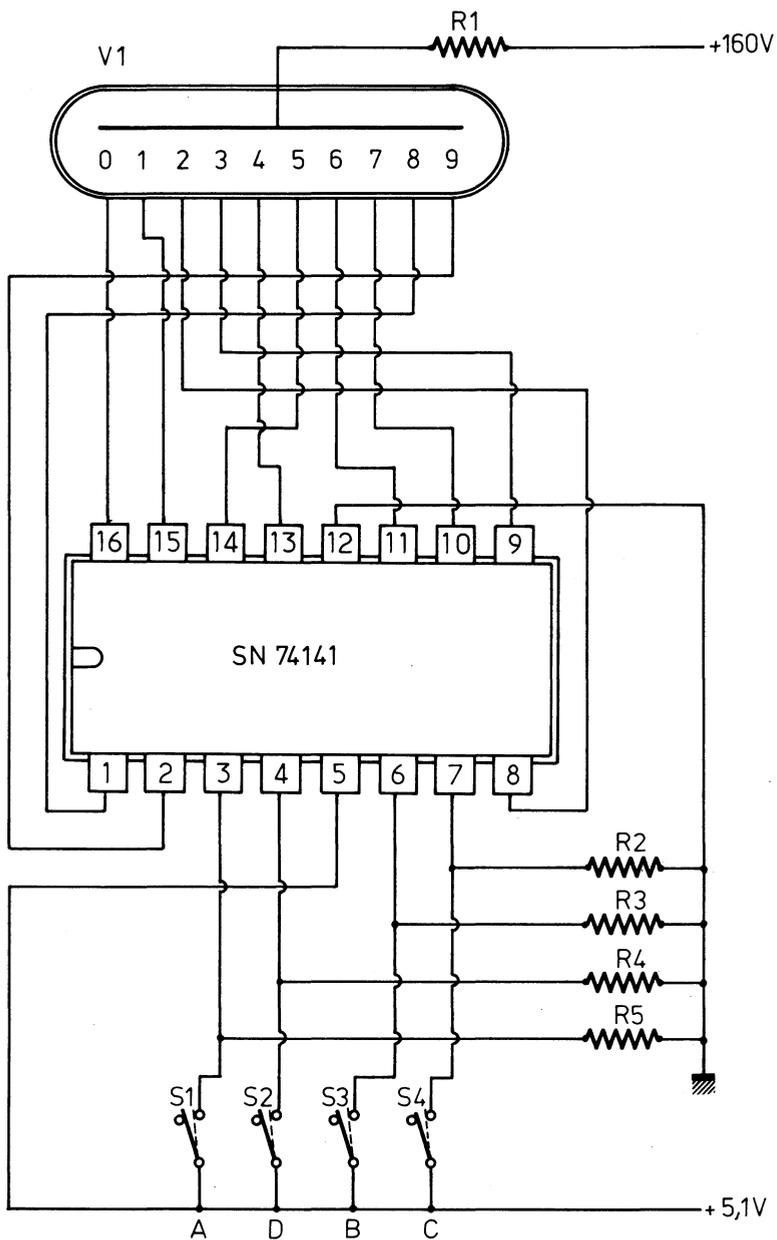


Fig. IV-5.

Si on veut effectuer un simple contrôle pour en vérifier le fonctionnement, nous pouvons réaliser le circuit de la fig. IV-5, c'est-à-dire connecter aux quatre entrées (broches 3-6-7-4) quatre simples interrupteurs, ou bien un commutateur binaire, connectés à la tension positive de 5 V. En court-circuitant les quatre interrupteurs selon le code BCD reporté plus haut, nous verrons s'allumer sur les lampes les nombres correspondants. La résistance R_1 aura une valeur d'environ $10\text{ k}\Omega$, tandis que celles de R_2 à R_5 auront une valeur de $220\ \Omega$. Ces dernières ont pour rôle de maintenir la condition 0 lorsque les interrupteurs sont ouverts.

Réalisation d'un simple compteur

Comme on peut le constater sur la figure précédente, l'entrée du décodeur SN 74141 correspond à la sortie de la décade SN 7490 diviseur par 10. Il vient donc immédiatement à l'esprit de connecter entre eux ces deux circuits intégrés, comme l'indique la fig. IV-6. Nous aurons ainsi réalisé un simple compteur qui, pour chaque impulsion appliquée à l'entrée fera apparaître un nombre sur le Nixie.

Il convient de rappeler que si l'on emploie de simples interrupteurs à poussoirs sur l'entrée du SN 7490 pour simuler les impulsions, l'affichage sera difficilement obtenu en fermant les contacts par suite des impulsions qui résultent des rebondissements des pointes de contact et qui faussent les résultats. On utilisera donc un interrupteur électronique ou un générateur d'impulsions du type décrit précédemment.

Les tubes Nixie présentent l'inconvénient d'exiger une tension d'alimentation de 150 à 160 V. Un compteur alimenté à partir d'une tension de 5 V peut être réalisé à l'aide de diodes Led comme on le voit sur le schéma de la fig. IV-7. On utilisera comme décodeur le SN 7442. La résistance R_1 aura une valeur de l'ordre de 100 à 120 Ω . Chaque diode consomme de 15 à 25 mA. On obtient l'allumage d'une seule diode à la première impulsion, d'une seconde diode à la seconde impulsion et ainsi de suite.

On remarquera que la décodeuse SN 7442 possède un brochage différent de la SN 74141. Les entrées correspondent aux broches 15-14-13-12 tandis que les broches de sortie ont un ordre séquentiel qu'illustre le schéma.

Réalisation pratique du compteur à diodes LED

Comme on peut le remarquer, les décodeuses ont un brochage à 16 broches. Il nous faut donc réaliser une boîte de connexions équipée d'un support à 16 broches.

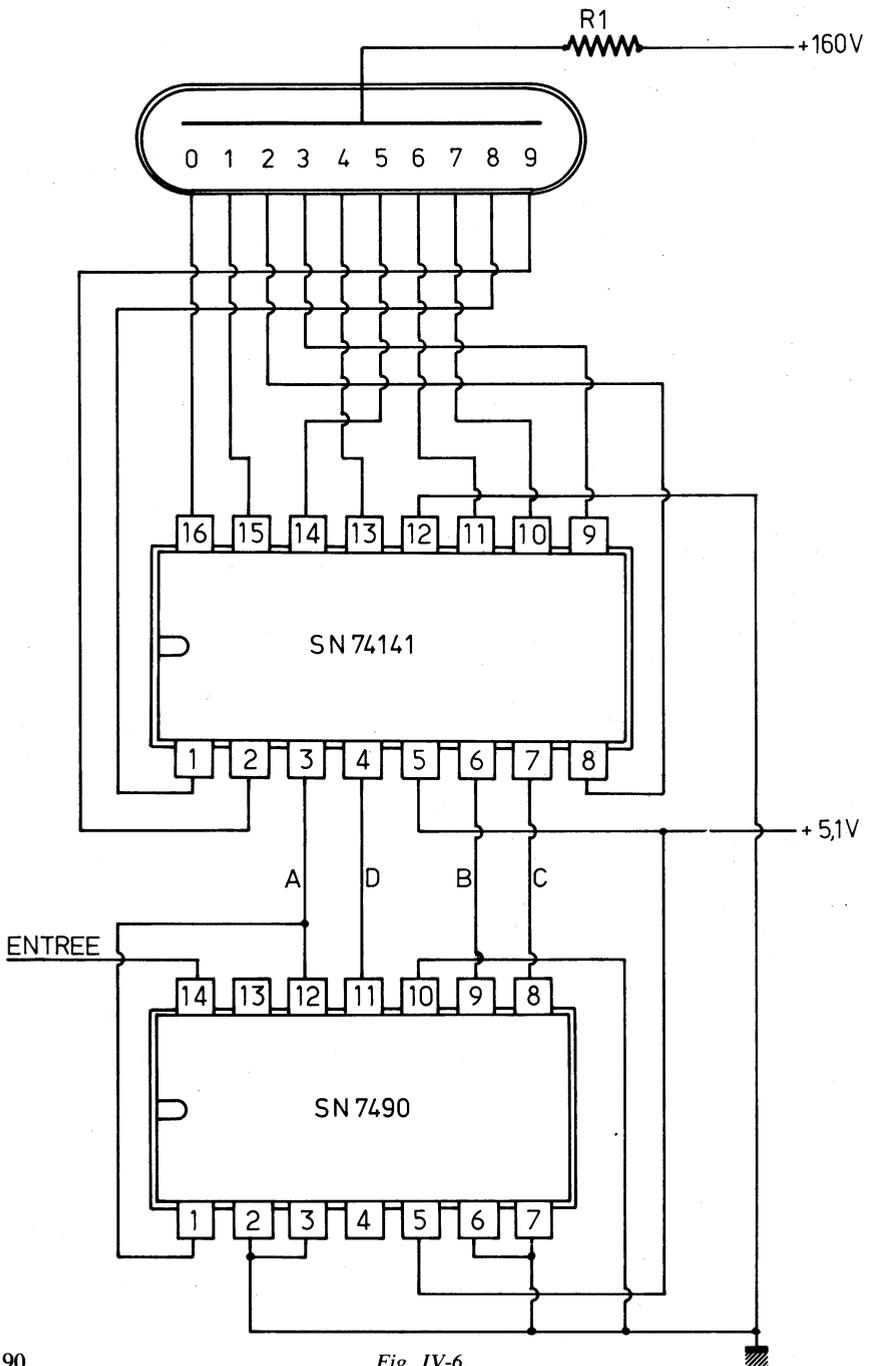


Fig. IV-6.

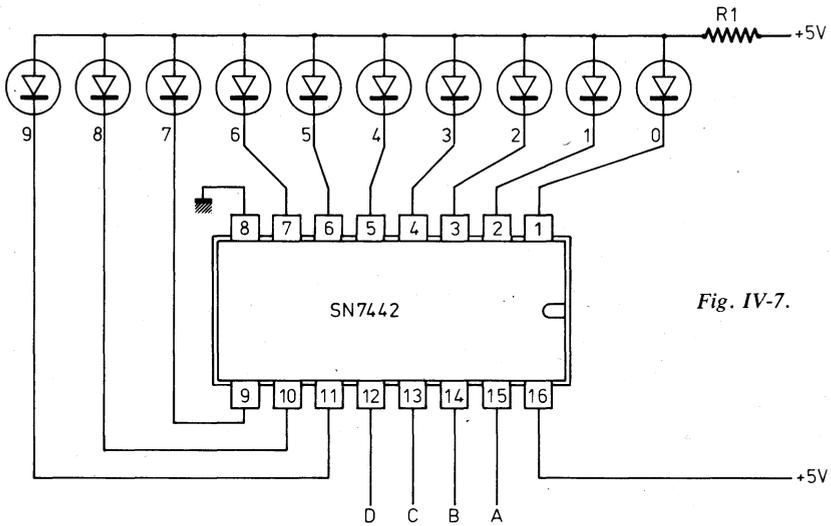


Fig. IV-7.

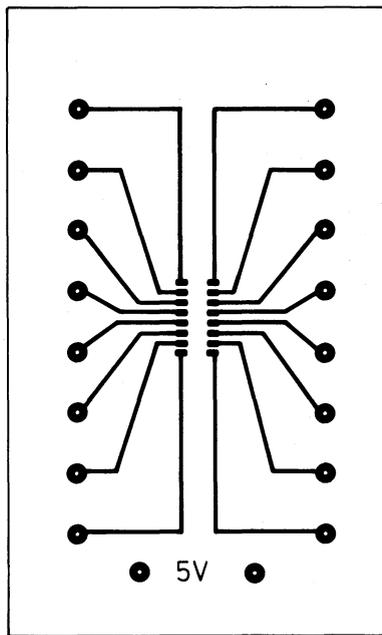


Fig. IV-8.

Le circuit imprimé de la face supérieure est reproduit à la fig. IV-8, l'ensemble est logé dans un coffret Teko de 155 × 90, type P3.

Par ailleurs, il est nécessaire de prévoir un ensemble d'affichage équipé de 10 diodes LED. Celui-ci est rapidement réalisé sur une plaquette Véroboard.

La décade 7490 sera montée sur le simulateur et l'entrée commandée par le circuit anti-rebonds.

R_1 aura une valeur de 100 à 120 Ω .

LE DISPLAY A SEPT SEGMENTS

A la place des lampes Nixie, il est possible d'utiliser pour obtenir des nombres visualisés, des éléments capables de former les chiffres par la combinaison de sept segments lumineux ou plus. Ces éléments par rapport aux Nixies présentent l'avantage d'être de dimensions beaucoup plus réduites et d'exiger une tension d'alimentation de 5 V seulement, soit une tension égale à celle qui est employée pour alimenter tous les intégrés du circuit digital. Un autre avantage du display consiste en ce que les chiffres se présentent tous sur un même plan.

Il existe trois types de display : ceux à filaments, les électroluminescents et les types à cristaux liquides. Les premiers peuvent être considérés comme sept lampes dont les filaments rectilignes sont disposés comme le montre la fig. IV-9. Les seconds sont comparables à sept diodes LED en forme de segments disposés comme précédemment. En pratique cependant, la surface émettrice d'une diode électroluminescente étant très petite, on forme le segment en mettant à la suite plusieurs diodes qui forment le segment par une succession de points.

Les troisièmes fonctionnent suivant un principe très particulier qui consiste à provoquer la transparence ou l'opacité d'une certaine substance (dite cristal liquide) en les polarisant avec une certaine tension continue.

Ainsi, une certaine section de cristal liquide, si elle est sous tension, devient transparente, tandis qu'elle ne l'est pas si cette tension est supprimée. On peut obtenir l'effet inverse avec certaines substances.

Display à filament et décodeuse appropriée

Pour comprendre comment on peut obtenir la formation de tous les nombres de 0 à 9 en utilisant sept segments, il faut se reporter à la fig. IV-10 sur laquelle on peut relever comment sont disposés les sept filaments d'un indicateur Minitron.

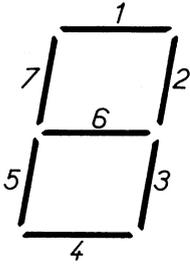


Fig. IV-9.

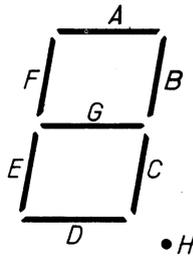


Fig. IV-10.

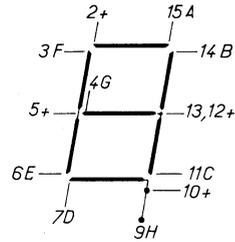
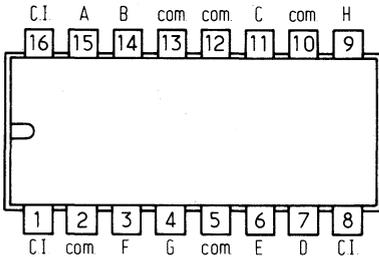


Fig. IV-11.



C.I.: connexion interne, ne pas câbler.
Vue côté affichage.

Fig. IV-12.

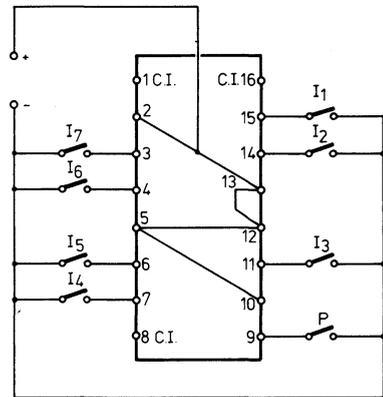


Fig. IV-13. Vcc = 5V

Sur le dessin de la fig. IV-11, les nombres correspondent à la broche du support, représenté lui-même à la fig. IV-12, et les lettres de A à G au secteur du filament indiqué par les lettres correspondantes, sur la figure précédente.

Les broches 1, 8, 16 sont des connexions internes à ne pas câbler. Les broches 2, 5, 10, 12, 13 sont les anodes communes à relier au +5 V. Les différents segments : A, B, C, D, E, F, G, H s'illuminent si les broches 15, 14, 11, 9, 7, 6, 4, 3 sont reliées au moins de l'alimentation.

La borne 9 correspond au point décimal.

Il est facile de vérifier le fonctionnement d'un indicateur Minitron en le disposant sur le support 16 broches de notre dernière boîte de connexion. En reliant successivement les 8 cathodes à la masse, c'est-à-dire au — alimentation, comme l'illustre la fig. IV-13, on obtiendra l'éclairement de chacun des segments suivant la numérotation de la fig. IV-9.

Comme on peut le deviner, la décodeuse que nous avons précédemment utilisée avec les tubes Nixie ne peut convenir ici, du fait qu'elle possède dix sorties qui progressivement commutent à la masse les cathodes de 0 à 9. Dans ce cas, il nous faut une nouvelle décodeuse qui, toujours pilotée par un diviseur décimal SN 7490, donc avec une sortie A-B-C-D, puisse convertir ce code en un autre à 7 sorties, selon la table de vérité ci-dessous :

Chiffre qui apparaît	BROCHES						
	15	14	11	7	6	3	4
0	A	B	C	D	E	F	—
1	—	B	C	—	—	—	—
2	A	B	—	D	E	—	G
3	A	B	C	D	—	—	G
4	—	B	C	—	—	F	G
5	A	—	C	D	—	F	G
6	—	—	C	D	E	F	G
7	A	B	C	—	—	—	—
8	A	B	C	D	E	F	G
9	A	B	C	—	—	F	G

Les décodeuses adaptées aux displays à sept segments portent les sigles suivants :

SN 7446 — SN 7447 — SN 7448 — SN 7449

Les sorties des deux premières se referment à la masse quand le segment intéressé doit s'éclairer (logique négative) ; les deux autres (SN 7448-SN 7449) se ferment au contraire avec les sorties sur le +5 V, pour avoir l'illumination des segments (logique positive). (Fig. IV-14 et IV-15).

Les décodeuses sont aussi dotées d'entrées et de sorties supplémentaires, souvent utilisées dans les circuits d'application.

Les principales fonctions de telles prises supplémentaires sont les suivantes :

1. Entrée (broche 3) qui, si elle est mise à la masse, illumine indistinctement tous les segments indépendamment de la combinaison logique appliquée aux entrées principales A-B-C-D et qui sert à la vérification de l'intégralité des segments. En effet, un segment interrompu pourrait pro-

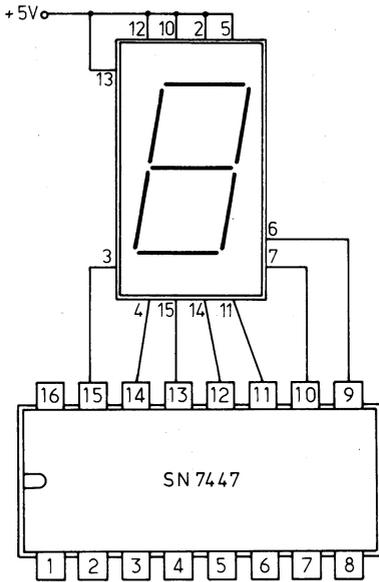


Fig. IV-14.

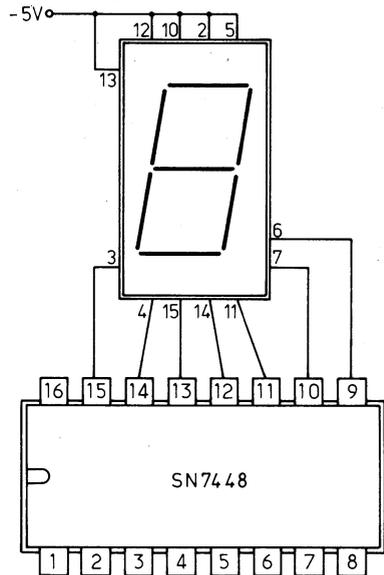


Fig. IV-15.

voquer une lecture erronée sans que celle-ci ne puisse être décelée : par exemple, si le segment A est coupé apparaîtra le chiffre 1 au lieu du chiffre 7. Cette broche s'appelle habituellement « LAMP TEST ».

2. Entrée pour la modulation de l'intensité des segments pour adapter automatiquement leur luminosité à la lumière ambiante. Habituellement marquée « RBO », elle correspond à la broche 4. Cette broche associée à celle qui lui est contiguë marquée RBI (broche 5) est aussi utile pour éviter que sur un display n'apparaisse le chiffre « 0 » si cette broche est reliée à la masse.

Les connexions de telles décodeuses aux displays sont visibles sur la fig. IV-16. Les quatre entrées A-B-C-D qui doivent être reliées aux sorties du diviseur décimal SN 7490 correspondent aux pieds 7 = A ; 1 = B ; 2 = C ; 6 = D.

Si on veut faire les mêmes expériences que celles indiquées pour les tubes Nixie, nous pourrions connecter à ces quatre broches autant d'interrupteurs, comme l'indique la fig. IV-17, pour obtenir ainsi la formation des chiffres de 0 à 9, selon le code ci-dessous, qui en définitive, est identique à celui fourni à la sortie d'un diviseur SN 7490 ;

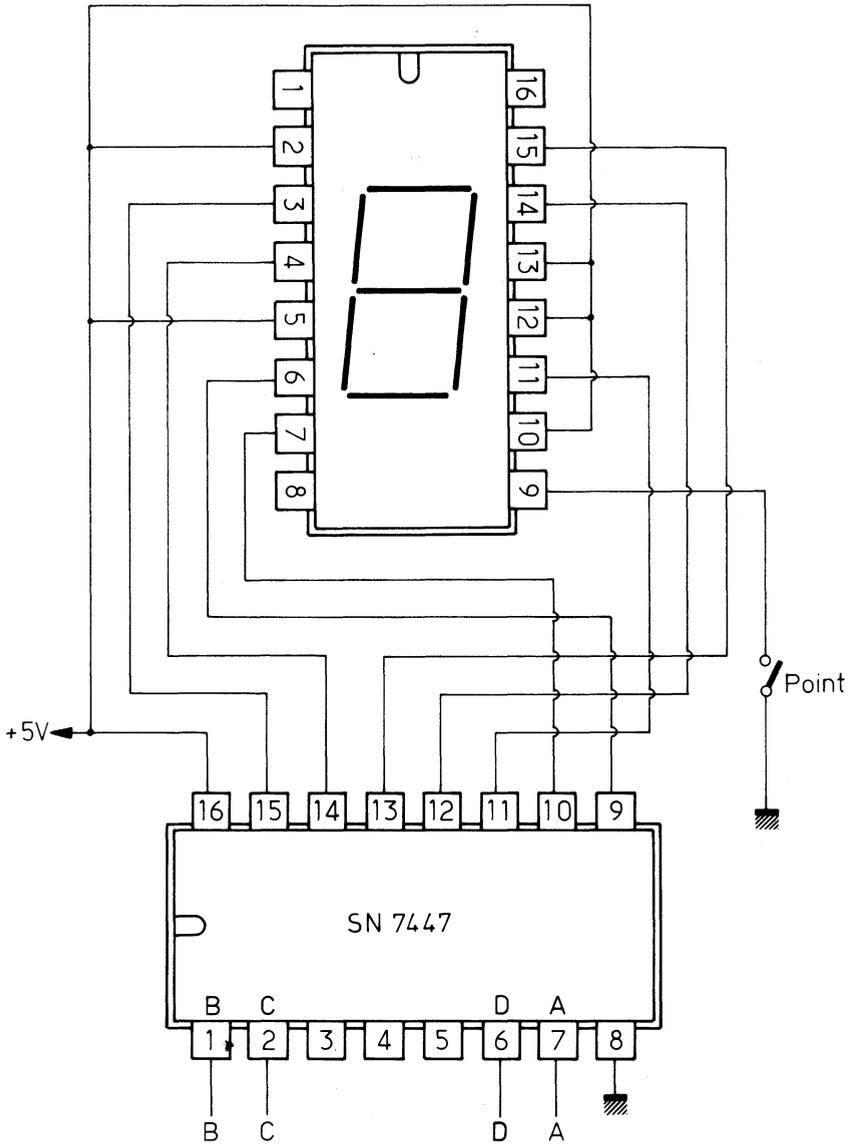


Fig. IV-16.

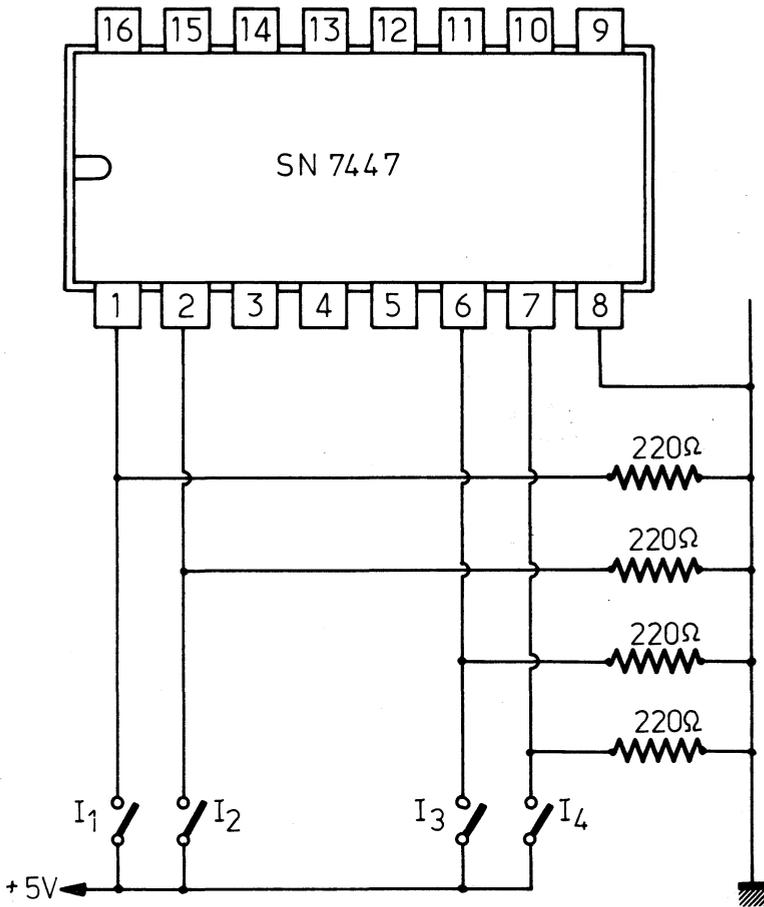


Fig. IV-17.

Entrée à relier au + 5 V				Chiffre qui apparaît sur le display
A	B	C	D	
				0
x				1
	x			2
x	x			3
		x		4
x		x		5
	x	x		6
x	x	x		7
			x	8
x			x	9

Comme on peut le constater, les broches reliées au positif correspondent à l'allumage des segments selon la table précédente.

Le brochage du diviseur 7490 est donné à la fig. IV-18 et celui de la décodeuse 7447 à la fig. IV-19.

DISPLAYS LUMINESCENTS

Le display à filament exige un courant de l'ordre de 8 à 10 mA, mais sa tension d'alimentation n'est pas critique, comprise entre 4 et 7,5 V. Un de ses avantages réside dans la possibilité d'employer le support à 16 broches utilisé pour les circuits intégrés.

Comme le précédent, le display luminescent exige des tensions basses de l'ordre de 5 V.

Les chiffres sont toujours formés suivant le même principe des sept segments, avec toutefois la différence qu'il ne comporte que dix bornes de sortie au lieu de 16. Un exemplaire de ce type est fourni par le display Monsanto MAN 5 ou 7 dont le brochage est indiqué à la fig. IV-20 et le schéma équivalent à la fig. IV-21. Il se présente sous l'aspect de la fig. IV-22.

Une manipulation très simple consiste, après avoir monté le display sur l'un des supports du simulateur, à connecter les broches 3, 9 et 14 au positif de l'alimentation et successivement, chacune des autres broches au — à travers une résistance de 220 Ω environ.

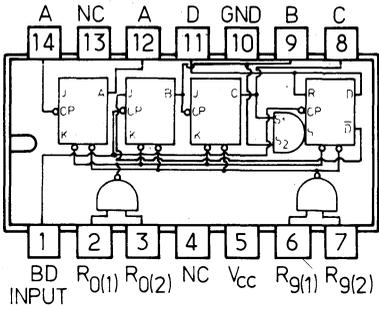


Fig. IV-18.

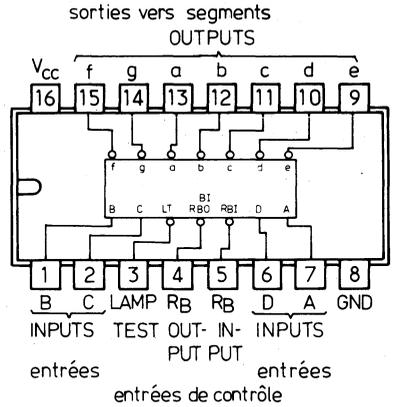


Fig. IV-19.

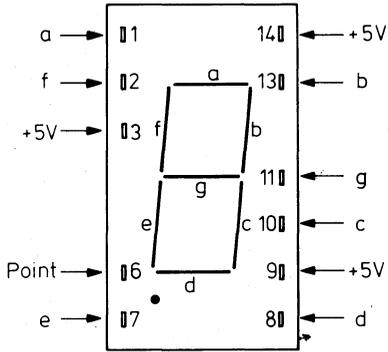


Fig. IV-20.

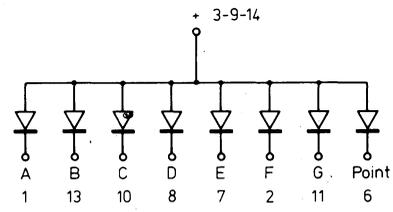


Fig. IV-21.

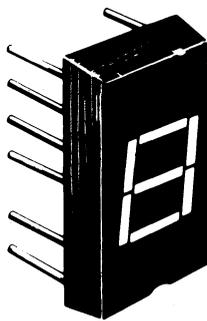


Fig. IV-22.

Nous verrons s'allumer successivement les différents segments a, b, c, d, e, f, g et le point.

Pour former les nombres de 1 à 9, il sera donc nécessaire de fermer le circuit selon le code suivant :

Broches à connecter au dispositif d'alimentation pour allumer les segments correspondants du display							Chiffre qui apparaît sur le display
A	B	C	D	E	F	G	
X	X	X	X	X	X		0
	X	X					1
X	X		X	X		X	2
X	X	X	X			X	3
	X	X			X	X	4
X		X	X		X	X	5
		X	X	X	X	X	6
X	X	X		X			7
X	X	X	X	X	X	X	8
X	X	X			X	X	9

Remarque : pour allumer le point décimal, il est nécessaire de réunir la broche P au moins de l'alimentation.

Pour piloter un display MAN 7, il est indispensable d'employer une décodeuse qui court-circuite les bornes du display vers la masse, comme on le fait avec les décodeuses SN 7441-SN 74141-SN 7447.

REALISATION D'UN COMPTEUR PAR IO

Notre compteur est équipé d'une décade 7490 dont nous avons déjà étudié le fonctionnement, et d'une décodeuse 7447. Le schéma général est celui de la fig. IV-23.

Le montage sur le simulateur présenterait une trop grande complexité et nous avons préféré faire notre réalisation sur un petit circuit imprimé représenté à la fig. IV-24. La face supérieure, après l'implantation des éléments, présente l'aspect de la fig. IV-25.

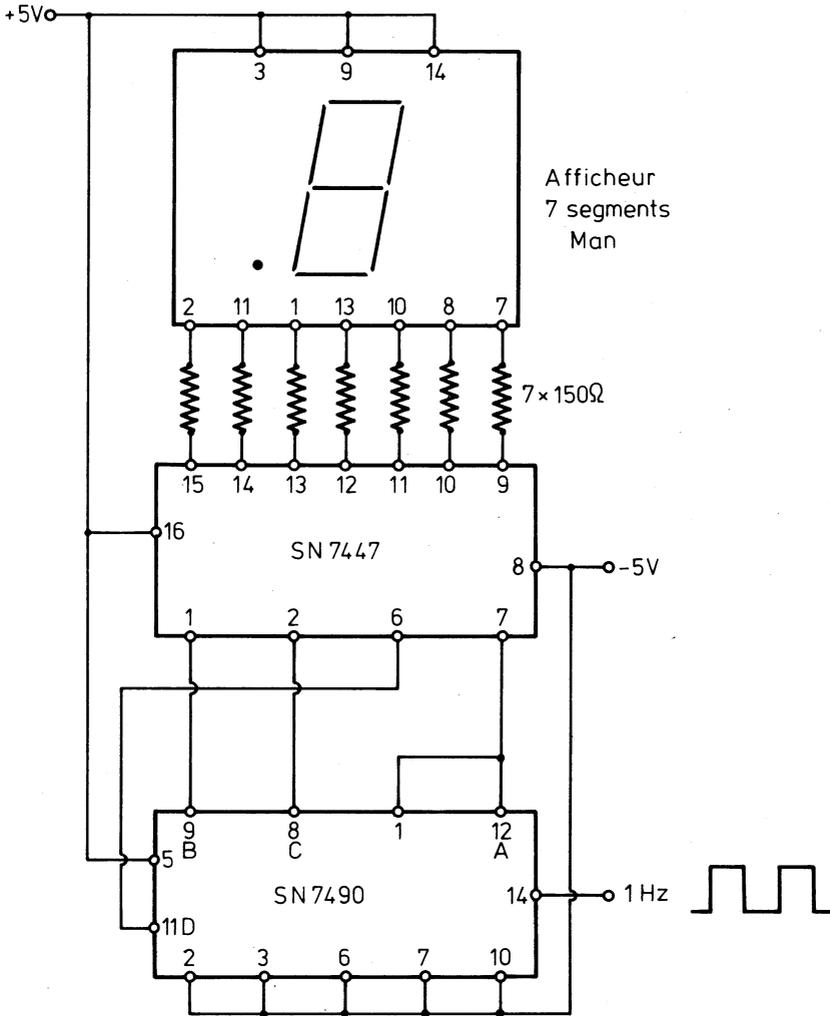


Fig. IV-23.

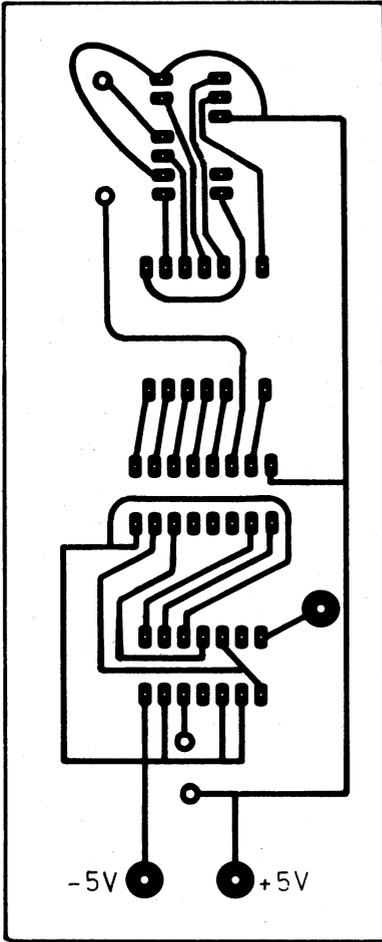


Fig. IV-24.

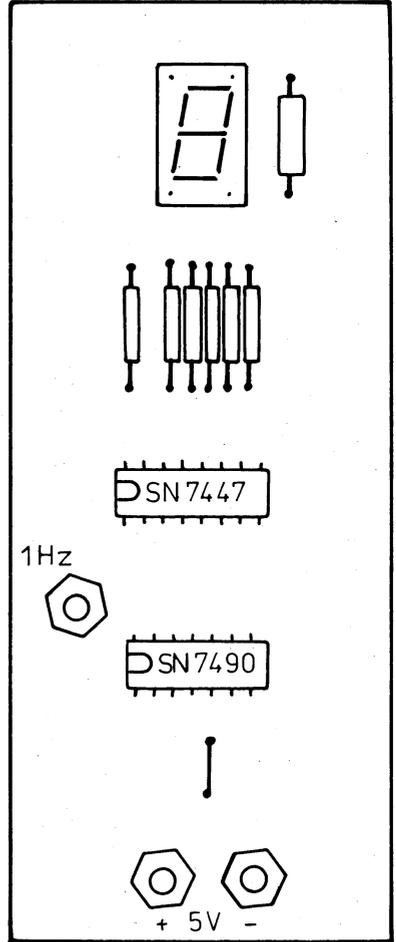


Fig. IV-25.

Après avoir relié les bornes d'alimentation au + et - 5 V, et la borne d'entrée à la sortie du circuit anti-rebond, le display affiche successivement la suite des chiffres décimaux 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, 0, 1 etc... après l'application de chaque nouvelle impulsion.

En reliant l'entrée de la décade au générateur 1 Hz, on obtient le défilement régulier de chacun des chiffres.

Ce circuit constitue l'élément de base d'une horloge électronique dont l'étude assez compliquée sort du cadre de cet ouvrage d'initiation.

Remarque. Dans ce circuit, le point n'est pas connecté et les bornes RO sont mises à la masse.

Le point décimal

Aussi bien sur les tubes Nixie que sur les displays, il existe, disposé à l'intérieur, le point décimal dont l'allumage est souvent obtenu non à travers la décodeuse, mais par un commutateur mécanique qui procède, selon la position, à la connexion du point au circuit d'alimentation afin d'obtenir la subdivision du nombre formé en fonction des nécessités.

Diviseurs digitaux

La division de fréquence est une forme de comptage puisqu'il s'agit d'obtenir une impulsion de sortie pour n impulsions d'entrées, n étant un nombre quelconque.

La différence avec l'opération de comptage résulte dans le fait que l'on ne connaît pas l'état des circuits après chaque impulsion. Au cours de ces manipulations, nous allons étudier avec un intégré SN 7490, comment diviser une fréquence par un nombre pair ou impair de 2 à 9.

Celui-ci permettra, en utilisant plusieurs intégrés placés en série, d'obtenir n'importe quelle combinaison.

Supposons qu'à partir de la fréquence du secteur 50 Hz, nous voulions obtenir une fréquence de 1 Hz, nous aurons besoin d'un diviseur par 5 auquel devra suivre un diviseur par 10.

Dans les horloges électroniques, un diviseur par 60 sera nécessaire pour obtenir une minute à partir de 60 secondes, et pour obtenir une heure à partir de 60 minutes. Celui-ci sera obtenu avec un diviseur par 10 suivi d'un diviseur par 6 ou inversement.

Ces exemples suffisent à faire apparaître l'importance des diviseurs de fréquence, aussi est-il intéressant de pouvoir disposer d'une série de diviseurs par 2 - 3 - 4 - 5 - 6 - 7 - 8 - 9 - 10 - 11 dont la combinaison permettra toutes les possibilités.

Par exemple, en couplant un circuit diviseur par 4 avec un diviseur par 6, nous obtiendrons un diviseur par 24, et si nous faisons suivre cette combinaison d'un diviseur par 7, nous obtiendrons en fin de compte un diviseur par 168.

Les trois divisions peuvent être effectuées dans un ordre quelconque.

Division par 10

Le montage du SN 7490 s'effectue sur le simulateur suivant le schéma de la fig. IV-26. La tension à la fréquence $F/10$ peut être prélevée soit sur la sortie D, soit sur la sortie C.

Dans le premier cas, D reste à zéro pendant huit périodes sur 10 et passe à 1 pendant deux périodes sur 10.

La tension prélevée en C ne reste à zéro que pendant six périodes sur 10.

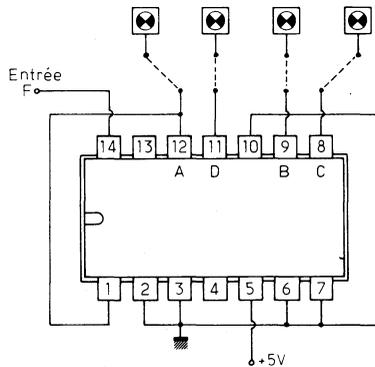


Fig. IV-26.

Division par un nombre différent de 10

Pour bien comprendre les différentes combinaisons que nous allons proposer, reprenons le montage précédent sur le simulateur et visualisons la succession des états des quatre sorties A, B, C et D de la décade en réunissant chacune de celles-ci à une diode LED.

Le tableau des états est le suivant :

Nbre d'actions sur l'anti-rebonds	A	B	C	D
0	0	0	0	0
1	1	0	0	0
2	0	1	0	0
3	1	1	0	0
4	0	0	1	0
5	1	0	1	0
6	0	1	1	0
7	1	1	1	0
8	0	0	0	1
9	1	0	0	1
10	0	0	0	0

On peut à tout instant remettre l'affichage à 0 en coupant les sorties 2 et 3 de la masse, c'est-à-dire en les mettant à l'état 1.

On peut également remettre l'affichage à 9 en débranchant de la masse les bornes 6 et 7.

Interprétation du tableau

Sur le montage précédent, supprimons les connexions des bornes 2 et 3 avec la masse et relierons la sortie B à 2 et C à 3.

Envoyons les impulsions à l'entrée à l'aide du circuit anti-rebonds. A la sixième impulsion, la décade repasse à 0. Nous venons ainsi de réaliser une division de fréquence par 6.

Du tableau précédent, on peut tirer les différents branchements à effectuer pour obtenir différents rapports de division.

- Division par 3 : relier A à 2 et B à 3
- 4 : relier C à 2, 3 est en l'air
- 5 : Relier A à 2 et C à 3
- 6 : relier B à 2 et C à 3
- 8 : relier D à 2,3 est en l'air
- 9 : relier A à 2 et D à 3

La division par 7 est un peu plus compliquée ; on peut l'obtenir en réalisant le montage de la fig. IV-27. Comme on le voit, il est nécessaire d'utiliser trois NAND supplémentaires à trois entrées.

On peut cependant procéder plus simplement. Connecter les bornes 2 et 3 à la masse et relier B à 6 et C à 7. Quand la décade arrive dans l'état 6, il y a passage à l'état 9. L'impulsion suivante, soit la 7^e, fait passer la décade à 0.

Remarque : On peut diviser par deux en n'utilisant que la première bascule. L'entrée s'effectue en 14 et la sortie en 12.

De même, on peut diviser par 5. Supprimer la liaison 1 à 12. Faire l'entrée en 1, la sortie en 12.

On peut diviser par des nombres très importants : il suffit de multiplier les décades, la sortie D de la première commandant l'entrée A de la seconde et ainsi de suite. La division totale est égale au produit des divisions de chaque décade.

On pourra ainsi monter successivement trois diviseurs par 10 (soit division par 1000) et appliquer à l'entrée le signal provenant du générateur 5 kHz. La fréquence 5 Hz pourra être visualisée à la sortie.

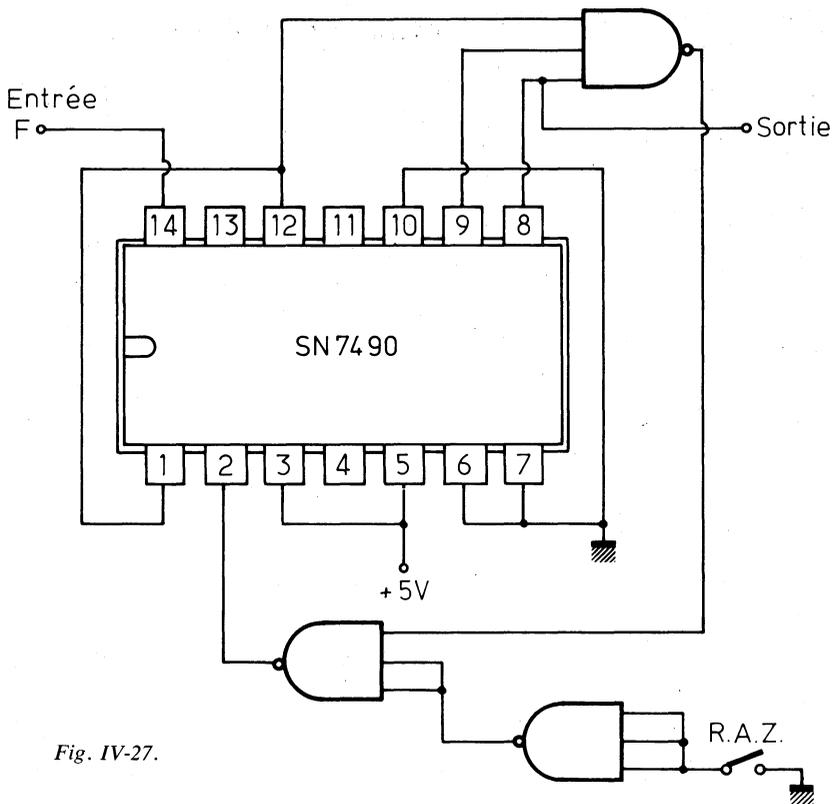


Fig. IV-27.

RÉALISATION D'UNE UNITÉ D'AFFICHAGE AVEC DISPLAY

Pour afficher en chiffres du système décimal les résultats des précédentes manipulations visualisés en système binaire, il est intéressant de pouvoir disposer d'une unité d'affichage équipée d'un display à 7 segments, en utilisant une décodeuse appropriée.

A cet effet, nous avons réalisé une unité d'affichage indépendante. Le dessin du circuit imprimé, côté cuivre, est représenté à la fig. IV-28 et la face frontale se présente sous l'aspect de la fig. IV-29.

Le circuit à réaliser est celui de la fig. IV-23 et les 7 résistances seront disposées du côté circuit imprimé.

Les 8 douilles permettent d'effectuer les connexions avec la décodeuse et l'alimentation.

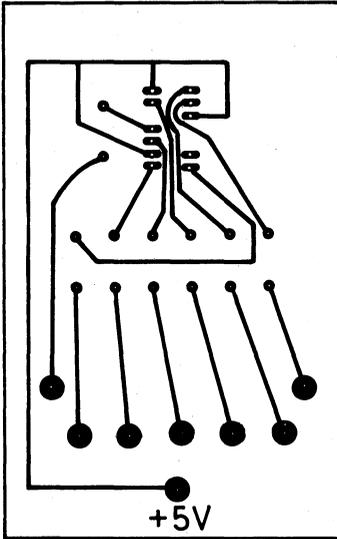


Fig. IV-28.

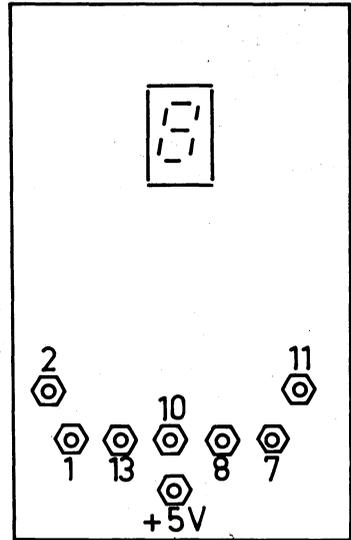


Fig. IV-29.

Notre circuit équipé d'un Monsanto MAN 5 ou 7 est à utiliser avec une décodeuse SN 7447, qui sera placée sur le simulateur.

L'ensemble est logé dans un coffret plastique TEKO P/2.

Il est possible d'envisager, sur le même mode, la réalisation d'une unité à deux ou trois displays.

AFFICHAGE MÉMORISÉ

Il peut être intéressant, pour des applications particulières, de laisser affiché le résultat d'un comptage pendant que s'effectue le comptage suivant, le premier ne s'effaçant qu'à la fin de l'opération. Dans ce cas, on intercale entre la décade et la décodeuse, un circuit intégré « MÉMOIRE » qui stocke les informations.

Les mémoires

Il existe deux types de mémoires.

1. Les mémoires MORTES ou R.O.M. (Read Only Memories)

Ces mémoires sont programmées une fois pour toutes, et on les utilise uniquement en lecture. Les informations que l'on doit trouver en des points déterminés sont fixées à l'avance.

Ainsi, si l'on veut mesurer la valeur exacte de la fréquence d'accord d'un récepteur à l'aide d'un fréquencemètre, le visualiseur nécessite une ROM qui rappelle constamment la valeur de la fréquence intermédiaire FI du récepteur.

Ce type de mémoire ne présente qu'un intérêt limité pour l'amateur.

2. Les mémoires VIVES à lecture écriture

Contrairement aux précédentes, ce type de circuit se distingue par le nombre total des informations que l'on peut y stocker, et non par les éléments de ces informations.

Une mémoire vive se caractérise par le nombre n de ses positions, ou comme on le fait plus souvent, par le nombre n de bits. Les mémoires les plus courantes sont à 4, 16 et 64 bits.

Mémoire à 4 bits

Notre étude portera seulement sur une mémoire à 4 bits. Le type le plus connu est le SN 7475 dont le brochage est donné à la fig. IV-30. On utilisera, pour la réalisation du circuit pratique, la boîte de connexions à 16 broches.

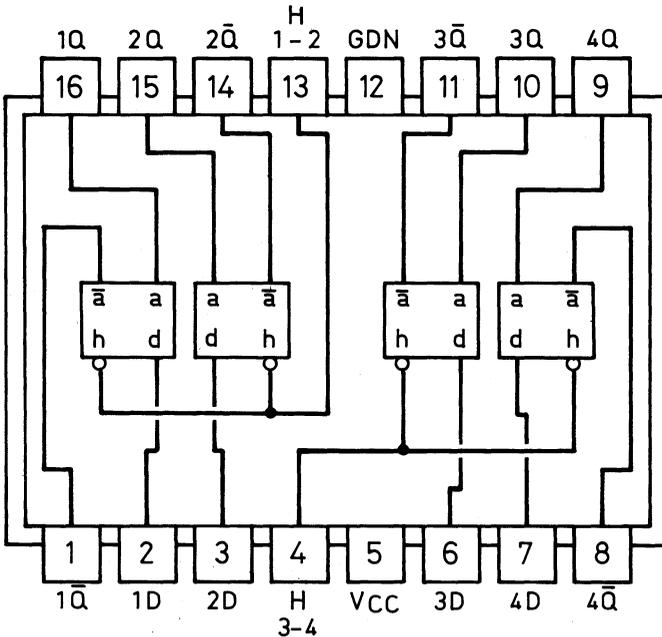


Fig. IV-30.

Le SN 7475 renferme 4 bascules indépendantes assez semblables aux bascules de type D, sauf toutefois en ce qui concerne l'entrée Clock commune à 2 bascules.

Chaque bascule comporte une entrée D, une entrée Horloge H, et deux sorties Q et \bar{Q} . Comme dans tous les bistables, lorsqu'une des sorties est à 1, l'autre est à zéro.

Le fonctionnement d'une bascule est le suivant. Quand H est à l'état 0, l'entrée D n'est pas prise en compte et la sortie reste en son état initial, quel que soit le nombre d'impulsions appliqué à D. Quand H est à l'état 1, il y a transmission directe de D en Q et inversée en \bar{Q} ($Q = D$, $\bar{Q} = \bar{D}$). Si

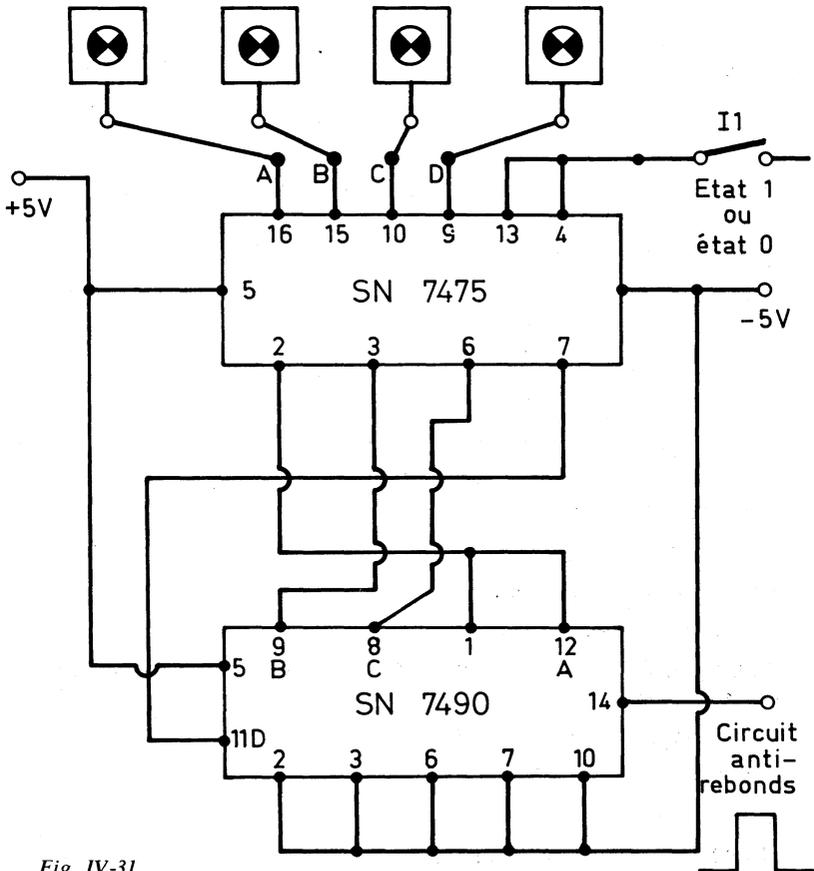


Fig. IV-31.

pendant ce temps, D change d'état, la sortie Q suit le même comportement.

Par contre, si H repasse à 0, les sorties Q et \bar{Q} gardent les valeurs qu'elles affichaient au moment de l'annulation de H et ne sont plus influencées par les changements d'état de D et ce, jusqu'au moment où H repasse à 1.

Le schéma de principe du circuit de démonstration est celui de la fig. IV-31.

Manipulations

Monter le simulateur suivant le schéma précédent, puis effectuer les opérations suivantes.

La décade est à 0.

— Porter H_1 et H_2 à l'état 1.

— Appliquer plusieurs impulsions sur l'entrée de la décade 7490, 4 par exemple.

L'affichage passe successivement à 1, 2, 3, 4.

— Effectuer une remise à zéro (RAZ) en mettant les deux entrées 2 et 3 du 7490 à l'état 1, en les débranchant de la masse.

L'affichage repasse à 0.

— Ramener H_1 et H_2 à l'état 0.

Appliquer plusieurs impulsions sur l'entrée de la décade 7490, 6 par exemple. L'affichage est toujours à 0.

— Ramener H_1 et H_2 à l'état 1.

On affiche alors 6.

— Ramener H_1 et H_2 à l'état 0.

On affiche toujours 6.

— Appliquer deux nouvelles impulsions sur l'entrée de la décade 7490, 2 par exemple.

L'affichage est toujours à 6.

— Portons H_1 et H_2 à l'état 1.

On affiche 8.

— Ramenons H_1 et H_2 à l'état 0.

On affiche toujours 8.

— Effectuer un RAZ (voir plus haut).

On affiche toujours 8.

— Appliquer un nouveau train d'impulsions, 5 par exemple, à l'entrée du 7490.

L'affichage est toujours à 8. Il y a bien mémorisation.

— Porter à nouveau H_1 et H_2 au niveau 1.

L'affichage passe alors à 5.

On efface ainsi les anciennes données et on fait entrer les nouvelles.

Nota. — Ce type de mémoire comporte autant d'entrées et de sorties que le nombre d'informations à stocker, ce qui limite le nombre de bits.

Dans les mémoires à 16 bits ou plus ; les bascules sont disposées selon une matrice.

REGISTRE A DECALAGE

Un registre à décalage est un système séquentiel de plusieurs points mémoires sur lesquels on peut afficher les différents chiffres (0 ou 1) d'un nombre exprimé sous forme binaire. De plus, il possède une propriété fondamentale:

Dans un tel registre, il est possible de provoquer le décalage de l'affichage, vers la droite ou vers la gauche, sous l'impulsion d'une commande appliquée à une entrée appropriée. Après cette commande, chaque chiffre qui se trouvait primitivement au point d'affichage se retrouve au nouveau point d'affichage primitivement à droite, ou à gauche.

Si dans le cas d'une progression vers la droite, le registre affiche 1 0 0 0 (registre à quatre bits), on trouvera après une première progression vers la droite 0 1 0 0, puis après une deuxième commande 0 0 1 0.

On peut entre chaque commande, introduire dans la position la plus à gauche, un chiffre 0 ou 1.

Montage

Le registre à décalage dont le schéma est représenté à la fig. IV-32 utilise le circuit 7474, bistable flip-flop type D comportant 2 bascules. Il s'agit d'un registre statique, c'est-à-dire que la notion de temps n'intervient pas dans l'envoi des impulsions de progression que l'on peut in-

terrompre sans que l'information disparaisse, contrairement aux registres dits « dynamiques » qui exigent que le temps qui sépare deux impulsions de progression ne dépasse pas un écart maximal, faute de quoi, l'information disparaît.

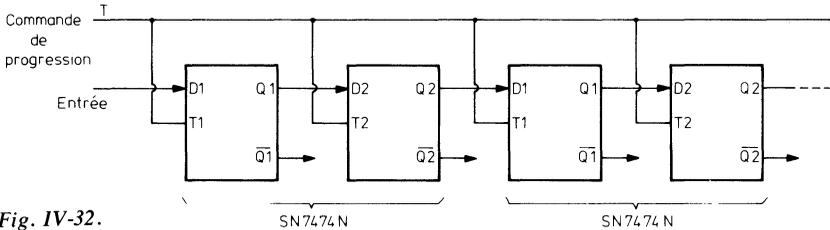


Fig. IV-32.

Dans notre réalisation, la progression s'effectuera de gauche à droite.

On dispose d'une sortie par point de mémoire, et d'une entrée par point de mémoire.

Le montage ne comporte pas de mise à zéro ; il suffit, puisqu'il s'agit d'un registre à quatre bascules d'envoyer quatre commandes de progression, sans envoyer de signal à l'entrée, pour remettre toutes les bascules à 0.

Le montage sur le simulateur est représenté à la fig. IV-33.

Manipulation

- Porter I_1 à 0.
- Alimenter le simulateur.
- Déconnecter provisoirement Q_4 de D_1
- Porter I_1 à 1.
- Afficher 1 en envoyant un top à l'aide de l'anti-rebonds.
- Reconnecter Q_4 à D_1
- Faire progresser le registre en agissant sur l'anti-rebonds. La situation peut se résumer avec le tableau ci-dessous.

Top	A	B	C	D
1	1	0	0	0
2	0	1	0	0
3	0	0	1	0
4	0	0	0	1
5	1	0	0	0
6	0	1	0	0
..

retour à l'état initial

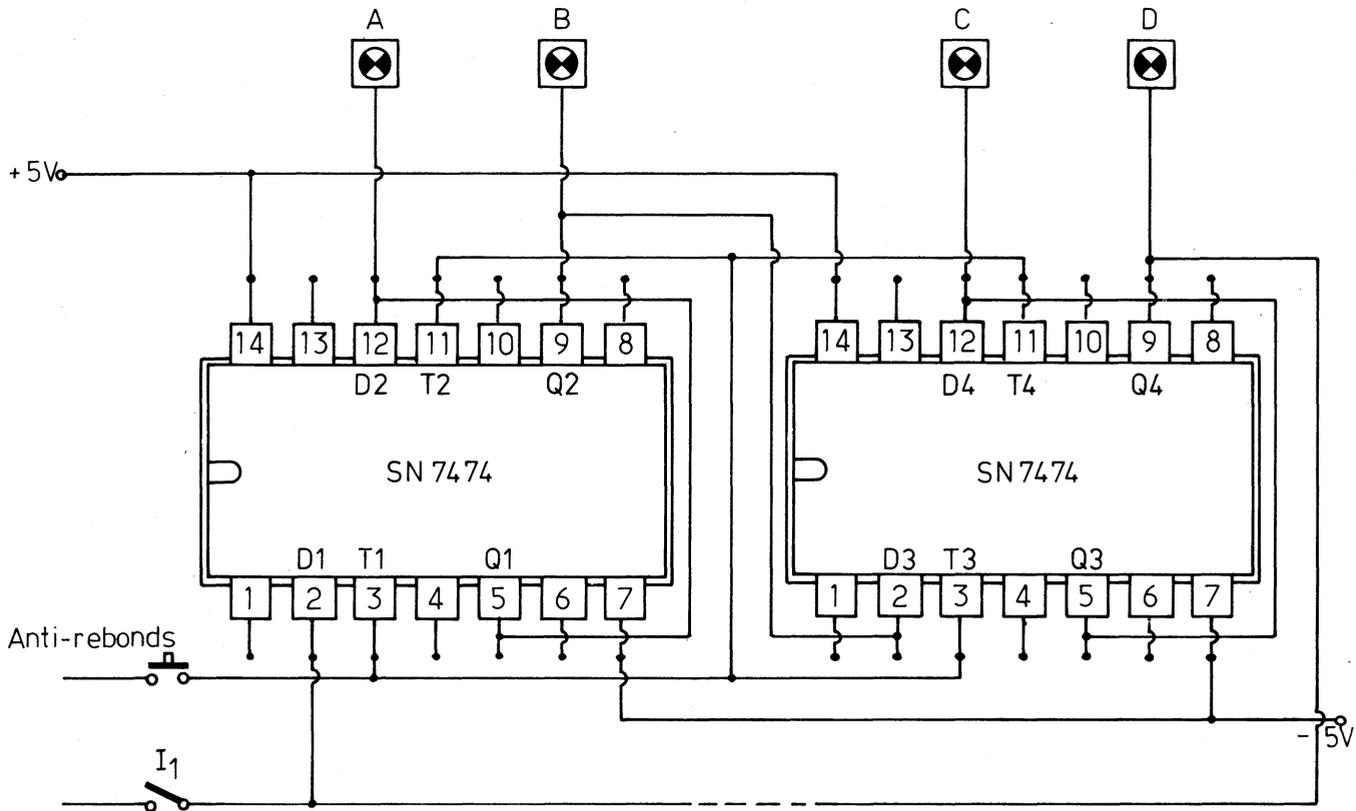


Fig. IV-33.

Seconde manipulation

- Commencer les opérations comme précédemment.
- Afficher deux 1 successivement.
- Reconnecter Q_4 à D_1
- Faire progresser l'affichage.

La situation peut se résumer de la façon suivante

Top	A	B	C	D
1	1	1	0	0
2	0	1	1	0
3	0	0	1	1
4	1	0	0	1

- On procède à l'effacement de l'affichage en portant I_1 à 0 et en le faisant progresser.

Troisième manipulation

Introduction de 0 et de 1.

- Le simulateur est monté comme précédemment.
- Déconnecter Q_4 de D_1
- Porter I_1 à 1. Afficher 1.
- Porter I_1 à 0. Afficher 0.
- Afficher un second 0.
- Porter I_1 à 1. Afficher 1.
- L'affichage est alors 1 0 0 1.
- Reconnecter Q_4 à D_1
- Faire progresser l'affichage.
- Bien entendu, toutes les combinaisons de 0 et de 1 sont possibles.

Registre à deux sens de décalage

Il peut être intéressant de disposer de registres dans lesquels l'information peut circuler, à volonté, de droite à gauche ou de gauche à droite.

Cette possibilité nous est offerte par le registre 4 bits 7495 dont nous allons équiper notre simulateur. Le brochage du circuit est donné à la fig. IV-34.

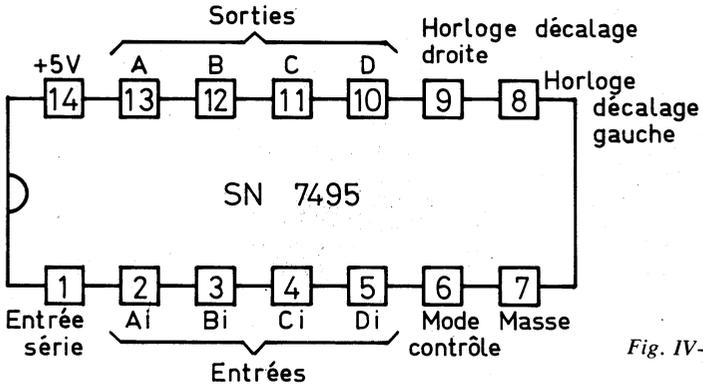


Fig. IV-34.

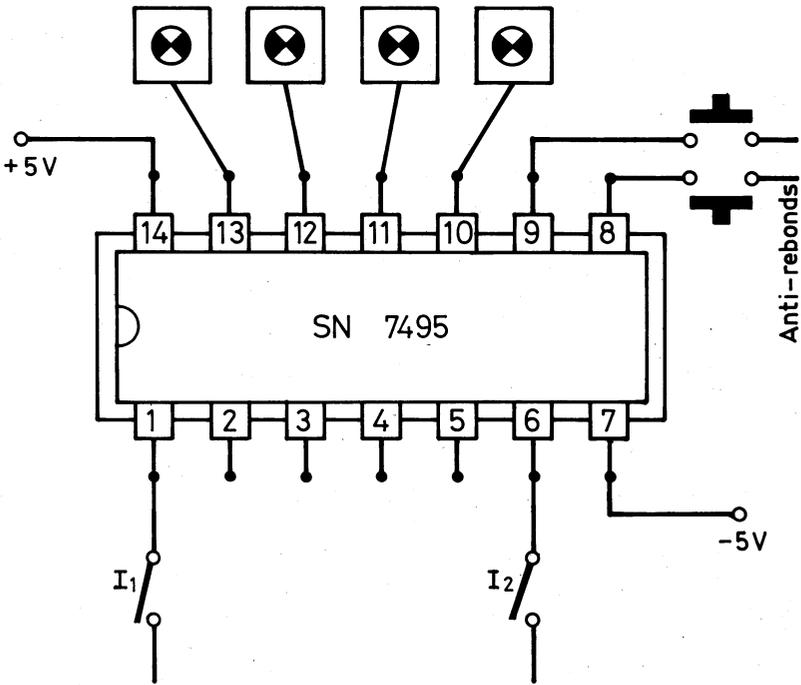


Fig. IV-35.

Comme on le voit, ce circuit comporte une entrée série, quatre entrées parallèles pour l'application des données, une entrée mode contrôle, deux entrées d'horloge et quatre sorties ABCD.

Ce circuit intégré constitue une mémoire très intéressante, car elle permet l'entrée et la lecture, soit en série, avec décalage droite-gauche, ou parallèle.

Les deux entrées horloge peuvent être reliées ensemble. Dans ces conditions, seule l'entrée mode contrôle détermine le mode de chargement.

Manipulation

Le montage sur le simulateur est représenté à la fig. IV-35.

Les 4 sorties sont connectées respectivement aux quatre témoins logiques.

Les deux entrées horloge sont reliées à la sortie d'un circuit anti-rebonds.

Première manipulation

Décalage à droite, enregistrement série.

- Porter l'entrée mode contrôle (6) à la masse (état 0).
- Porter l'entrée série (1) à l'état 1.
- Appliquer un top à l'aide de l'anti-rebonds sur la borne 9.

L'état 1 est enregistré en A.

- Ramener l'entrée série (1) à l'état 0.
- Appliquer un second top horloge.

Le 0 est enregistré en A, l'état 1 précédent, en B. Il y a enregistrement et décalage du registre vers la droite.

- Reporter l'entrée série (1) à l'état 1.
- Appliquer un nouveau top horloge.

Ce dernier état est enregistré en A et on assiste à un nouveau décalage vers la droite.

- Laisser l'entrée série (1) à l'état 1.
- Appliquer un top horloge.

Les observations précédentes sont confirmées.

A chaque impulsion d'horloge, les données entrées se déplacent vers la droite.

La situation peut se résumer avec le tableau ci-dessous.

Top	A	B	C	D
1	1	0	0	0
2	0	1	0	0
3	1	0	1	0
4	1	1	0	1

Seconde manipulation

Décalage à droite - Chargement parallèle. Le montage est celui de la fig. IV-36.

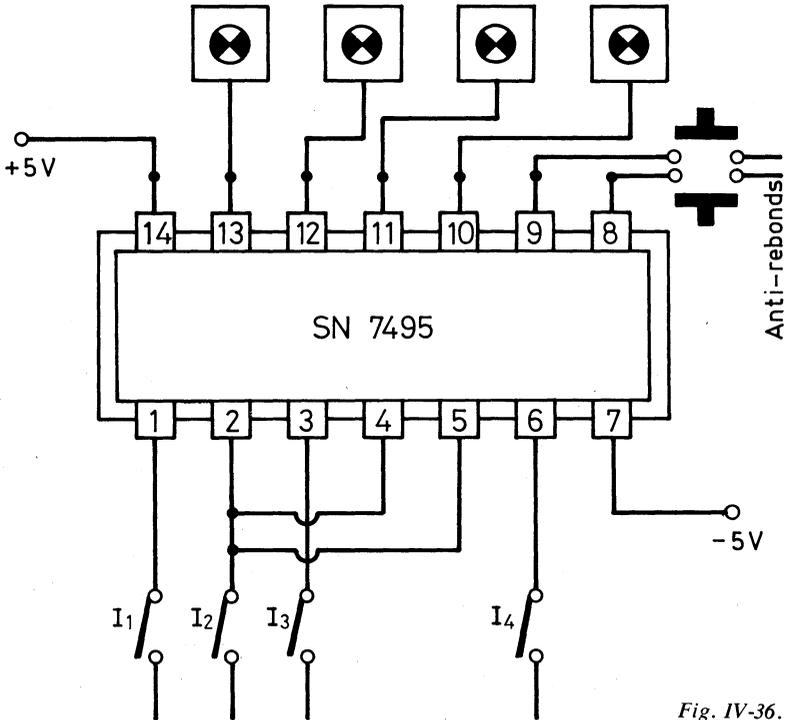


Fig. IV-36.

- Porter le mode contrôle (6) à l'état 1 et l'entrée série (1) à l'état 0.
- Enregistrer sur les entrées Ai, Bi, Ci, Di, par exemple les états 1010 avec le générateur d'états.
- Appliquer une impulsion horloge sur entrée horloge décalage G (8).
Les données d'entrée sont transférées à la sortie, sur le front descendant de l'impulsion.
- Porter le mode contrôle (6) à l'état 0.
- Appliquer un top horloge sur l'entrée horloge décalage droite (9). Il y a décalage des données.

Troisième manipulation

Décalage gauche.

Le montage sur le simulateur est indiqué à la fig. IV-37.

Relier la sortie D à l'entrée Ci, la sortie C à l'entrée Bi, la sortie B à l'entrée Ai. L'entrée série est constituée par l'entrée Di.

Le mode contrôle (6) est à l'état 1.

- Portons Di à l'état 1.
- Appliquons un top horloge à l'aide de l'anti-rebonds sur l'entrée 8.
L'état de Di est enregistré en D.
- Di étant toujours à 1, appliquons un second top.
La première donnée passe en C, la seconde est enregistrée en D.
- Portons Di à l'état 0.
Cet état est enregistré par un troisième top.
- Ramenons D à l'état 1 et enregistrons celui-ci par un quatrième top.
La situation peut se résumer de la façon suivante :

Top	A	B	C	D
1	0	0	0	1
2	0	0	1	1
3	0	1	1	0
4	1	1	0	0

Il y a bien enregistrement de l'état des données et décalage vers la gauche.

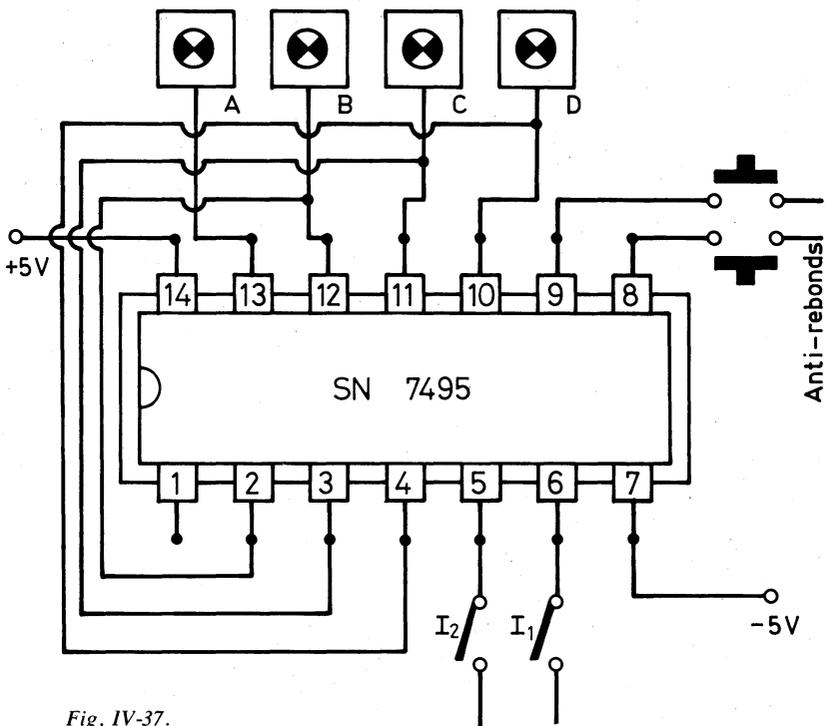


Fig. IV-37.

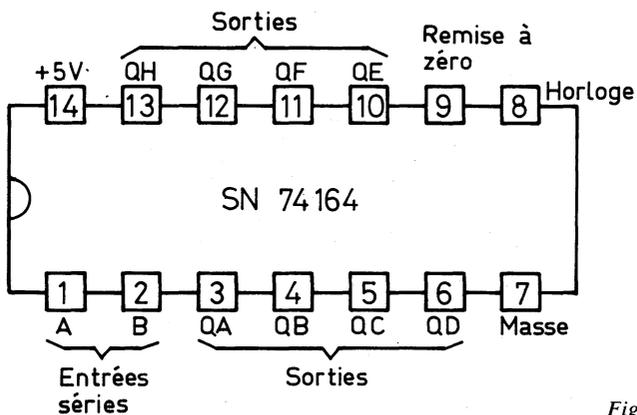


Fig. IV-38.

Registre à décalage 8 bits

Le circuit intégré 74164 est un registre à décalage à entrées sorties parallèles. Le brochage est donné fig. IV-38.

Le circuit possède une remise à zéro (9) indépendante de l'entrée, qu'il suffit de relier à la masse.

L'enregistrement des données s'effectue sur les deux entrées (A et B) dont l'une sert de validation. Cette dernière doit être à l'état 1 pendant que les données sont appliquées à l'autre.

Manipulation

Le montage sur le simulateur est représenté à la fig. IV-39. Celui-ci ne comportant que cinq témoins logiques, on ne vérifiera le décalage que sur 5 bits.

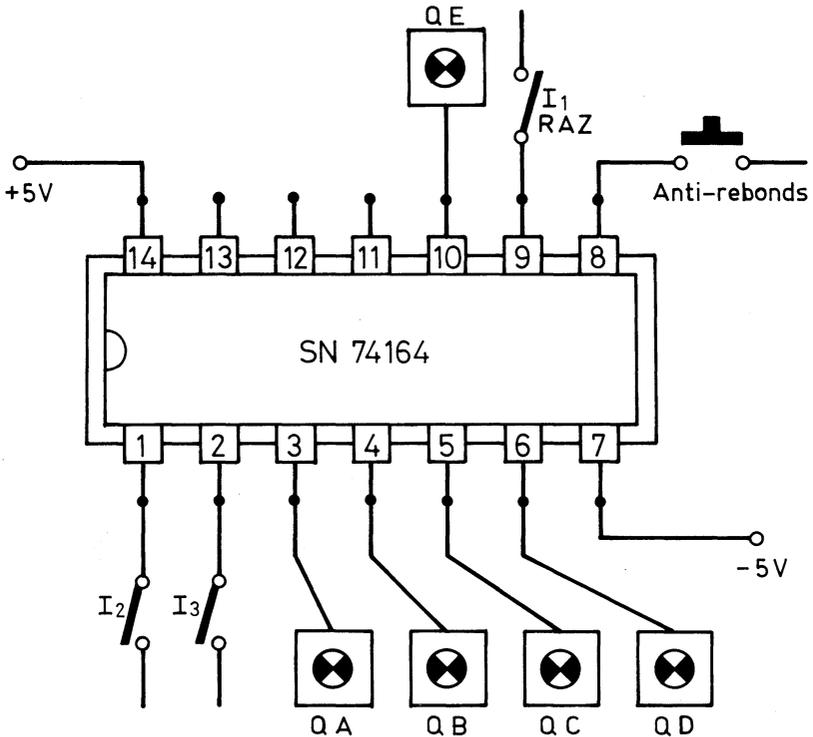


Fig. IV-39.

- Porter l'entrée A au niveau 1.
- Porter l'entrée B au niveau 1.
- Appliquer une impulsion d'horloge à l'aide de l'anti-rebonds.
La donnée est enregistrée en QA sur le flanc montant de l'impulsion.
- Porter l'entrée B à l'état 0.
- Appliquer un nouveau top d'horloge.
QA affiche 0 et QB affiche 1.
Les données présentes en B sont décalées vers la droite.
- Porter A au niveau 0 et vérifier que les données présentes en B ne sont plus enregistrées, bien que le décalage se poursuit.
- Ramener A au niveau 1 et continuer à enregistrer les données sur B, avec décalage.

Compteurs-Décompteurs

Il existe des décades réversibles utilisant deux entrées différentes, une pour le comptage, l'autre pour le décomptage.

Le décomptage est utilisé par exemple dans certains jeux télévisés où le joueur ne dispose que d'un temps de réflexion limité.

Un circuit intégré de comptage-décomptage nous est présenté sous le sigle 74192, dont le brochage est donné à la fig. IV-40.

Ce circuit est constitué de portes et 4 bascules JK interconnectées de manière à constituer un diviseur par 10, pouvant fonctionner en avant ou en arrière, selon l'état des deux entrées d'horloge, l'une commandant le comptage et l'autre le décomptage.

La sortie s'effectue en code BCD et la séquence est l'équivalent linéaire des nombres décimaux.

La décade peut être prépositionnée ; autrement dit, le comptage peut commencer à partir de n'importe quel nombre compris entre 0 et 9. Pour cela, il suffit de présenter en binaire, sur les entrées ABCD, le nombre à partir duquel doit commencer le comptage, et de porter l'entrée de prépositionnement à l'état 0.

En envoyant les tops sur l'entrée horloge comptage ou entrée horloge décomptage, l'opération s'effectuera à partir du nombre prépositionné. Dans les deux cas, c'est le flanc montant de l'impulsion qui commande la décade.

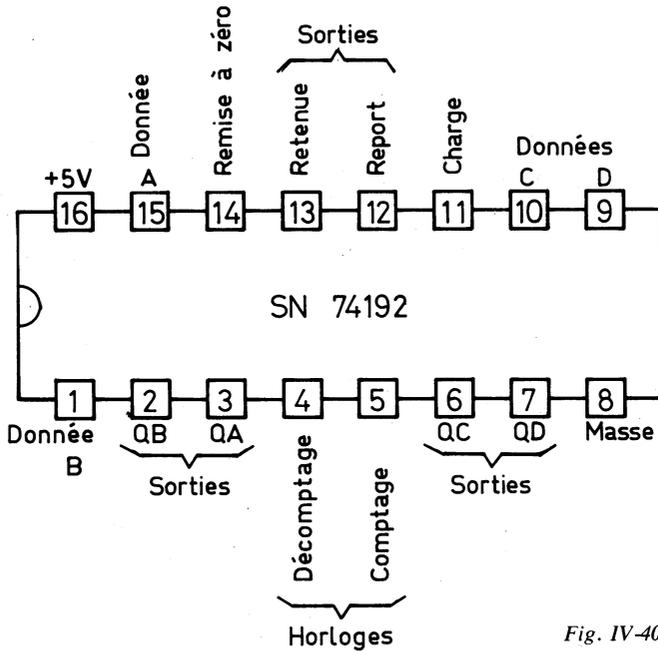


Fig. IV-40.

Le circuit intégré comporte deux sorties, report et retenue, qui permettent la constitution de compteurs plus importants.

Une impulsion positive sur l'entrée de remise à zéro prépositionne les sorties au niveau 0.

Manipulation

Le simulateur est monté suivant le schéma de la fig. IV-41.

- Faire une remise à zéro en portant l'entrée RAZ (14) au niveau 1 en la retirant de la masse.

La remettre à la masse après cette opération.

- Envoyer les impulsions de l'anti-rebonds sur l'entrée Horloge comptage.

Le nombre d'impulsions est visualisé en binaire sur les témoins logiques.

Envoyer par exemple 9 impulsions : on lit 1001.

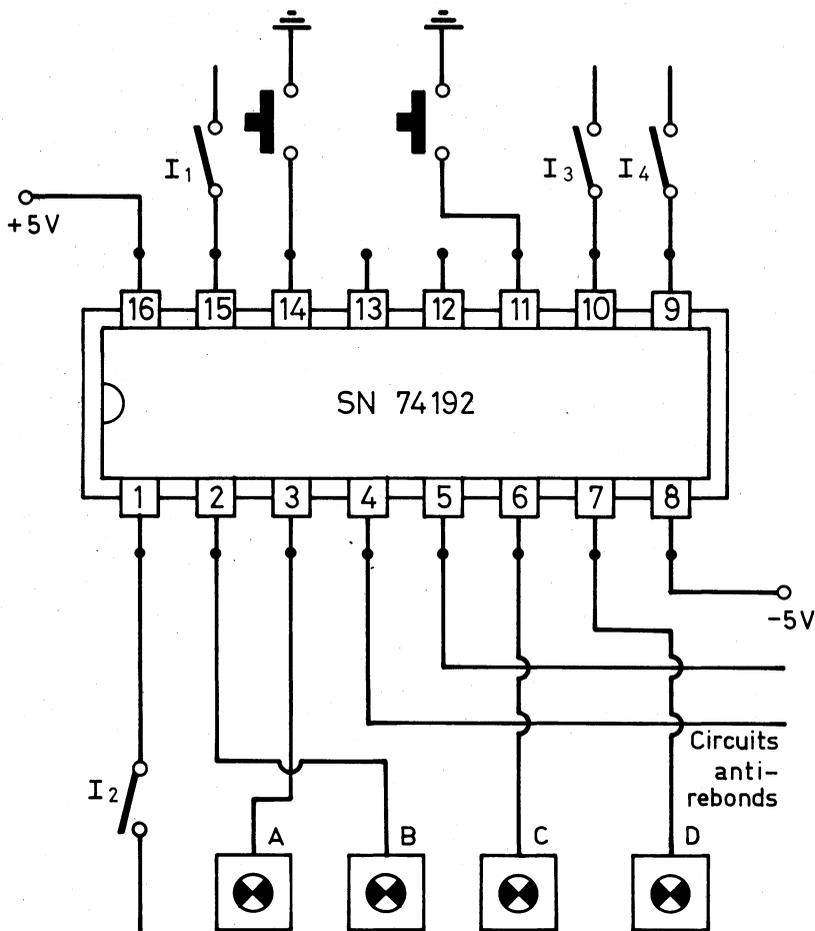


Fig. IV-41.

— Envoyer les impulsions de l'anti-rebonds sur l'entrée Horloge décomptage.

A chaque top, on décompte d'une unité.

— Prépositionnement.

A l'aide des interrupteurs d'états, appliquer sur les entrées de prépositionnement une combinaison en binaire d'un nombre compris entre 0 et 9.

- Pour prépositionner les entrées, porter la borne 11 à l'état 0 ; les sorties prennent aussitôt l'état des entrées.
- Reporter la borne 11 à l'état 1 et poursuivre le comptage et le décomptage comme précédemment.
- On pourra appliquer les sorties aux entrées ABCD d'une décodeuse 7447 suivie d'un display à 7 segments suivant les indications de la fig. IV-16. On obtiendra alors le comptage ou le décomptage avec visualisation des chiffres de 0 à 9.

Comptage et décomptage avec le circuit 74193

Le brochage de ce circuit intégré est identique au précédent, mais il offre la particularité de compter ou décompter en binaire, en suivant une séquence de 0 à 15.

Le montage et les manipulations sont identiques aux précédentes.

Bibliographie

Les montages décrits dans cet ouvrage ont été réalisés par l'auteur et les observations qui les accompagnent sont le fruit de ses travaux personnels.

Nous tenons cependant à mentionner l'origine de deux documents dont la lecture nous a inspirés dans le choix de certains montages.

— Note d'application N° 56-JT-109 du Laboratoire Sescosem : Initiation à l'emploi des Circuits Intégrés Digitaux par J.P. OEHMICHEN.

— Revue Nuova Elettronica N° 29 Simulateur digital, N° 31 Diviseurs digitaux, et l'ensemble des articles consacrés à cette question depuis plusieurs années dans la Revue « LE HAUT-PARLEUR ».

— Notices Amtron.

ACHEVÉ D'IMPRIMER
SUR LES PRESSES DE LA
SOCIÉTÉ PARISIENNE D'IMPRIMERIE
70, rue Compans, 75019 Paris
Dépôt légal : 4^e trimestre 1977
N° Éditeur : 190 - N° Imprimeur : 82

ESF