

par P. P. A. Calvert B.Sc, MIEEE, J. Da Costa  
API et L. E. Trunley, Dip. Tech. (Elec. Eng.),

Data Equipment Division Automation Group,  
The Plessey Co., Ltd., Dorset, England

## Mémoires à fils plaqués

Dans la plupart des laboratoires industriels où sont étudiés et mis au point les ensembles de mémoire, l'un des buts principaux de recherche est la réalisation d'une mémoire centrale ayant un temps de cyclage inférieur à 500 ns (1-3). Une étude sommaire de ces projets montrerait que les éléments de stockage à fils plaqués sont à la base de la plupart des systèmes proposés; la liste suivante, qui indique les avantages de ces dispositifs, montre les principales raisons d'un tel choix:

1. Le fil plaqué est fabriqué et testé de façon continue, et est donc économique.
2. Le signal de lecture est environ dix fois supérieur à celui que délivre un film mince plan.
3. Le courant d'inscription est environ dix fois inférieur à celui que nécessite un film mince plan.
4. Les lignes de flux du champ de stockage sont fermées, ce qui réduit les effets parasites.
5. Le temps de commutation d'un élément est faible, de l'ordre de 40 ns.
6. Un seul élément permet soit la lecture destructive, soit la lecture non-destructive, selon le mode de fonctionnement choisi.

Dans cet article, nous allons rappeler les principes de fonctionnement des éléments de stockage à fil plaqué, et montrer comment on a réalisé un système de 8192 mots de 50 bits ayant un temps de cyclage de 250 ns. Nous étudierons en particulier la spécification des fils, la topologie des points de croisement des matrices, la construction mécanique et le choix de l'électronique associée. On a déjà réalisé un prototype à remplissage partiel de 2048 mots de 50 bits qui constitue le bloc de base du système complet.

### Fabrication et caractéristiques des fils plaqués

La figure 1 indique le schéma-bloc d'une chaîne destinée au dépôt électrolytique d'un film mince sur un support cylindrique; en partant d'un rouleau de fil-support, on aboutit finalement à des morceaux de fils plaqués entièrement testés. Le support est un fil de cuivre au béryllium de 0,15 mm de diamètre sur lequel on dépose une couche de cuivre qui assure un état de surface satisfaisant, puis un film de ferro-nickel ayant une épaisseur d'environ un micron; ce dépôt électrolytique doit être très soigneusement contrôlé: le fil traverse lentement

un bain d'électrolyte dont la composition, la température et l'agitation sont maintenues dans d'étroites limites, ainsi que le courant de dépôt.

Durant le plaquage, le fil est traversé par un courant destiné à produire un champ magnétique qui entraîne une anisotropie dans le film déposé par électrolyse, c'est-à-dire que le film possède une direction préférentielle de magnétisation selon sa circonférence, dite *direction douce*. Le fil traverse enfin un ensemble de vérification continue où il subit un grand nombre d'essais opérationnels avant d'être accepté ou rejeté.

Les spécifications d'un fil utilisable sont bien définies en ce qui concerne les niveaux de sortie et les différents paramètres caractéristiques. Les segments hors-caractéristiques sont marqués automatiquement afin de faciliter la sélection lors du découpage des fils avant la mise en place dans les matrices.

Les fils plaqués sont utilisés dans des matrices bi-dimensionnelles (cf. fig. 2). Les éléments de stockage sont les zones où les fils plaqués et les lignes de contrôle se croisent. Les champs magnétiques sont induits dans la direction douce par des courants circulant dans le fil-support, et dans la direction dure (axe du fil) par des courants circulant dans les lignes de contrôle.

Les données binaires sont stockées dans les deux états stables de rémanence, dans la direction douce, c'est-à-dire soit dans le sens des aiguilles d'une montre, soit dans le sens inverse. La figure 3 donne une représentation vectorielle des processus d'écriture et de lecture.

Pour la lecture, on applique un champ dans la direction dure, ce qui fait tourner le vecteur magnétisation vers l'axe dur, induisant dans le fil-support un signal dont la polarité correspond à celle du signal stocké. Dans le cas d'une lecture destructive, le champ dans la direction dure est d'une amplitude telle qu'il dépasse le champ local d'anisotropie. A la disparition de ce champ, et en l'absence de champ parasite, le champ d'anisotropie reprend la direction «douce», mais dans un sens arbitraire. Pour éviter cela, on envoie avant la disparition du courant de lecture un faible courant d'écriture dont la polarité impose le sens du champ rémanent, soit en restaurant l'ancien état, soit en mettant en mémoire un nouveau bit.

Dans le mode de lecture non destructive (4), le champ de lecture dans la direction dure est inférieur au champ

d'anisotropie, et, quand il disparaît, le vecteur reprend sa direction et son sens initial. L'écriture est assurée en faisant coïncider un champ doux et un champ dur dont chacun pris isolément est en-dessous du seuil de basculement, mais dont la résultante a une intensité et une polarité convenables (fig. 4).

Dans le système que nous présentons, on a choisi la lecture destructive pour les trois raisons suivantes: d'abord, les tolérances sur les paramètres des fils plaqués sont plus larges, et le taux de rejet à la fabrication est beaucoup plus faible; ensuite, comme le champ dans la direction dure peut prendre toute valeur supérieure au seuil de commutation, alors que le champ dans la direction douce peut être compris dans une large fourchette au-dessous du seuil, les tolérances de fonctionnement sont plus larges; enfin, l'angle de rotation du vecteur magnétisation est plus grand, à la lecture, et la conception des amplificateurs de lecture est plus simple, car le signal de lecture est nettement plus important.

Le seul désavantage significatif de ce mode de fonctionnement est que la destruction des données stockées, à la lecture, nécessite le réenregistrement de l'ensemble des bits sélectionnés par une ligne de mot. Comme 100 bits sont sélectionnés, alors que la périphérie utilise des mots de 50 bits, le nombre d'étages pilotes de bits est deux fois plus élevé que dans le cas d'une lecture non destructive.

### Description générale de l'ensemble

La figure 5 représente le schéma-bloc d'un ensemble pouvant stocker 8192 mots de 50 bits. La matrice utilise un bloc de base de 102,400 bits répartis en 1024 mots de 100 bits et classés par mots. Cet ensemble est réalisé sur les huit faces de quatre plans, dont chacun enregistre 128 mots de 100 bits; quatre blocs de ce type suffisent à réaliser le système complet.

Les commutateurs d'adresse sélectionnent les lignes de contrôle par l'intermédiaire d'une matrice simple de diodes montée sur les plans de stockage.

Chaque bloc-matrice est associé à 100 préamplificateurs de lecture et à 100 étages-pilotes.

Les quatre préamplificateurs correspondant aux quatre blocs sont connectés à un seul préamplificateur de lecture et à un ensemble qui contrôle la régénération des bits détruits, par l'intermédiaire des étages-pilotes correspondants. En effet,

Fig. 1  
Schéma d'une chaîne de plaquage

Substrate preparation	Préparation du support
Heat treat	Traitement thermique
Clean	Nettoyage
Rinse	Rinçage
Copper plate	Plaquage cuivre
NiFe plate	Plaquage Ni-Fe
Magnetic film	Film magnétique
Test	Vérification

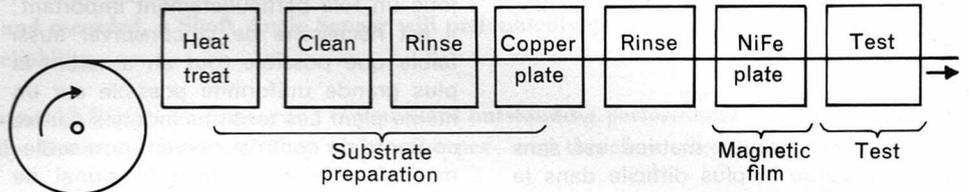


Fig. 2  
Topologie des points de croisement

Plated wires	Fils plaqués
Two-turn word striplines	Lignes de mot à deux tours
0,015 in	0,375 mm
0,010 in	0,25 mm
0,040 in	1 mm
0,030 in	0,75 mm

Fig. 3  
Fonctionnement en lecture destructive

Fig. 4  
Fonctionnement en lecture non-destructive

Easy axis	Axe doux
Hard axis	Axe dur
Magnetic vector	Vecteur magnétique
Switching threshold	Seuil de commutation
Word stripline current	Courant de la ligne de mot
Digit/sense wire	Fil d'inscription-lecture
Sense output voltage	Tension de sortie de lecture
Write "1" current write "0"	Courant d'inscription «1» ou «0»

Fig. 1

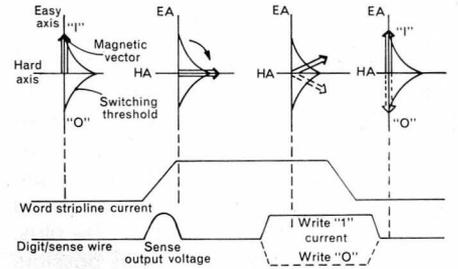
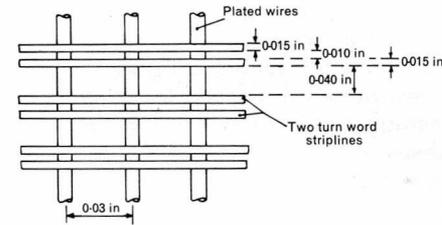


Fig. 5  
Schéma-bloc d'un système de stockage de 8192 mots de 50 bits

Positive selectors	Sélecteurs positifs
Negative selectors	Sélecteurs négatifs
Diode matrix block	Matrice de diodes
Plated-wire matrix block	Matrice de fils plaqués
1024 words	1024 mots
Sense pre-amps	Préamplificateurs de lecture
Digit drivers	Pilotes de digits
Sense amplifiers	Amplificateurs de lecture
Digit register	Registre de digits
Data to and from interface	Données provenant de/et allant vers l'interface

Fig. 2

Fig. 3

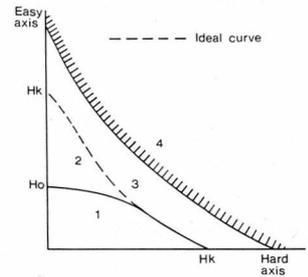
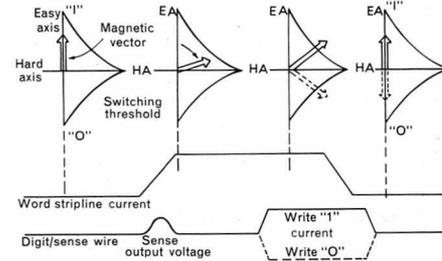


Fig. 6  
Seuils de commutation des fils réels

Easy axis	Axe doux
Hard axis	Axe dur
Ideal curve	Courbe idéale

Fig. 4

Fig. 6

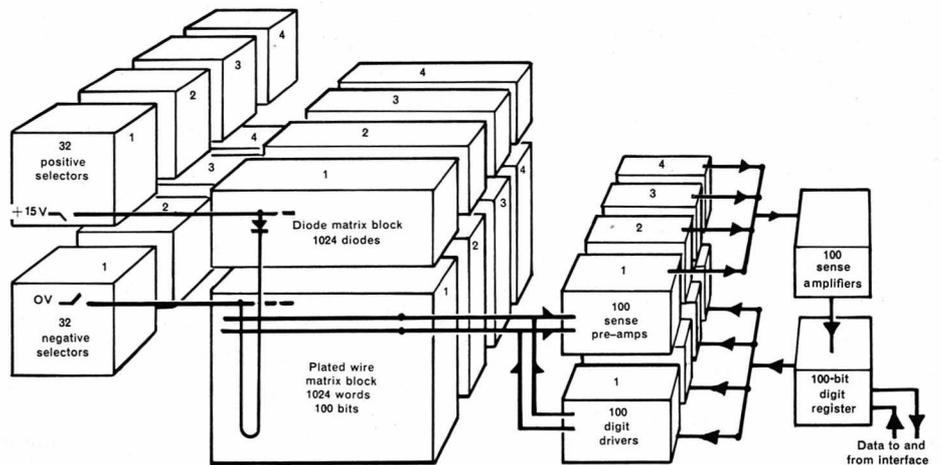


Fig. 5

étant donné que la périphérie utilise des mots de 50 bits, la moitié des bits sélectionnés sont envoyés vers l'extérieur et l'autre moitié automatiquement réenregistrés.

#### Constitution de la matrice

La conception de la matrice est sans doute la partie la plus difficile dans la réalisation d'un tel ensemble, car les propriétés magnétiques, électriques et mécaniques d'une telle structure sont souvent très contradictoires.

Du point de vue magnétique, le principal problème est de trouver une configuration permettant de créer dans la direction dure un champ magnétique d'un niveau suffisant pour saturer l'élément avec un courant d'attaque inférieur ou égal à 500 mA. Cette limite est imposée, pour des raisons économiques, par les caractéristiques limites des transistors pilotes pratiquement utilisables. De plus, le champ doit déborder le moins possible les limites des éléments pour que les dimensions de la maille soient suffisamment faibles sans risque de perturbation entre éléments contigus. Le champ doit être aussi uniforme que possible sur la longueur d'un élément, de façon à ce que la plus grande partie du segment qui compose l'élément commute dans le même mode. Le mode le plus souhaitable peut être choisi en se référant à la figure 6, qui représente la relation entre les champs sur l'axe dur et sur l'axe doux, et qui permet de comparer le seuil de commutation des films réels avec le seuil théorique, calculé en supposant un mode cohérent de commutation rotationnelle. On peut distinguer quatre régions sur ce graphique: dans la région 1, la commutation se fait par rotation réversible d'un petit angle autour de l'axe doux; dans la région 2, la commutation est irréversible, et se fait sur les parois des domaines; dans la région 3, la commutation se fait principalement par rotation incohérente; enfin, dans la région 4, on a une rotation cohérente. Le temps de commutation sur les parois des domaines peut atteindre 1  $\mu$ s, alors que le temps de commutation cohérent peut ne pas dépasser 1 ns. Dans le système que nous décrivons, on se place dans la région 3, où les temps de commutation sont compris entre 10 et 20 ns.

Du point de vue électrique, il faut minimiser l'inductance des strip-lines et soigneusement adapter les impédances des lignes et de leurs charges, afin d'éviter les réflexions parasites et de conserver

aux impulsions une forme convenable. La capacité aux points de croisement des lignes de mots et des lignes de digits joue un rôle particulièrement important; il est nécessaire de la conserver aussi faible que possible tout en assurant la plus grande uniformité possible sur un même plan. Les tensions induites par les courants de contrôle doivent non seulement être faibles devant le signal de lecture, qui est de l'ordre de 10 mV, mais doivent, de plus, pouvoir être annulées par mesure différentielle, ce qui impose d'utiliser deux fils par bit, connectés en pont de façon à ce que les signaux de lecture s'ajoutent alors que les bruits induits s'éliminent.

Du point de vue mécanique enfin, il faut que la réalisation de l'ensemble soit facile, tout en respectant les contraintes électriques et magnétiques indiquées ci-dessus, et que l'ensemble ne mette en jeu que des matériaux ou des techniques éprouvés tout en fonctionnant correctement dans toutes les conditions ambiantes prévisibles. C'est beaucoup plus difficile à réaliser qu'à énoncer, et, en fait, les nécessités mécaniques d'une telle réalisation ont conduit à mettre au point d'intéressantes techniques de laminage, des circuits imprimés flexibles très évolués et de haute précision et des techniques de soudage particulières.

L'optimisation de l'ensemble de ces facteurs a conduit à la réalisation de la figure 7, qui représente l'un des angles d'un plan de 128 mots de 100 bits équipé de sa matrice de diodes.

Les lignes de mot sont gravées sur une feuille flexible de fibre de verre-époxy (fig. 8) qui contient 128 paires de mots avec un pas de 2,03 mm. Cette feuille est ensuite fixée par laminage sur deux plaques et deux cents sillons sont déposés par moulage sur une moitié de la feuille à partir d'un film d'époxy «B» durci durant le moulage par compression. Ces sillons, destinés à recevoir les fils plaqués, sont distants de 0,76 mm. Cette étape est représentée en figure 9. Les strip-lines de la matrice des diodes sont ensuite mises en place, et l'ensemble est replié sur lui-même (fig. 10). Les deux plaques peuvent alors être fixées et vissées l'une sur l'autre grâce à des trous localisés avec précision. On réalise ensuite les charges adaptées des strip-lines par soudage et on ajoute à la matrice les diodes de sélection des mots, ce qui termine le système d'inscription des mots.

On fait alors coulisser les fils plaqués dans les sillons réservés à cet effet, et on

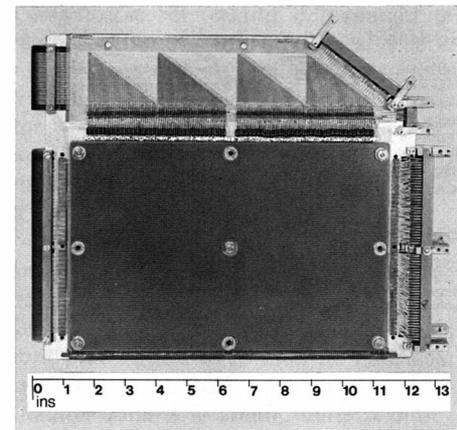


Fig. 7

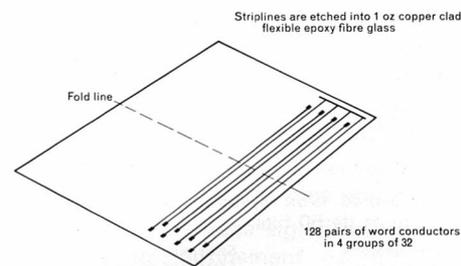


Fig. 8

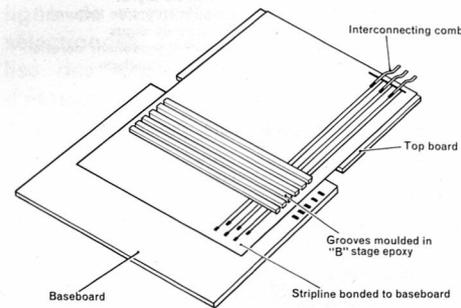


Fig. 9

Fig. 7  
Angle d'un plan de 128 mots de 100 bits montrant la matrice des diodes

Fig. 8  
Lignes pilotes de mots

Striplines are etched into 1 oz copper-clad flexible epoxy fibre glass

Fold line  
128 pairs of word conductors in 4 groups of 32

Les strip-lines sont gravées sur un support flexible fibre de verre-époxy recouvert de cuivre  
Ligne de pliage  
128 paires de conducteurs de mots, réparties en 4 groupes de 32

Fig. 9  
Etape de fixation et de moulage

Baseboard  
Stripline bonded to baseboard  
Grooves moulded in "B" stage epoxy  
Top board  
Interconnecting comb

Plaque support  
Stripline fixée sur la plaque support  
Sillons moulés en époxy de type «B»  
Plaque supérieure  
Peigne d'interconnexion

les termine d'un côté par soudage et de l'autre en les fixant sur un «peigne» spécial servant à la fois de joint de dilatation et de connecteur. Ce processus est d'ailleurs mené à bien simultanément sur les deux faces de la plaque centrale, et on obtient finalement ainsi un assemblage analogue à celui qui est représenté en coupe sur la figure 11.

A ce stade, le plan est soumis à toute une série d'essais dans les cas les plus défavorables pour vérifier que tous ses éléments ont les tolérances prescrites. Il faut d'ailleurs remarquer qu'il est toujours possible de remplacer un ou plusieurs fils, s'ils s'avèrent fautifs. Enfin, quatre plans dûment vérifiés sont interconnectés par des câbles plats flexibles, réalisant une matrice complète.

Conception de l'électronique

**Ensemble des mots.** Cet ensemble est composé de quatre blocs de 1024 mots chacun, utilisant un ensemble de 32x32 commutateurs et une matrice simple à diodes (fig. 12). Le sélecteur positif connecte en parallèle 32 diodes, soit quatre sur chacune des huit faces de l'empilement. Le sélecteur négatif connecte en parallèle les extrémités communes de 32 lignes de mots. Le courant de mot nominal de 500 mA est défini par des résistances de précision placées d'une part sur la ligne +15 V et d'autre part du côté relié à la masse du sélecteur négatif.

La charge que voit le sélecteur positif est définie par les strip-lines de 10Ω déposées sur le plan de masse entre l'étage pilote et la matrice des diodes. Les 31 diodes non sélectionnées se comportent comme des charges capacitatives distribuées sur toute la longueur des strip-lines de la matrice des diodes. Le sélecteur négatif «voit» la capacité des 32 strip-lines de mot, ce qui représente une charge comparable à celle que pilote le sélecteur positif; l'ensemble est donc approximativement équilibré.

**Ensemble des digits.** La figure 13 montre comment les fils plaqués de chaque digit sont couplés au préamplificateur de lecture et à l'étage pilote. Le fil plaqué transmet à la fois le courant pilotant chaque digit, égal à 45 mA nom. et le signal de lecture, de 8 mV nom. Ce fil transmet également les tensions de bruit qui traversent les capacités de croisement. Le système de contrôle et de lecture des digits est donc d'une conception particulièrement délicate.

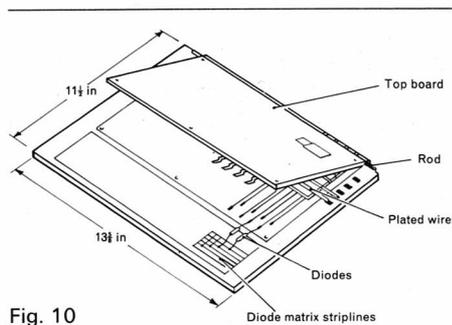


Fig. 10

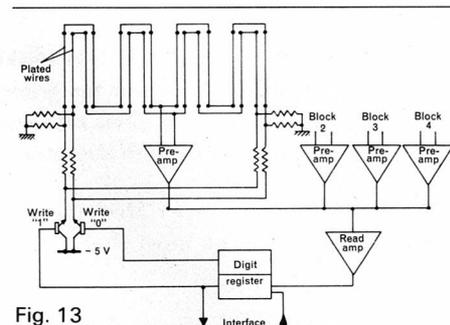


Fig. 13

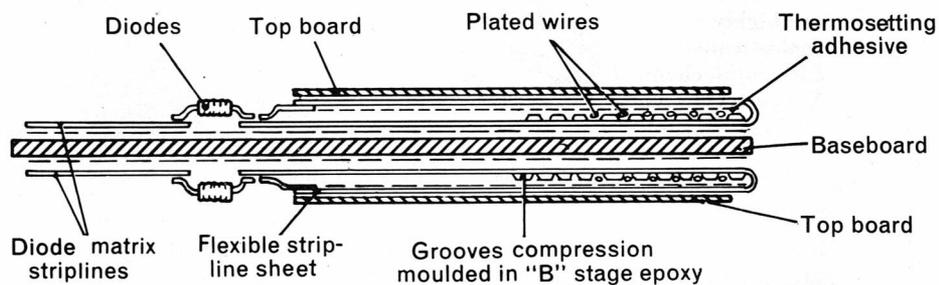


Fig. 11

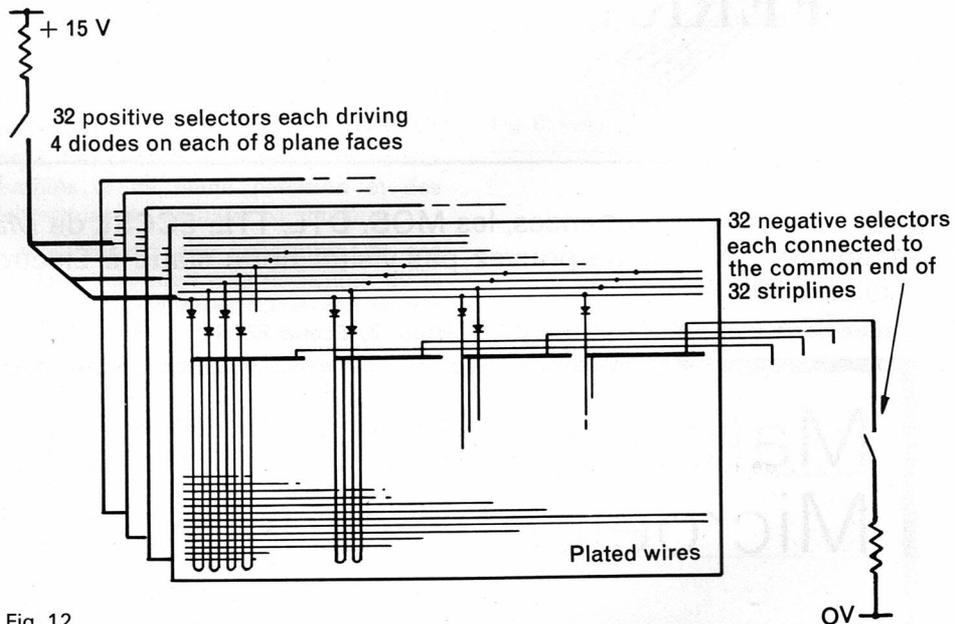


Fig. 12

Fig. 10  
Constitution d'un plan simple

Top board	Plaque supérieure
Rod	Tige
Plated wires	Fils plaqués
Diode matrix striplines	Striplines de la matrice des diodes
13 1/2 in	34,5 cm
11 1/2 in	29 cm

Fig. 11  
Coupe d'un plan double

Diode matrix striplines	Striplines de la matrice des diodes
Flexible stripline sheet	Feuille flexible supportant les circuits imprimés
Grooves compression moulded in "B" stage epoxy	Sillons moulés en époxy de type «B»
Topboard	Plaque supérieure
Baseboard	Plaque inférieure
Thermosetting adhesive	Adhésif thermique
Plated wires	Fils plaqués

Fig. 12  
Système d'inscription des mots

32 positive selectors each driving 4 diodes on each of 8 plane faces	32 sélecteurs positifs pilotant chacun 4 diodes sur chacune des 8 faces
32 negative selectors each connected to the common end of 32 striplines	32 sélecteurs négatifs reliés à la terminaison commune des 32 striplines
Plated wires	Fils plaqués

Fig. 13  
Ensemble des digits

Plated wires	Fils plaqués
Read amp.	Amplificateur de lecture
Write "1"	Commutateur «1»
Write "0"	Commutateur «0»
Digit register	Registre des digits

Les huit fils qui occupent des emplacements analogues sur les huit plans de l'empilement sont connectés en série, le préamplificateur étant placé entre la paire de fils parallèles correspondant à chaque digit, au centre de la chaîne. Chaque extrémité de la paire est terminée par une charge adaptée qui sera constituée dans une étape ultérieure par des résistances à film mince pour assurer les tolérances très serrées permettant de minimiser les signaux différentiels provenant des courants de contrôle. Les commutateurs d'inscription sont des transistors bipolaires connectés à travers des résistances séries qui fixent le courant d'inscription.

L'inscription d'un niveau «un» ou «zéro» est déterminée par la polarité du courant, qui dépend elle-même du commutateur effectivement fermé. Les résistances série fixent le courant, et les résistances parallèles terminent la ligne sur une charge adaptée. Le contacteur délivre environ 190 mA; 90 mA sont répartis entre les deux fils et les 100 mA restant sont dissipés dans les résistances de charge.

L'amplificateur intégré de lecture mesure la tension différentielle aux bornes de la paire de fils; le digit stocké, «un» ou «zéro», conditionne la polarité du signal. La réjection de mode commun à l'entrée est suffisamment élevée pour que l'effet de la tension d'inscription soit faible.

Le choix de la répartition en blocs de 1024 mots de 100 bits résulte de l'optimisation du prix de revient, qui dépend du nombre respectif de circuits de digits et de circuits de mots. Comme la longueur des mots du calculateur qui doit recevoir ce prototype est de 50 bits, il est nécessaire de prévoir des portes logiques supplémentaires entre le registre de 100 bits et la périphérie. Le rôle de ces portes est facile à comprendre si on considère les deux modes fondamentaux de fonctionnement de l'ensemble. Dans le mode «lecture-restitution», un mot de 100 bits est lu sur la matrice d'adaptation et est stocké dans le registre correspondant. Une information d'adresse assure l'acheminement des 50 sorties convenables du registre vers la périphérie. De l'autre côté des pilotes de mots, l'ensemble des 100 bits est reproduit avec une polarité correspondant à l'état de chaque bit dans le registre des digits.

Au contraire, dans le mode «effacement-inscription», les sorties des 50 amplificateurs de lecture correspondant

au mot sélectionné ne peuvent agir sur le registre des digits, qui reçoit à leur place les 50 nouveaux bits provenant de la périphérie. Les cinquante digits du mot simultanément sélectionné sont inscrits dans le registre. Sur la face opposée du pilote de mots, le contenu total du registre est transféré sur la matrice, ce qui assure l'enregistrement du nouveau mot et reconstitue le mot inutilisé.

#### Progrès futurs

Le travail d'étude que nous venons de décrire ne correspond qu'à un type possible de mémoire à fils plaqués. On mesurera mieux la souplesse et les larges possibilités de ce type de stockage en se référant à deux autres programmes importants menés en parallèle avec le présent travail.

Le premier de ces programmes doit conduire à la réalisation d'une mémoire ayant une capacité de  $10^7$  bits avec un temps de cyclage de 1  $\mu$ s, fonctionnant en lecture non-destructive. Le prix de revient par bit d'un tel ensemble doit être nettement inférieur à celui des mémoires à tores de grande capacité. La réalisation d'un prototype d'étude est en bonne voie.

Le second de ces programmes doit mener à la réalisation d'une mémoire centrale à grande vitesse ayant un temps de cyclage de 100 ns et utilisant également le mode de lecture non-destructif, grâce à l'emploi d'une matrice à haute densité et de circuits intégrés.

Des chaînes de plaquage spéciales ont été mises au point pour la réalisation du fil destiné à ces deux ensembles.

#### Conclusions

Il semble donc que les ensembles de stockage à fils plaqués soient le meilleur choix pour la réalisation prochaine de mémoires ayant des temps de cyclage inférieurs ou égaux à 250 ns. La production des éléments de stockage par des chaînes continues de plaquage ayant un rendement élevé, la construction simple de la matrice et les larges tolérances possibles sur l'électronique laissent en effet prévoir que ces techniques permettront dans un proche avenir de réaliser des mémoires fiables et économiques dont le prix, lorsqu'elles seront réalisées en série, sera inférieur au prix de revient par bit de systèmes de stockage quatre fois plus lents.

#### Note finale

Le succès de ces travaux permet de mesurer l'excellent degré de coopération entre les quatre différentes divisions de Plessey qui y ont contribué.

Le centre de recherche *Allen-Clark* à Caswell a mis au point les chaînes de plaquage et a réalisé les fils utilisés dans les prototypes; la division *Matrices* du *Plessey Components Group* à Towcester a réalisé l'ensemble de production des fils. Le laboratoire de recherche du groupe *Automation* est responsable de l'étude préliminaire des ensembles et de la définition de leur topologie. Enfin, le travail général de mise au point a été mené à bien par la *Data Equipment Division* du groupe *Plessey Automation*.

#### Bibliographie

1. J. P. McCallister, C. F. Chong: «A 500 nsec Main Computer Memory utilising Plated Wire Elements». Proceedings Fall Joint Computer Conference, 1966.
2. B. A. Kaufman et al.: «A Rotationally Switched Rod Memory with a 100 nsec Cycle Time». Proceedings Fall Joint Computer Conference, 1966.
3. T. R. Finch, A. Waaben: «High Speed DRO Plated Wire Memory System». IEEE Transactions on Magnetics, September 1966.
4. D. C. Stapleton et al.: «Some Pulse Properties of a Non-Destructive Read-Write Plated Wire Storage Element». IEEE Conference on «Magnetic Materials and their Applications». September 1967.