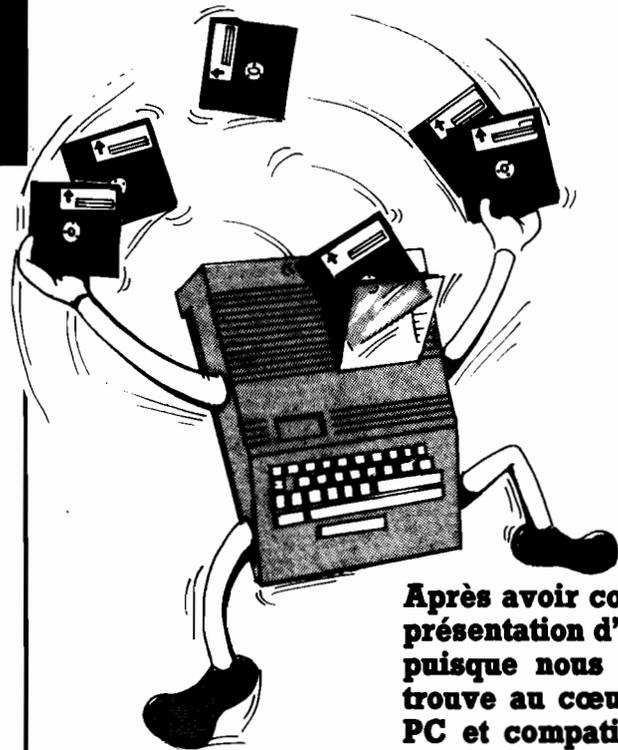


L'ABC DE LA MICRO-INFORMATIQUE

LES
MEMOIRES

LES MEMOIRES

Deux types de mémoires différentes entourent le microprocesseur de tout micro-ordinateur qui se respecte : les mémoires mortes ou ROM et les mémoires vives ou RAM. Afin d'être aussi complet que possible, nous allons diviser notre étude en trois parties : la première consacrée aux points communs RAM - ROM, la deuxième consacrée aux RAM et la troisième aux ROM. Nous en profiterons pour déborder un peu le cadre strict de la micro-informatique, en vous présentant les produits très voisins des ROM que sont les réseaux logiques programmables, car ils représentent, en grande partie, l'avenir de tous les montages digitaux.

Une mémoire est un circuit logique, capable d'emmagasiner de l'information, codée en binaire bien sûr, avec une organisation telle qu'il soit pos-

Après avoir consacré plusieurs articles à la présentation d'un microprocesseur moderne, puisque nous avons étudié le 8088 qui se trouve au cœur des micro-ordinateurs IBM PC et compatibles, nous allons maintenant nous occuper des composants qui l'entourent. Bien que leur rôle puisse sembler moins « noble » que celui du microprocesseur lui-même, leur importance n'en est pas moins réelle, puisque, sans eux, le micro-ordinateur ne pourrait exister.

sible à tout instant d'accéder à n'importe laquelle de ces informations. Ces dernières sont appelées des données et la place de chaque donnée en mémoire s'appelle son adresse.

Le fait de mettre une donnée dans une mémoire s'appelle tout simplement l'écriture en mémoire tandis que le fait de venir chercher une donnée déjà existante s'appelle une lecture mémoire. Comme chaque donnée est repérée par une adresse, il est évident que les mémoires vont disposer d'un certain nombre de lignes pour préciser cette dernière ; lignes qui s'appellent tout sim-

plement les lignes d'adresses de la mémoire et qui sont repérées A0 à AN - où N dépend de la taille de la mémoire.

Les données écrites ou lues dans la mémoire doivent-elles aussi transiter par des fils adéquats, qui ont pour nom les lignes de données. Elles sont généralement repérées D0 à DX - où X dépend de l'organisation de la mémoire. En effet, une mémoire peut être organisée par mots de 1 bit, de 4 bits, de 8 bits, voire, plus rarement (actuellement), en mots de 16 bits.

Comme nous avons vu que l'on pouvait lire ou écrire dans

une mémoire, une ligne est dédiée à la sélection de cette fonction. Elle est généralement appelée WE barre ce qui signifie Write Enable (autorisation d'écriture) ; la barre au-dessus du nom indiquant que le signal est actif bas, c'est-à-dire que l'on écrit dans la mémoire quand WE barre est à 0.

De très nombreux boîtiers mémoires pouvant être présents dans un même système, il faut disposer d'un moyen simple de sélectionner celui auquel on désire s'adresser. Pour ce faire, tous les boîtiers mémoires ont au moins une ligne baptisée \overline{CE} barre ou \overline{CS} barre, qui valide le boîtier, lorsqu'elle est au niveau bas (\overline{CE} signifie Chip Enable pour validation de « la puce » et \overline{CS} signifie Chip Select pour sélection de « la puce »).

Certaines mémoires disposent en outre d'une ligne appelée \overline{OE} barre, qui valide les lignes de données de la mémoire, lorsque ces dernières sont en sortie, c'est-à-dire lorsqu'on lit dans la mémoire.

Toutes ces appellations sont résumées sur la figure 1 qui peut être considérée comme le symbole de mémoire le plus universel qui soit.

DES KILOS QUI NE FONT PAS 1 000

Deux chiffres essentiels caractérisent une mémoire : son organisation en mots de N bits, dont nous avons déjà un peu parlé ci-avant, et sa taille qui n'est autre que le nombre de mots qu'elle peut stocker.

Cette taille est directement liée au nombre de lignes d'adresses dont dispose la mémoire. De ce fait, cette taille est nécessairement une puissance de deux, puisque les lignes d'adresses, comme toute ligne logique qui se respecte, ne peuvent recevoir que des 0 ou des 1. Si vous examinez le tableau des puissances successives de deux, vous constaterez que 2 puissance N vaut 1 024. Cette valeur, par analogie avec les unités décimales classiques, a été baptisée « kilo ». Ainsi, si l'on vous parle d'une mémoire de 1 Kbit, c'est une mémoire de 1 024 mots de 1 bit. De la même façon, une mémoire de 8 Kmots de 8 bits ou encore de 8 Ko est une mémoire de 8 x 1 024 mots de 8 bits, c'est-à-dire de 8 192 mots de 8 bits.

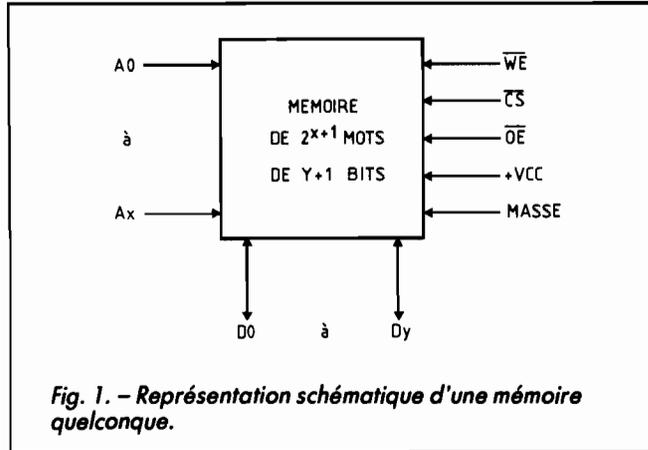


Fig. 1. - Représentation schématique d'une mémoire quelconque.

Les informaticiens étant des gens paresseux, le kilo devient très souvent un simple K, et l'on parle alors de mémoires de N Kmots de N bits. Poursuivant avec la même logique, on s'aperçoit que 2 puissance 20 vaut 1 048 576. Une mémoire disposant de 20 lignes d'adresses et contenant donc 1 048.576 mots de N bits est une mémoire de 1 mégamot de N bits.

Avant d'en finir avec ces appellations, remarquons que la taille d'une mémoire peut en fait s'exprimer de deux façons, selon son organisation interne. En effet, soit une mé-

moire de B Kmots de N bits. On peut la présenter comme nous venons de le faire (ce qui est la méthode la plus logique) mais on peut aussi dire que c'est une mémoire de B x N Kbits. Cette dernière méthode est toutefois à proscrire, car elle ne donne pas une idée correcte de la façon dont la mémoire peut être utilisée. Il est évident, par contre, que les deux présentations sont identiques pour les mémoires organisées en mots de 1 bit et que l'on parle alors indifféremment de mémoires de N Kmots de 1 bit ou de mémoires de N Kbits.

LES MEMOIRES VIVES OU RAM

Ces mémoires, dont l'appellation américaine est particulièrement mal choisie, puisque RAM signifie Random Access Memory, c'est-à-dire mémoire à accès aléatoire, sont des mémoires dans lesquelles il est possible de lire et d'écrire à tout instant. Ceci par opposition aux ROM, dont nous parlerons ultérieurement, et dans lesquelles il n'est possible que de lire.

Il existe deux grandes familles de RAM différentes : les RAM statiques et les RAM dynamiques. Pour bien comprendre la raison d'être de ces deux familles et les critères qui les caractérisent, nous allons faire un tout petit peu de technologie.

Dans une RAM statique, chaque bit de mémoire ou, si vous préférez, chaque élément capable de mémoriser un 0 ou un 1 est constitué par une bascule à transistors, selon un schéma simplifié, visible figure 2. Vous constatez donc que, pour chaque bit de mémoire, il faut six transistors. En contrepartie, et même si vos

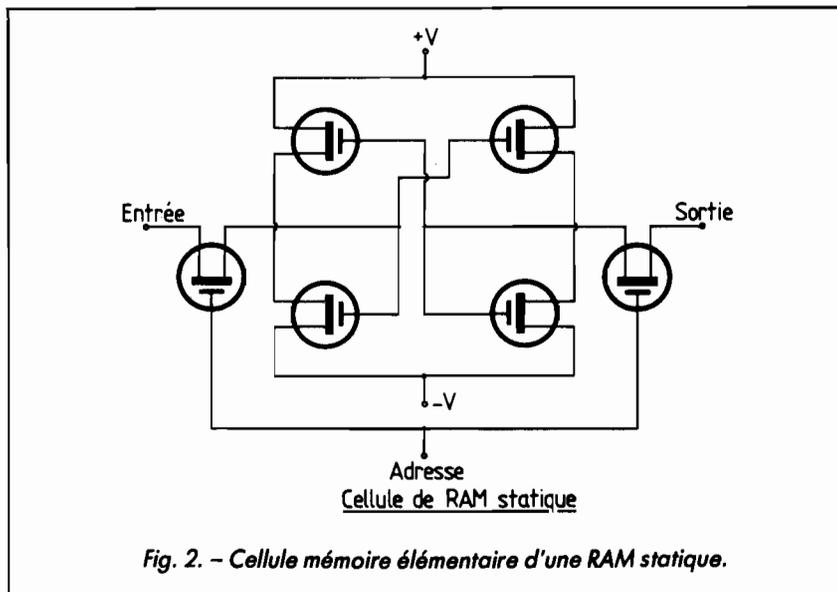


Fig. 2. - Cellule mémoire élémentaire d'une RAM statique.

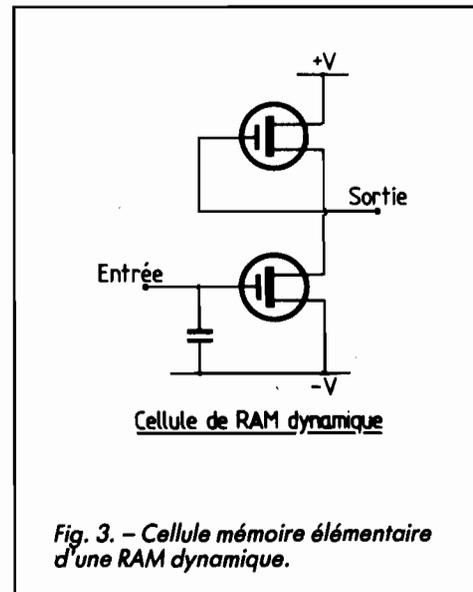


Fig. 3. - Cellule mémoire élémentaire d'une RAM dynamique.

connaissances en électronique de base ne sont pas très étendues, vous devez savoir qu'une bascule reste dans l'état où on l'a placée indéfiniment (tant que son alimentation n'est pas interrompue, bien sûr). Pour mémoriser un bit à 1 on fait basculer la bascule dans un sens, pour mémoriser un 0 on la fait basculer dans l'autre sens. Tant que la mémoire n'est pas utilisée, la bascule reste dans l'état où on l'a placée. C'est pour cette raison qu'une telle mémoire est dite statique.

Dans une RAM dynamique, chaque bit de mémoire fait appel à deux transistors seulement, comme indiqué figure 3. En effet, dans ce cas, l'organe de mémorisation est un condensateur qui n'existe même pas en tant que tel, puisque c'est le condensateur parasite grille - source du transistor à effet de champ. Pour mémoriser un 1, on charge le condensateur, et pour mémoriser un 0, on le décharge, tout simplement. Par rapport aux RAM statiques, on a donc un gain de trois, en nombre de composants utilisés. Comme, à une date donnée, nos possibilités d'intégration sont constantes (on sait faire « rentrer » N milliers de transistors sur une puce), il existe toujours un rapport de capacité mémoire entre RAM statiques et dynamiques de 3 ou 4 environ. Ainsi, en ce début d'année 1987, on trouve sans problème des RAM statiques 32 Kbits de 8 bits (soit 256 Kbits) et des RAM dynamiques de 1 mégabit (rapport 4 entre les deux).

Aussi parfait soit-il, un condensateur se décharge toujours, plus ou moins lentement. Si on laisse nos RAM dynamiques au repos, elles vont donc peu à peu perdre leur contenu. Pour éviter cela, une opération spéciale doit être exécutée en permanence sur de telles mémoires et porte le nom - particulièrement bien choisi - de rafraîchissement.

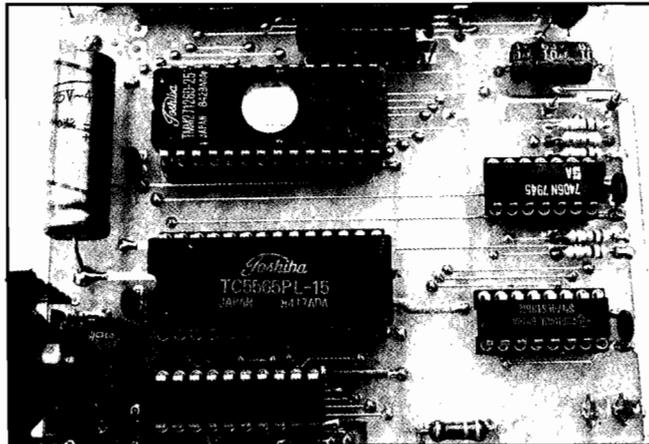
Cette opération consiste tout simplement à venir lire le contenu de la mémoire et à l'y ré-écrire, afin de recharger régulièrement les condensateurs des cellules mémoires. Il va sans dire que cela nécessite une circuiterie logique externe assez complexe ; en effet, ce rafraîchissement doit être indépendant du microprocesseur et ne pas perturber ce dernier, lorsqu'il veut accéder à la mémoire.

Cette contrainte enlève un peu d'intérêt aux RAM dynamiques pour les tailles mémoires relativement faibles. En effet, même si, à boîtier identique, on trouve des RAM

pour ce début de 1987 et compte tenu des boîtiers qui existent à l'heure actuelle. Ils auraient été ridicules il y a deux ans et les seront sans doute de même dans deux ans.

QUELQUES CHIFFRES

Afin de ne pas rester dans le vague, nous allons voir quelques tailles et références classiques, actuellement disponibles sur le marché en matière de RAM statiques et dynamiques.



8 Kbits de 8 bits de RAM statique dans le boîtier situé au premier plan et installé sur notre centrale de contrôle domestique.

dynamiques ayant une capacité quatre fois supérieure à celle des RAM statiques et qu'il faut donc quatre fois moins de boîtiers pour réaliser le même plan mémoire, la nécessité de réaliser le circuit de rafraîchissement externe gêne un peu le tableau et ne rend pas les RAM dynamiques intéressantes que pour d'importantes tailles mémoires.

A l'heure actuelle, on considère (sauf autres critères de choix propres à une application) qu'il vaut mieux mettre de la RAM statique jusqu'à 128 ou 256 Kbits de 8 bits, et qu'au-delà il faut passer en RAM dynamique. Ces chiffres ne sont valables, bien sûr, que

Pour les statiques tout d'abord :

- Les 1 Kbits de 1 bit (2102), les 4 Kbits de 1 bit (4044), les 1 Kbits de 4 bits (2114) et les 1 Kbits de 8 bits (4801 ou 4118) sont des pièces de musée à ne plus utiliser. Elles ne sont plus fabriquées et ne présentent donc plus aucun intérêt, sauf en dépannage bien entendu.
- Les 2 Kbits de 8 bits (4802, 6116, TMM2016, etc.) sont des mémoires encore d'actualité et que l'on peut utiliser pour des applications où un ou deux boîtiers sont nécessaires.
- Les 8 Kbits de 8 bits (6164, TC 5565, etc.) sont les

mémoires présentant le meilleur rapport qualité/prix actuel. Elles sont à utiliser pour les tailles mémoires de 8 à 64 Ko, lorsque l'encombrement n'est pas critique.

- Les 32 Kbits de 8 bits (TC55257) sont encore assez peu répandues, mais ce n'est qu'une question de mois. Elles sont à employer toutes les fois que l'encombrement est primordial.

Les 2 Kbits de 8 bits sont en boîtiers 24 pattes, tandis que les 8 K et 32 K sont en boîtiers 28 pattes dont le brochage est totalement compatible. Il est ainsi possible de concevoir une carte avec des supports 28 pattes qui pourront recevoir les unes ou les autres sans modification.

Pour les RAM dynamiques, la situation est encore plus simple :

- Les 16 Kbits de 1 bit (4116) nécessitant trois tensions d'alimentation font partie de la préhistoire de l'informatique.
 - Les 64 Kbits de 1 bit (4164) sont les mémoires les plus répandues, à l'heure actuelle, sur les micro-ordinateurs grand public, en raison de leur prix très attractif (9 à 10 F le boîtier). Elles sont cependant peu à peu supplantées par...
 - Les 256 Kbits de 1 bit (41256 ou 4256) dont le prix est de l'ordre de 30 F par boîtier, ce qui donne un prix au bit record ! Ce sont celles que l'on trouve sur tous les plans mémoire un tant soit peu importants (compatibles IBM PC XT ou AT en particulier).
 - Les 1 Mbits de 1 bit sont encore rares et chers, mais cela ne devrait pas durer au-delà de fin 1987, où la production en très grande série devrait réellement commencer.
- Quelques autres configurations existent (16 Kbits de 4 bits ou 64 Kbits de 4 bits) mais ce sont des boîtiers marginaux, dont la durée de vie est impossible à estimer, car

ils suscitent assez peu d'intérêt de la part des constructeurs de matériels micro-informatiques.

STRUCTURE INTERNE DES RAM

Une mémoire, quelle qu'elle soit, est organisée en matrice, c'est-à-dire que chaque cellule se trouve à l'intersection d'une ligne et d'une colonne. Cette organisation est cependant transparente à l'utilisateur qui n'a à connaître que l'adresse « absolue » de la donnée qui l'intéresse. La structure interne d'une RAM statique revêt alors l'aspect indiqué figure 4.

Les lignes d'adresses aboutissent sur des décodeurs - dits lignes/colonnes - qui font la sélection des cellules en fonction de l'adresse réelle présentée. Les données, quant à elles, passent par des amplificateurs bi-directionnels validés par la ligne WE barre (pour le sens de fonctionnement selon que l'on lit ou qu'on écrit) et par la ligne OE barre sur les mémoires qui en disposent. La ligne CS barre, quant à elle, agit directement au niveau de tout le boîtier pour invalider les amplis et les décodeurs, lorsque la mémoire n'est pas sélectionnée.

Une RAM dynamique est un peu plus complexe, comme vous pouvez le constater à l'examen de la figure 5. En effet, pour ne pas avoir des boîtiers de taille trop importante (en raison du nombre de pattes), les fabricants de RAM dynamiques ont pris la décision de multiplexer les adresses en deux blocs de 7, 8 ou 9 lignes. En procédant de la sorte, il est possible de faire des RAM de 256 Kbits dans un tout petit boîtier à 16 pattes, alors que, sans cet artifice, il faudrait déjà 18 pattes pour passer les lignes d'adresses.

Ceci complique un peu la mémoire et sa gestion, puisque

deux signaux nouveaux apparaissent : RAS barre (Row Address Strobe), pour validation des adresses lignes, et CAS barre (Column Address Strobe), pour validation des adresses colonnes. Ces signaux servent à valider les « latches » internes à la mémoire qui démultiplexent les adresses. En effet, l'accès à une RAM dynamique se passe de la façon suivante :

- On présente sur les N lignes d'adresses les N bits de poids forts de l'adresse complète.
- On les fait prendre en compte par la mémoire en faisant descendre RAS Barre.
- On présente ensuite les N bits de poids faibles de l'adresse complète sur les N lignes d'adresses.
- On les fait prendre en compte par la mémoire en faisant descendre CAS barre.
- On peut alors lire ou écrire dans la mémoire de façon classique.

Cette complexité accrue des signaux de dialogue avec la mémoire n'est pas dramatique car, du fait de la présence de la circuiterie de rafraîchissement et de sa logique associée, le surcroît de boîtiers nécessaires est minime.

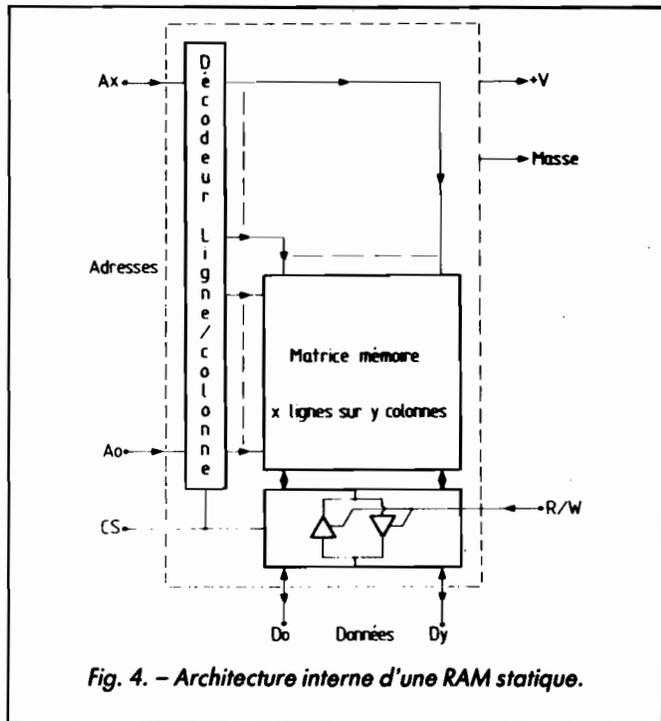


Fig. 4. - Architecture interne d'une RAM statique.

CONCLUSION

Nous en resterons là pour aujourd'hui et consacrerons notre prochain article à la présentation des ROM qui, si elles sont plus simples que les RAM d'un point de vue théorique, n'en présentent pas moins une beaucoup plus grande diversité de types.

C. TAVERNIER

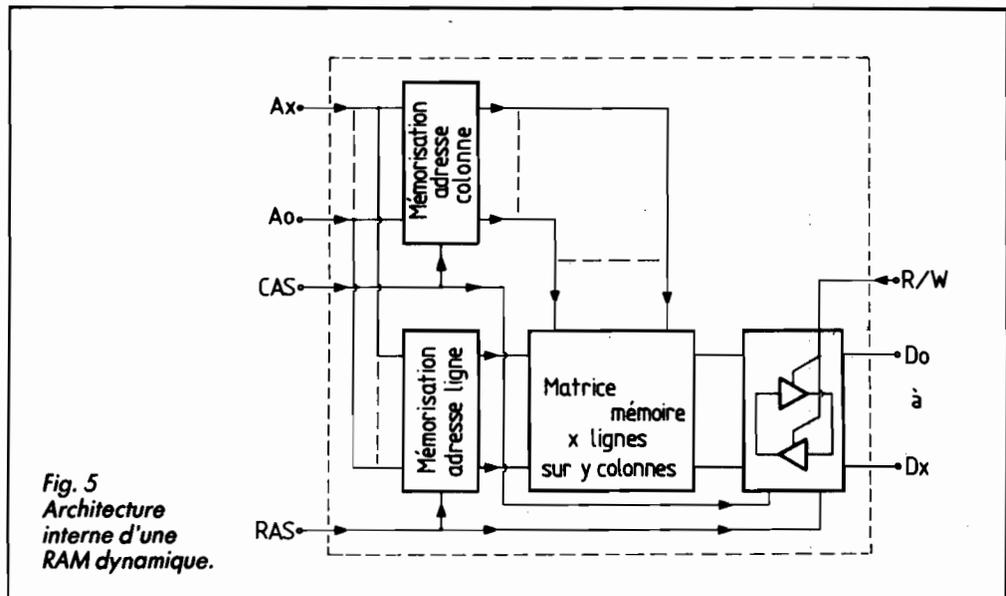


Fig. 5 Architecture interne d'une RAM dynamique.