

L'augmentation du coût de l'énergie est un des facteurs qui justifient la recherche de procédés d'amplification HF de puissance à haut rendement. L'accroissement du rendement de 80 % à 90 % par exemple, réduit la dissipation de puissance à environ la moitié, ce qui permet :

- à dissipation égale, de doubler la puissance utile de sortie, ou encore ;
- de réduire le volume, le poids et le prix des refroidisseurs, pour une puissance HF donnée.

Ceci est particulièrement intéressant pour les équipements fonctionnant sur piles ou batteries.

Ces considérations – parmi d'autres d'ailleurs – ont conduit au développement d'amplificateurs de puissance dans lesquels les transistors ne fonctionnent plus comme générateurs de courant (cas des étages en classe B et C), mais comme interrupteurs.

Les amplificateurs travaillant en régime de commutation (classe D) permettent en effet d'augmenter très sensiblement le rendement si certaines conditions sont remplies.

L'amplification HF en classe E

Nous exposons ci-après le principe d'une nouvelle classe d'amplificateurs à commutation, dite « Classe E », dont les performances peuvent dépasser celles de la classe D.

Nous tenons à remercier N.O. Sokal (*), inventeur du système, d'avoir bien voulu mettre à notre disposition une abondante documentation sur le sujet.

Afin de bien situer le problème au départ, nous rappelons brièvement le fonctionnement des classes C et D, en insistant plus spécialement sur leurs limitations au point de vue du rendement.

Le rendement d'un étage de puissance

La fonction essentielle d'un étage de sortie est de fournir une certaine puissance HF à une charge (antenne d'émission par exemple).

(*) Président-fondateur de la Design Automation Inc., Lexington, Mass. U.S.A.

Cette puissance utile P_s est toujours déterminée par la tension continue U_{CC} dont on dispose pour alimenter l'élément actif (transistor) et par la composante ohmique de la charge (R_L).

La puissance continue P_o fournie par l'alimentation sous la tension U_{CC} et un courant moyen I_o ne se retrouve jamais intégralement sous la forme d'une puissance HF (fig. 1).

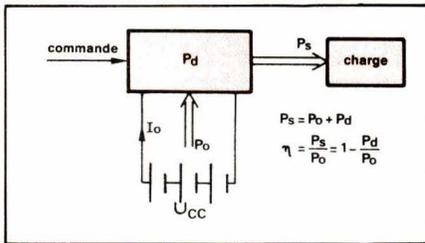


Fig. 1. — Un étage de sortie est un convertisseur de puissance continue P_o en une puissance HF utile P_s . Le rendement de conversion est déterminé par la puissance dissipée P_d .

La conversion continu-alternatif ne peut en effet se faire sans pertes :

$$P_o = P_s + P_d$$

La puissance P_d , dissipée dans les éléments constitutifs de l'étage de sortie produit un échauffement qu'il faut maîtriser à l'aide d'un système de refroidissement adéquat. Le rendement de la conversion (**).

$$\eta = \frac{P_s}{P_o} = \left(1 - \frac{P_d}{P_o}\right) = \left(1 + \frac{P_d}{P_s}\right)^{-1} \quad (1)$$

sera donc toujours inférieur à 100 %.

La puissance P_d dissipée en charge peut s'exprimer par la relation

$$P_d = P_o (1 - \eta) \quad (2)$$

en fonction de la puissance utile :

$$P_d = P_s \frac{1 - \eta}{\eta} \quad (3)$$

On sait que le rendement théorique maximum d'un amplificateur en classe C (bibl. 1, 2)

$$\eta_{th} = \frac{\theta - \sin \theta \cdot \cos \theta}{2(\sin \theta - \theta \cdot \cos \theta)}$$

peut se rapprocher de 100 % si l'angle de conduction tend vers zéro, mais dans ce cas, la puissance utile P_s tend également vers zéro.

Si la puissance de sortie P_s est imposée, l'obtention d'un rendement élevé ne sera possible qu'en réduisant à une valeur minimale la puissance dissipée P_d .

Avant de décrire un système à rendement amélioré, rappelons succinctement quelques particularités propres à l'amplification en classe C.

Les limitations de la classe C

Lorsqu'on calcule un amplificateur classe C, on considère le transistor de sortie comme étant un générateur

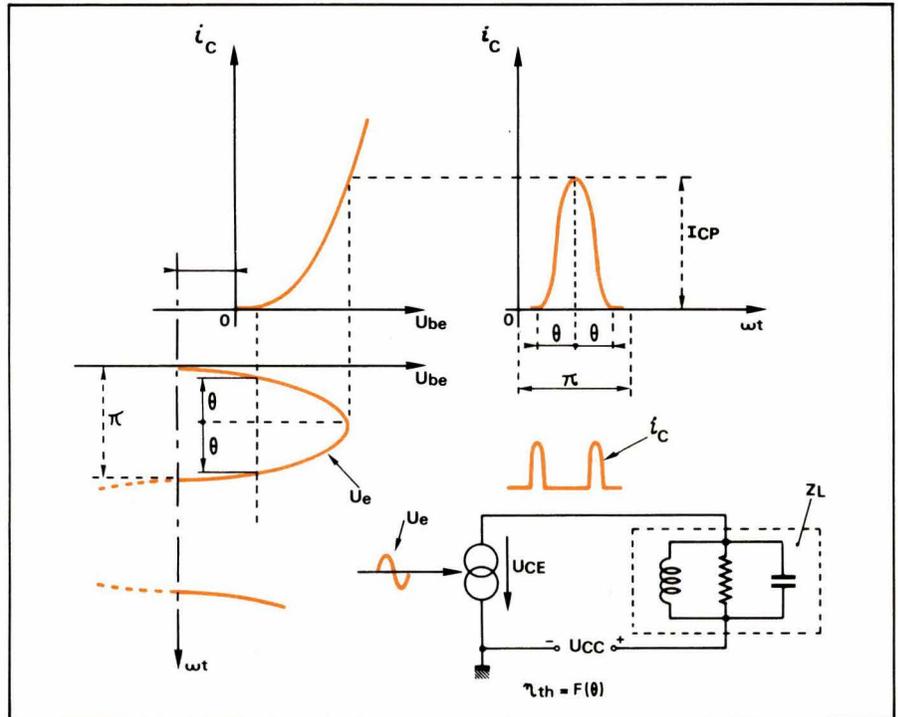


Fig. 2. — En classe C, des impulsions de courant de collecteur dont la forme et l'amplitude dépendent du signal d'excitation de base u_e , produisent aux bornes d'un circuit accordé parallèle une tension HF sinusoïdale.

de courant à grande impédance interne de sortie.

De ce fait :

— le courant de sortie i_c est essentiellement déterminé par le signal de commande de base ;

— la caractéristique $i_c - u_{BE}$ n'étant pas linéaire (fig. 2) la forme des impulsions de courant i_c s'écarte plus ou moins fortement de la calotte de sinus.

Le circuit de charge LCR accordé est conçu de telle façon que sa réponse en tension en présence d'impulsions de courant périodiques soit une sinusoïde à la fréquence du signal d'entrée (fig. 3-b), avec les particularités suivantes :

— le minimum de la tension u_{CE} aux bornes de l'élément actif (générateur de courant) se produit sur la crête i_{CP} des impulsions de courant ;

— ce minimum de tension doit être supérieur à la « tension de déchet » U_d , nécessaire pour assurer le fonctionnement en générateur de courant (*).

Si l'on augmente l'excitation de base (fig. 4) afin d'obtenir une puissance P_s élevée, le transistor fonctionne périodiquement en **saturation**. Il cesse alors de se comporter comme un générateur de courant car son impédance de sortie devient relativement petite. (Le point de fonctionnement se déplace pendant une fraction de chaque période sur la caractéristique limite (voir fig. 4).

Un tel mode de fonctionnement s'écarte assez bien des hypothèses qui sont à la base des formules habituellement utilisées pour le calcul des étages en classe C (Bibl. 1, 2 et 3).

C'est ce qui explique pourquoi une mise au point empirique souvent fastidieuse s'avère toujours nécessaire. (Les valeurs optimales expérimentales diffèrent parfois de plus de 25 % des prévisions théoriques).

Un inconvénient supplémentaire réside dans le fait que lors du remplacement du transistor — même par un transistor du même type — une nouvelle mise au point du montage s'impose, par suite de la dispersion des caractéristiques.

De toute manière, dans un amplificateur de puissance fonctionnant suivant le principe de l'injecteur de courant, le transistor dissipe une puissance P_d non négligeable du fait que la tension à ses bornes doit rester supérieure à la tension de déchet U_d . Le graphique c de la figure 3 montre l'évolution de p_d dans le temps ; P_d est la valeur moyenne de cette dissipation.

Le rendement réel η sera toujours inférieur à η_{th} donné par l'expression (4).

(**) Le rendement dont il est question ici est le « rendement de collecteur », qui ne tient pas compte de la puissance de commande.

(*) En toute rigueur, il y a lieu de faire une distinction entre la tension de déchet U_d et la tension de saturation U_{CEsat} .

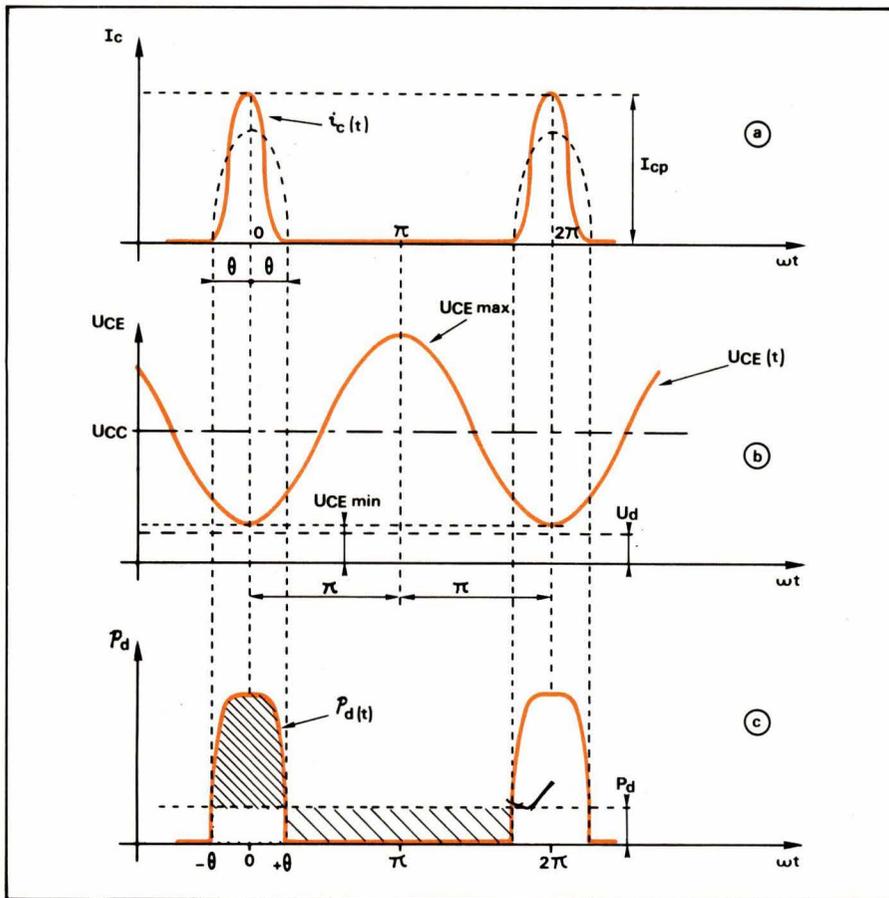


Fig. 3. — La tension aux bornes du transistor est une sinusoïde dont les minima coïncident avec la crête des impulsions de courant. La puissance dissipée (courbe C) est fonction de θ , de I_{cp} et de la tension de déchet.

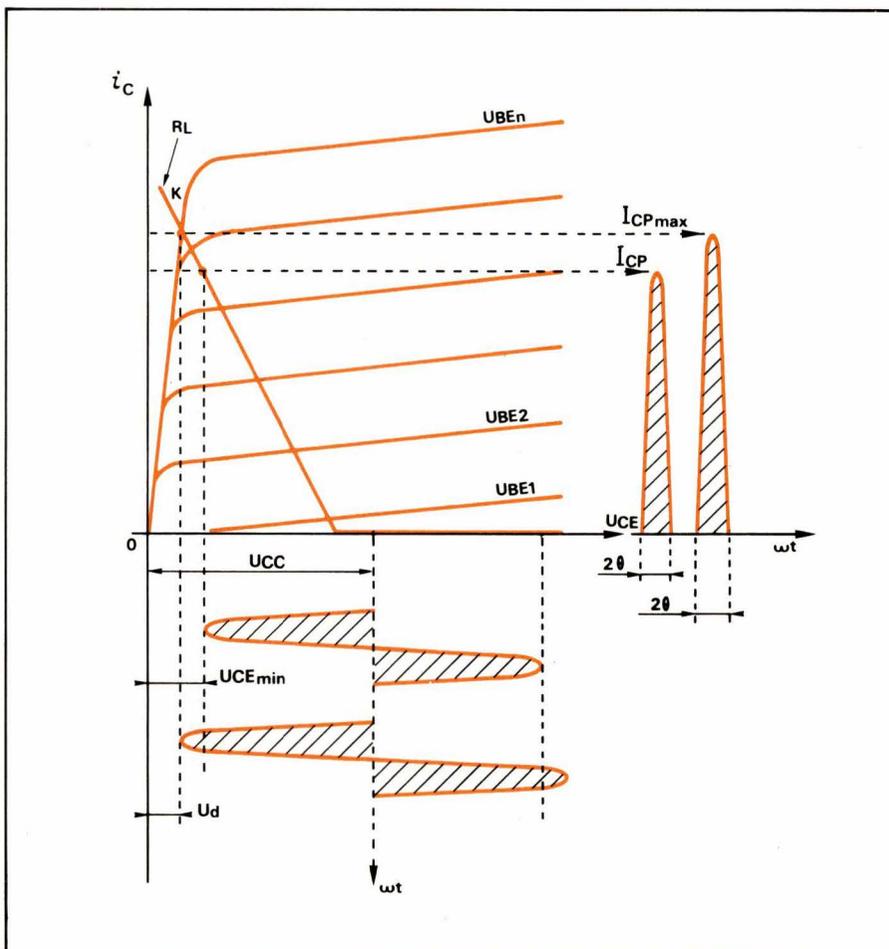


Fig. 4. — Au-delà d'une certaine valeur du signal d'excitation de base, le transistor fonctionne périodiquement en saturation et cesse de se comporter comme un « générateur de courant ».

La relation suivante, établie par T.M. Scott (Bibl. 2) conduit à une assez bonne approximation :

$$\eta = \eta_{th} \left(1 - \frac{U_d}{U_{cc}}\right) \quad (5)$$

Pratiquement, le rendement de la plupart des étages classe C conventionnels se situe entre 65 et 75 % (des valeurs de 80 à 85 % ne sont atteintes qu'avec une puissance utile P_s très faible).

Ceci signifie que le(s) transistor(s) dissipé(nt) une puissance P_d (formule 3) valant 33 à 54 % de la puissance HF utile (fig. 4*) — ci-dessous.

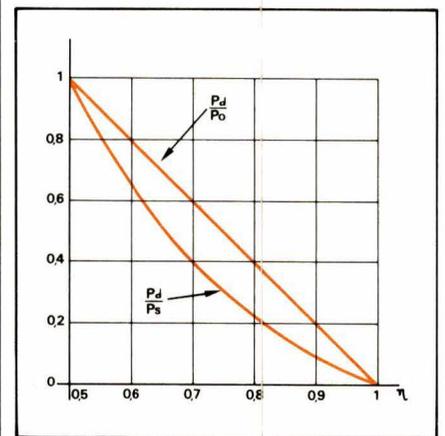


Fig. 4 *

Les conditions assurant un rendement élevé

Les trois conditions suivantes doivent être remplies pour rendre minimale la dissipation P_d :

- 1° la tension aux bornes du transistor doit être minimum lorsque le courant qui le traverse est maximum ;
- 2° en présence d'une tension élevée aux bornes du transistor, son courant doit être minimum (zéro si possible !)
- 3° la durée pendant laquelle un courant et une tension appréciables existent simultanément doit être aussi courte que possible.

Si l'amplificateur classe C répond assez bien aux deux premières conditions, il faut bien constater que son principe de fonctionnement même est incompatible avec la troisième (voir graphique c de la fig. 3).

Un transistor fonctionnant en régime de commutation peut répondre aux trois conditions ci-dessus, et permettra par conséquent d'atteindre un meilleur rendement que les amplificateurs à générateur de courant.

L'amplificateur à commutation

En opposition avec le mode générateur de courant pseudo-linéaire, le transistor fonctionne ici comme un interrupteur (*) (voir fig. 5).

– **A l'état saturé**, il se comporte **idéalement** comme un court-circuit (état « 1 »), connectant la charge Z_L directement aux bornes de la source d'alimentation. (La résistance entre les contacts de l'interrupteur est nulle) ;

– **A l'état bloqué**, l'interrupteur est ouvert (état « 0 ») : le transistor présente entre ses bornes de sortie une impédance théoriquement infinie : aucun courant ne le traverse.

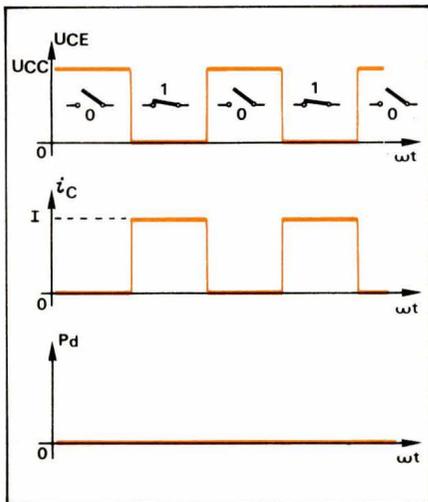


Fig. 6. – L'évolution idéalisée de la tension aux bornes du transistor interrupteur et du courant qui le traverse, en supposant une charge purement ohmique. La dissipation P_d est constamment nulle.

Tableau 1

Caractéristiques	Transistor fonctionnant en	
	générateur de courant	commutation
Impédance interne de sortie $\delta u_{CE} / \delta i_C$	élevée par rapport à celle du circuit de charge	« 1 » : base « 0 » : élevée
Fonctionnement en régime de saturation	indésirable	imposé périodiquement, chaque fois que l'interrupteur est fermé
La tension u_{CE} pendant la conduction doit être	supérieure à une valeur minimum spécifiée (U_d)	aussi petite que possible (U_{CEsat} minimum)
La tension u_{CE} pendant la conduction	est déterminée par l'impédance présentée par le circuit de charge aux impulsions de courant	tend vers zéro à l'état « 1 », et est indépendante de la charge
Le courant i_C	est un train d'impulsions dont la durée ne dépend que du signal d'excitation d'entrée	est déterminé par l'impédance du circuit de charge
Le circuit de charge doit être calculé	de manière à produire une tension sinusoïdale aux bornes sous l'effet d'un train d'impulsions de courant (circuit résonant à la fréquence de travail)	en fonction de la forme d'onde de la tension produite par la manœuvre répétée et périodique de l'interrupteur (calcul selon des critères tout à fait spécifiques)

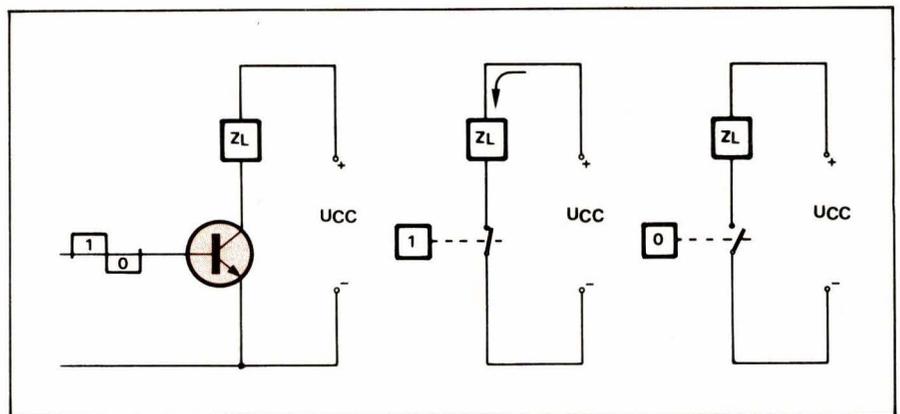


Fig. 5. – Dans un amplificateur à commutation, le transistor fonctionne comme un interrupteur dont l'état « contact fermé » est représenté par « 1 » et l'état « ouvert » par « 0 ».

Si l'on suppose que le passage de l'état « 1 » à l'état « 0 » s'effectue instantanément (temps de commutation nul), aucune puissance ne se trouve dissipée dans le transistor :

$$P_d = u_{CE} \cdot i_C = 0$$

condition qui conduit à un rendement de 100 %. (fig. 6).

Le **tableau 1** résume les différences fondamentales qui existent entre les deux modes de fonctionnement.

La classe D

L'application du principe qui vient d'être décrit a donné lieu à une première famille d'amplificateurs à rendement amélioré, connus sous la désignation « classe D ».

Nous nous limitons au schéma simple de la **figure 7** à un seul transistor interrupteur (*).

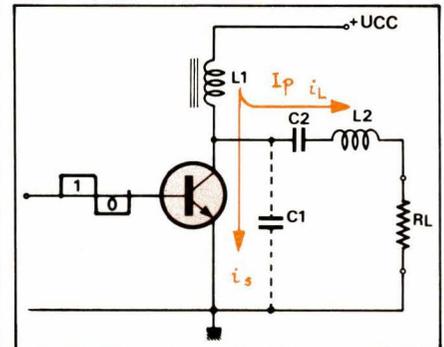


Fig. 7. – Schéma simple d'un étage en classe D : la charge R_L fait partie d'un circuit résonant série.

Le transistor fonctionne comme un interrupteur commandé sur sa base par un signal rectangulaire de rapport cyclique 50 %.

Si le circuit $L_2 C_2 R_L$ est accordé sur la fréquence de répétition du signal

(*) Pour simplifier l'écriture, nous désignons l'état passant ou saturé par le symbole « 1 », l'état bloqué par « 0 ».

de commande de base, et si son facteur de qualité est élevé, on peut admettre (moyennant une assez grossière approximation) que seule la composante fondamentale du courant i_c traverse la charge R_L sous l'effet des impulsions de tension u_{CE} : le courant i_L sera de ce fait une sinusoïde, et il en sera de même pour la tension u_L aux bornes de la charge.

– **Pendant l'état conducteur**, le transistor est saturé : son courant est maximum et la tension à ses bornes est minimum, (u_{CEsat}) mais non nulle.

– **A l'état bloqué**, toute la tension U_{CC} se trouve aux bornes du transistor, mais son courant est très petit (il se réduit au courant de fuite I_f).

Les graphiques de la **figure 8** montrent l'évolution idéalisée de u_{CE} , i_c et p_d en supposant que les temps de commutation lors des transitions « 1 » → « 0 » et « 0 » → « 1 » sont égaux.

Durant les temps de commutation, il existe donc simultanément une tension u_{CE} et un courant i_c importants, d'où une puissance dissipée dont la valeur moyenne P_d augmente avec les temps de commutation.

Notons également que, lors de la commutation, le transistor devra fournir une pointe de courant de charge importante par suite de l'existence d'une capacité parasite entre collecteur et point commun.

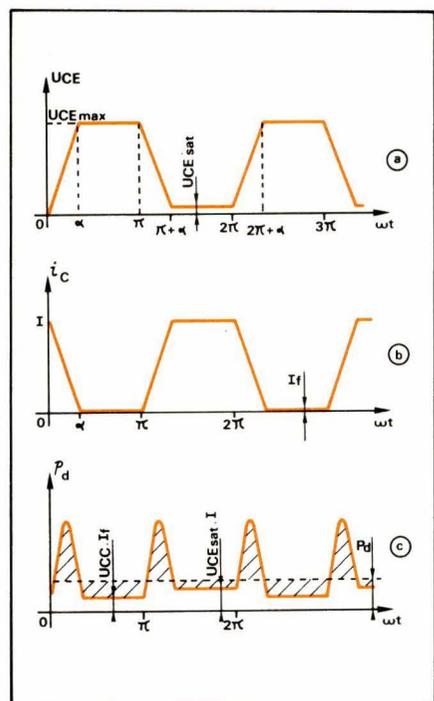


Fig. 8. – Evolution de U_{CE} , de i_c et de la dissipation en tenant compte des temps de commutation.

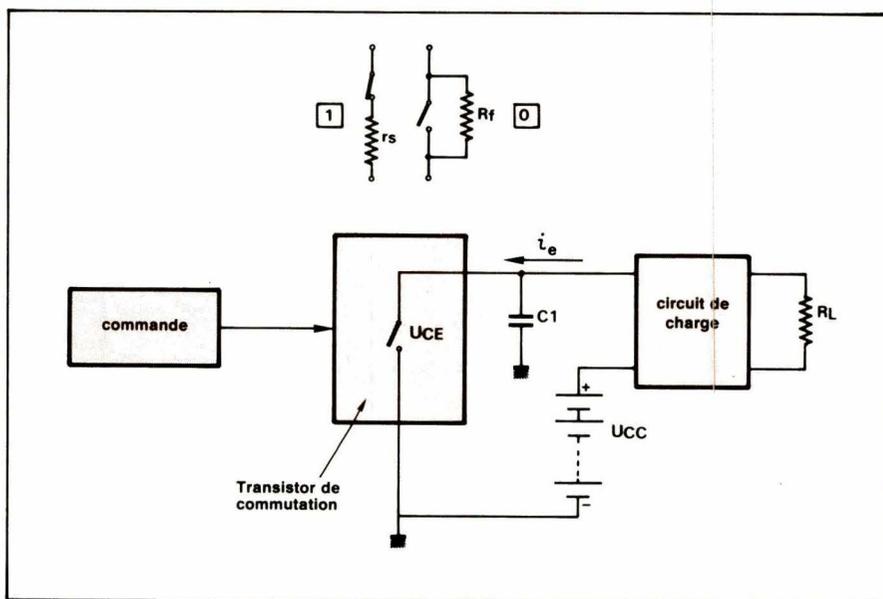


Fig. 9. – Schéma fonctionnel d'un amplificateur à commutation « classe E ».

Pratiquement, il est prouvé qu'un rendement de l'ordre de 80 à 85 % peut être obtenu avec un amplificateur en classe D, tant que la fréquence de travail ne dépasse pas $0,1 f_T$ pour les transistors bipolaires de faible puissance, et $0,01 f_T$ pour les transistors de puissance (**Bibl. 6 et 7**).

Enfin, le « claquage secondaire » risque de détruire le transistor bipolaire. Pour améliorer la tenue au claquage secondaire d'un transistor polarisé en inverse, il faut augmenter la résistance entre base et émetteur, ou encore diminuer la tension entre ces deux électrodes (**Bibl. 9**). Mais cette contrainte s'oppose à l'obtention de temps de coupure rapides. Comme il est impossible d'annuler les temps de commutation, le seul moyen permettant de diminuer les pertes consiste à concevoir un **circuit de charge** dont la réponse aux excitations soit telle que la tension u_{CE} et le courant i_c ne soient pas présents simultanément, lors de la commutation.

L'amplification en classe E

Le schéma fonctionnel

Exploitant les idées développées dans le paragraphe précédent, N.O. et A.D. Sokal (**Bibl. 4 et 8**) ont déposé en 1975 le brevet d'un système dit « amplificateur en classe E ».

Le schéma fonctionnel (également valable pour un étage en classe D) est celui de la **figure 9**.

L'élément de commutation est un interrupteur (transistor bipolaire ou à

effet de champ) ayant une certaine résistance de contact r_s (en continu et en alternatif), une résistance d'isolement non infinie R_f et des temps d'enclenchement et de déclenchement non nuls.

L'interrupteur est manœuvré (commandé) périodiquement à la fréquence de sortie désirée ; l'énergie de la source d'alimentation continue (U_{cc}) est ainsi convertie en énergie HF à la fréquence de commutation.

– **Le circuit de sortie** peut comporter un filtre passe-bas ou un filtre de bande pour atténuer les harmoniques de la fréquence de commutation au niveau de la charge utile R_L (nous reviendrons sur ce problème dans la deuxième partie de cette étude).

Les conditions de rendement optimal

Elles sont résumées par les graphiques de la **figure 10**, qui se distinguent de ceux de la **figure 8** par les particularités suivantes :

1° pendant que l'interrupteur effectue la transition de l'état « 1 » (saturé), à l'état « 0 » (bloqué), la tension u_{CE} à ses bornes reste très petite (u_{CEsat}), aussi longtemps que le courant i_c n'est pas devenu très faible (idéalement zéro).

Le circuit de charge devra donc retarder la montée de u_{CE} lors de la coupure de l'interrupteur.

2° A la fin de l'état « 0 » de l'interrupteur, la **réponse transitoire à l'entrée** du circuit de charge doit faire décroître u_{CE} vers u_{CEsat} , cette valeur devant être atteinte juste

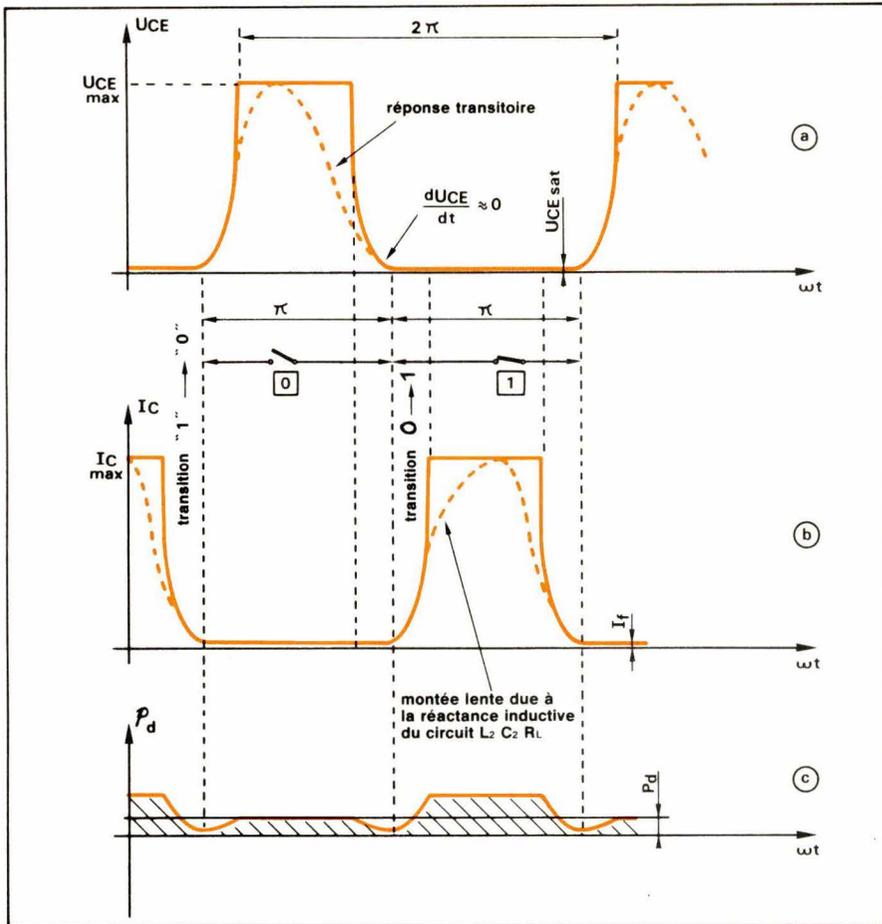


Fig. 10. – Formes idéalisées (trait plein) et réelles (trait interrompu) de la tension aux bornes du commutateur et du courant qui le traverse, pendant les périodes de saturation et de blocage du transistor.

avant la transition « 0 » → « 1 », donc, juste avant la montée du courant i_c .

Ceci permet en particulier d'éviter la dissipation d'énergie qui se serait produite si un courant i_c passait déjà dans le transistor interrupteur avant que la tension à ses bornes ne soit tombée à une valeur très faible.

Si l'n'en était pas ainsi, la tension résiduelle U_{cx} , également présente aux bornes de la capacité totale C_1 (*) à l'entrée du circuit de charge, permettrait à cette dernière de se décharger dans l'interrupteur.

Si l'n'en était pas ainsi, la tension résiduelle U_{cx} , également présente aux bornes de la capacité totale C_1 (*) à l'entrée du circuit de charge, permettrait à cette dernière de se décharger dans l'interrupteur.

Chaque fois que C_1 , chargée à U_{cx} , se décharge via l'interrupteur, il y aura dissipation d'une énergie

$$1/2 C_1 U_{cx}^2$$

indépendante de la résistance de contact de l'interrupteur. Il en résulte

(*) Cette capacité comprend également la capacité de sortie du transistor, l'ensemble des capacités parasites du câblage et la capacité d'entrée du circuit de charge.

trait évidemment une **puissance perdue supplémentaire**

$$P'_d = 1/2 C_1 U_{cx}^2 f \quad (6)$$

proportionnelle à la fréquence de commutation.

3° A la fin du temps de blocage, donc au début de la transition de l'état « 0 » vers l'état « 1 », la **pen**te de la courbe $u_{ce}(t)$ doit être nulle.

Si cette condition supplémentaire est réalisée, un léger désaccord du circuit n'entraînera pas une perte de rendement importante. En effet, si

$$\frac{\delta u_{ce}}{\delta t} \approx 0$$

Il existe un certain intervalle de temps pendant lequel la commutation vers l'état « 1 » peut avoir lieu tout en maintenant (approximativement)

$$u_{ce} \approx 0 (= U_{ce,sat}).$$

Avec les deux conditions idéales

$$u_{ce} = 0 \text{ et } \frac{\delta u_{ce}}{\delta t} = 0$$

à la fin de l'état « 0 », le courant à travers l'interrupteur, lorsque celui-ci passe à l'état « 1 » sera nécessaire-

ment nul, et il augmentera ensuite graduellement.

Ce courant nul au début de la transition « 0 » → « 1 » est hautement souhaitable car il contribue aussi à réduire le temps de commutation « 0 » → « 1 » du transistor, d'où une réduction correspondante de la dissipation pendant le transitoire.

C'est la dernière condition qui risque toujours d'être compromise en classe D par suite des temps de commutation non nuls du transistor interrupteur.

La classe E se distingue précisément par l'utilisation d'un circuit de sortie et de charge, conçu de manière à lui conférer une réponse transitoire convenable à la commande périodique de l'interrupteur. C'est cette réponse transitoire optimisée qui permettra d'éviter l'apparition simultanée d'une tension élevée et d'un courant important dans l'interrupteur, même pendant les intervalles de commutation de durée non négligeable.

Les éléments qui accompagnent le transistor seront donc essentiellement calculés pour obtenir les formes d'ondes désirées, et non pour constituer un circuit résonant à la fréquence de travail.

Il faut cependant déjà remarquer que les formes d'ondes trapézoïdales idéales à sommets plats de la **figure 10** (trait plein) ne pourront pas être réalisées pratiquement : la réponse transitoire d'un circuit LCR réactif pourra produire aux bornes du transistor des tensions et courants représentés en traits interrompus à la **figure 10-a et b**.

Le **tableau 2** résume les conditions de travail fondamentales d'un étage amplificateur en classe E.

Analyse du fonctionnement

Les éléments du schéma

La configuration la plus simple (**fig. 11**) comporte :

- un transistor interrupteur TR ;
- une capacité C_1 , (englobant la capacité de sortie du transistor et l'ensemble des capacités parasites) destinée à retarder la croissance de la tension pendant la transition de l'état saturé à l'état bloqué ;
- un circuit résonant série $L_2 C_2 R_L$ dont la fréquence de résonance f_2

Etat interrupteur		Commutation		
		début	milieu	fin
« 0 »	u_{CE}	$0 \rightarrow U_{CE}$	U_{CEmax}	$U_{CEmax} \rightarrow 0$ $du/dt = 0$
« 0 »	i_c	0	0	0
	u_{CE}	0 $du/dt = 0$	0	0
« 1 »	i_c	$0 \rightarrow I_{Cmax}$	I_{Cmax}	$I_{Cmax} \rightarrow 0$

Tableau 2

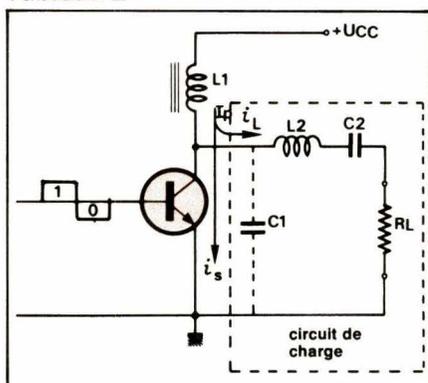


Fig. 11. — La configuration du circuit de charge d'un étage en classe E comprend un circuit résonnant série, périodiquement commuté sur les fréquences $f_2 < f$ et $f'_2 > f$.

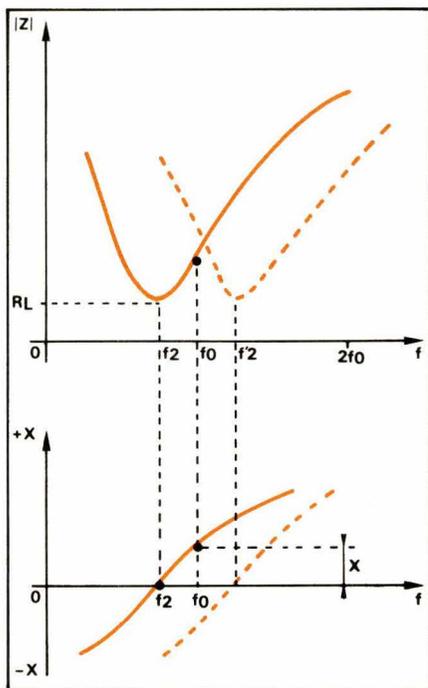


Fig. 12. — Si la fréquence de commutation f n'est pas très différente des fréquences de résonance série f_2 et f'_2 , il se produira une forte atténuation des harmoniques : le courant i_L est sinusoïdal.

est inférieure à la fréquence de commutation, de manière à retarder la montée du courant pendant la transition de l'état bloqué vers l'état saturé ;

— la composante ohmique R_L de la

charge utile, ou l'impédance d'entrée d'un filtre de bande ou d'un circuit adaptateur d'impédance, éventuellement à insérer entre la branche L_2C_2 et la charge utile (les composantes réactives de la charge sont supposées comprises dans L_2 et/ou dans C_2) ;

— une bobine d'arrêt HF, L_1 , qui ne laisse passer qu'un courant d'alimentation continu i_0 dans la mesure où

$$\omega L_1 \gg 1/\omega C_1$$

Le signal de commande de base — idéalement rectangulaire de rapport cyclique 50 % — gère la commutation du transistor interrupteur.

Contrairement à un fonctionnement en classe C, il n'y a pas de relation entre l'équilibre du signal de commande et celle du signal de sortie.

Le fonctionnement physique

— Transistor saturé

Supposons le transistor initialement saturé (fig. 13) : la tension à ses bornes est U_{CEsat} . Cette tension existe également aux bornes de C_1 qui aura donc accumulé une certaine énergie.

La bobine d'arrêt L_1 force un courant continu i_0 dans le circuit, et à chaque instant, ce courant sera égal à la somme du courant i_L dans la branche L_2C_2RL et du courant i_S dans la combinaison TR- C_1 , soit donc

$$i_0 = i_L(t) + i_S(t)$$

L'impédance de l'ensemble série L_2C_2RL à une fréquence quelconque est

$$Z = R_L + j(\omega L_2 - \frac{1}{\omega C_2}) = R_L + jX \quad (7)$$

(R_L comprend aussi les pertes série de L_2 et de C_2)

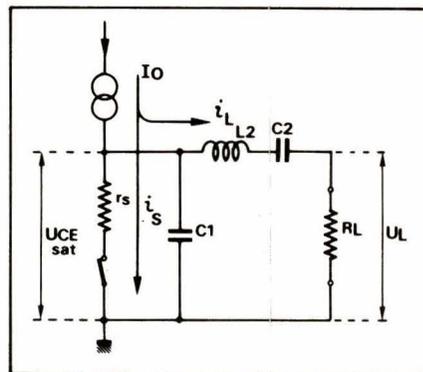


Fig. 13. — Schéma équivalent lorsque le transistor est saturé.

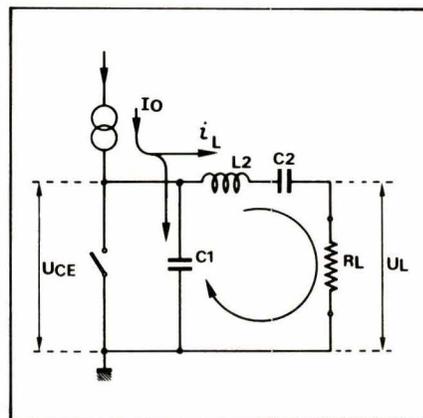


Fig. 14. — Schéma équivalent lorsque le transistor est bloqué.

Si la fréquence de résonance

$$f_2 = \frac{1}{2\pi\sqrt{L_2C_2}} \quad (8)$$

est inférieure à la fréquence f du signal de commande, la réactance X est positive (inductive) à la fréquence du signal, ce qui contribue à une montée lente du courant i_c .

Si la fréquence de commande f n'est pas trop différente de f_2 , l'impédance Z sera très grande pour les harmoniques nf du signal d'entrée (fig. 12).

Si le facteur de surtension (en charge)

$$Q_L = \frac{\omega L_2}{R_L} \quad (9)$$

est élevé, on pourra admettre que le courant $i_L(t)$, en régime établi sera sinusoïdal, et il en sera de même pour la tension $u_L(t)$ produite par i_L aux bornes de R_L .

L'existence de ce courant i_L implique la présence d'une énergie accumulée dans C_2 et dans L_2 .

— Transistor bloqué

A l'instant du blocage du transistor (fig. 14), la réponse transitoire du circuit de charge sera celle d'un système du second ordre, composé

de L_2 et de l'ensemble C_1 et C_2 en série, soit

$$C = \frac{C_1 C_2}{C_1 + C_2} \quad (10)$$

amorti par la charge ohmique totale R_L .

L'oscillation se fera à la pseudo-fréquence de résonance

$$f'_2 = \frac{1}{2\pi \sqrt{L_2 C}} \quad (11)$$

Une partie de l'énergie initiale emmagasinée dans les éléments C_1 , C_2 et L_2 est transférée à R_L au cours de l'oscillation transitoire qui prend naissance à l'instant du blocage (**Bibl. 9**).

La **figure 15** donne l'allure théorique de la tension aux bornes de C_1 pendant la durée $T/2 = 1/2f$ du blocage, pour trois valeurs différentes de l'amortissement (paramètre Q_L) pour une pseudo-période d'oscillation $T'_2 = 1/f'_2$ inférieure à la période du signal de commande.

Après l'instant $t_0 + (T/2)$, l'oscillation amortie se poursuivrait selon les courbes en traits interrompus, si la commutation ne venait pas mettre fin à ce régime.

C'est la capacité C_1 qui maintient la tension u_{CE} à une valeur proche de u_{CEsat} pendant que le transistor passe de l'état saturé à l'état bloqué. De ce fait, la montée de u_{CE} peut être retardée jusqu'à ce que le courant i_c soit tombé à une très faible valeur.

L'allure réelle de la tension u_{CE} transitoire aux bornes du transistor dépend :

- de l'amortissement du circuit, et par conséquent de son facteur de qualité Q_L en charge ;
- des pseudo-fréquences d'oscillation f'_2 et f_2 (rapport entre f'_2 et f).

On remarquera dès à présent que la fréquence de résonance du circuit extérieur au transistor est commuté par ce dernier de $f_2 < f$ (période de saturation) à $f'_2 > f$ (période de blocage)

- Influence du facteur de qualité

● Si l'amortissement est trop important (Q_L trop faible), la tension aux bornes de C_1 ne pourra pas atteindre la valeur u_{CEsat} à la fin de la période de blocage (**fig. 16** et courbe c de la **fig. 15**).

Il subsiste donc une certaine tension U_{Cx} aux bornes de C_1 à l'instant où le transistor est remis en conduction. C_1 devra par conséquent se décharger de U_{Cx} vers U_{CEsat} , ce qui

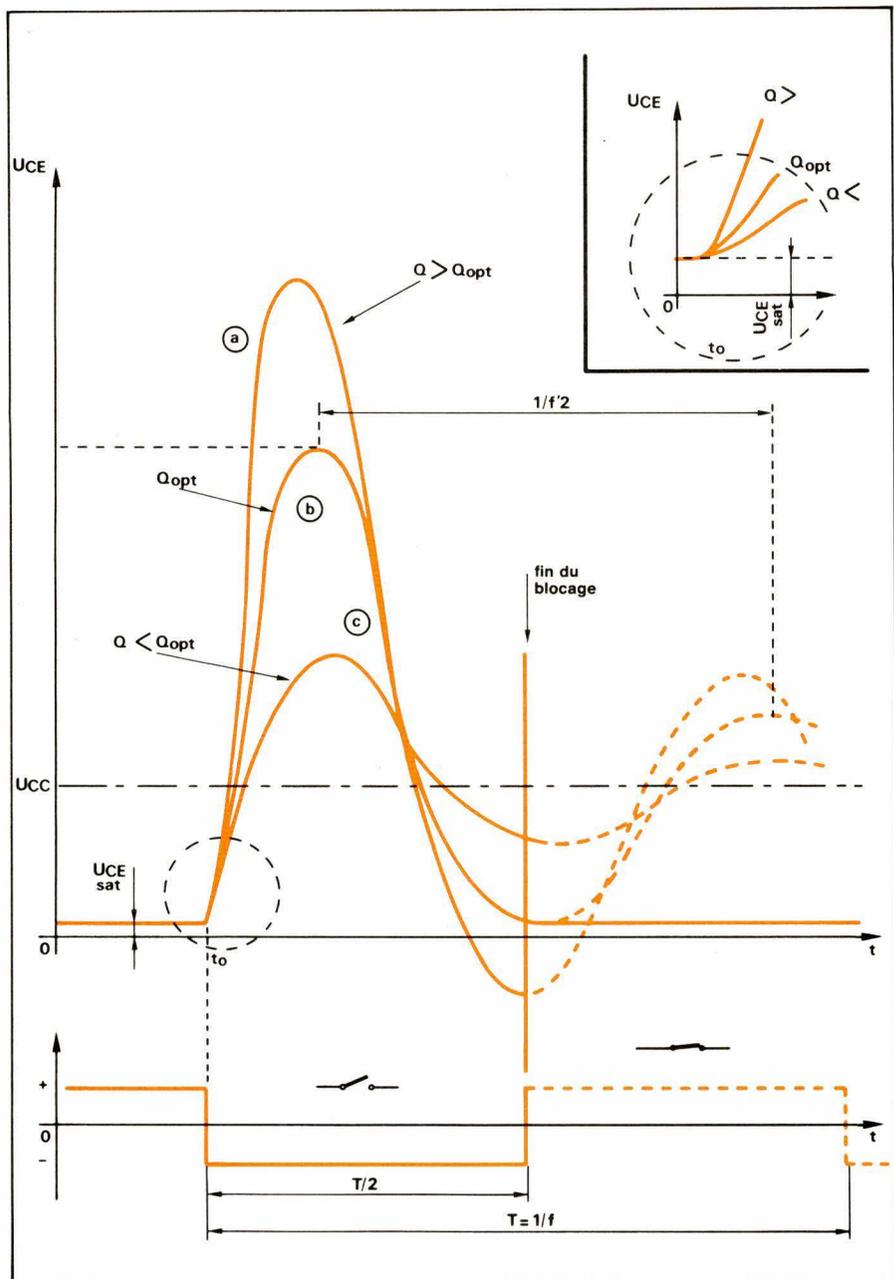


Fig. 15. - A l'instant de blocage t_0 , le circuit de charge devient le siège d'un transitoire d'oscillation à la pseudo-fréquence $f'_2 f$, qui fait apparaître une tension u_{CE} dont l'allure de variation dépend de Q_L . Pour un amortissement correct (courbe b), u_{CE} atteint U_{CEsat} à la fin de la période de blocage avec une pente nulle. La montée de u_{CE} au début du blocage est également déterminée par Q_L .

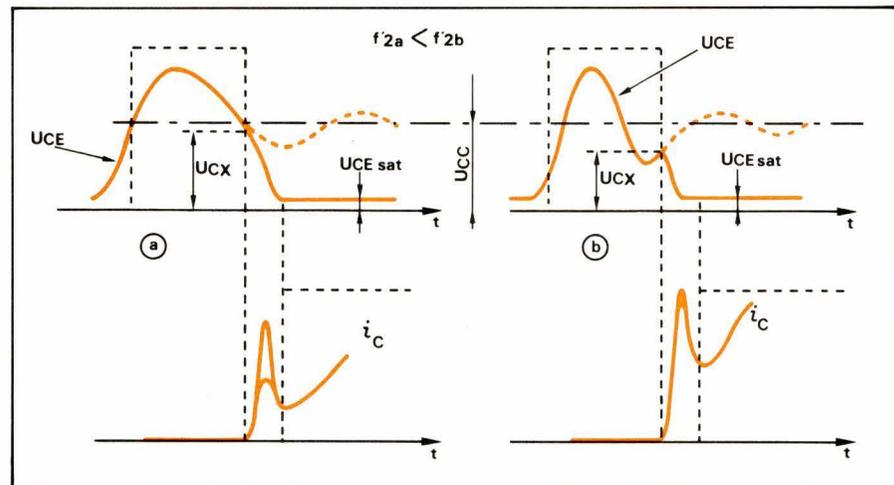


Fig. 16. - Si Q_L est trop faible, il subsiste une tension U_{Cx} à la fin de la période de blocage, d'où une pointe de courant de décharge. Pour une valeur donnée de Q_L , la courbe u_{CE} est différente selon la pseudo-fréquence d'oscillation f'_2 .

provoque une dissipation de puissance (éq. 6).

$$P_{dc1} = \frac{1}{2} C_1 (U_{CX} - U_{CEsat})^2 \cdot f \quad (6')$$

accompagnée d'une crête transitoire du courant i_c traversant l'interrupteur.

Selon la valeur de la pseudo-fréquence d'oscillation f'_2 , la tension U_{CE} varie selon les courbes a ou b de la figure 16.

● Si l'amortissement est trop faible (Q_L trop grand), la tension oscillante peut devenir négative (fig. 17 et courbe a de la fig. 15) au début de la mise en conduction du transistor.

Ce dernier peut alors fonctionner dans le mode inversé (jonction base-collecteur polarisée dans le sens passant, jonction base-émetteur dans le sens bloquant).

Ceci se traduit par une crête de courant négative.

De plus, une valeur élevée de Q_L peut donner lieu à une surtension importante.

Dans certaines conditions, ceci peut entraîner la destruction du transistor si des précautions adéquates ne sont pas prises (Bibl. 8).

● Pour un amortissement optimal et une pseudo-fréquence de résonance f'_2 correcte, la tension oscillante peut atteindre exactement U_{CEsat} à la fin du blocage du transistor, et ceci avec une pente du_{CE}/dt nulle (fig. 18 et courbe b de la fig. 15).

La figure 19 résume les trois cas examinés ci-dessus.

Il faut encore remarquer qu'un facteur de qualité relativement élevé permettra d'obtenir une bonne réjection des harmoniques, dont celles de rang pair (harmonique 2) sont prédominantes.

La figure 20 montre les formes d'ondes idéales de u_{CE} , de i_c et du courant i_L dans la charge, ce dernier étant sinusoïdal à la fréquence de commutation $f = 1/T$ pour une valeur suffisamment élevée de Q_L .

Le courant i_L est déphasé d'un angle φ par rapport au signal de commutation u_E .

La comparaison des courbes a et b de la figure 3 et des courbes b et c de la figure 19 illustre bien la dualité qui existe entre les modes de fonctionnement en classe C et en classe E :

– En classe C, un courant impulsionnel produit aux bornes du circuit

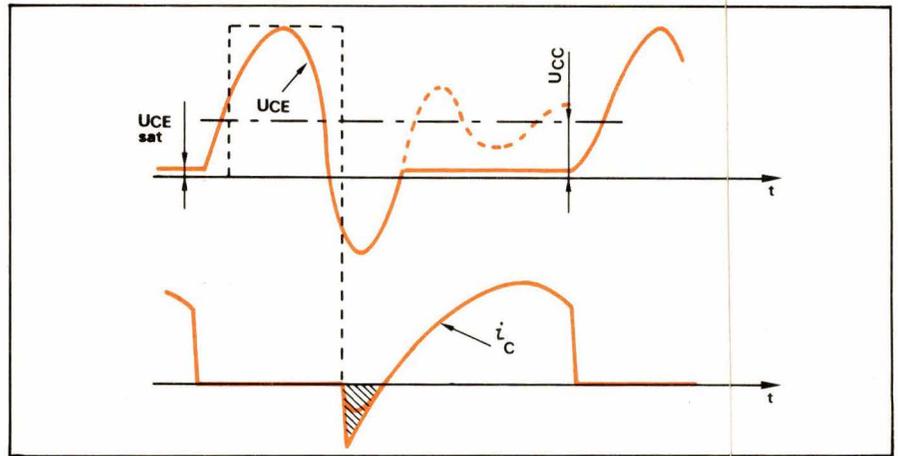


Fig. 17. – Pour une valeur trop élevée de Q_L , la tension oscillante devient négative : le transistor fonctionne dans le mode inversé avec apparition d'une pointe de courant négative.

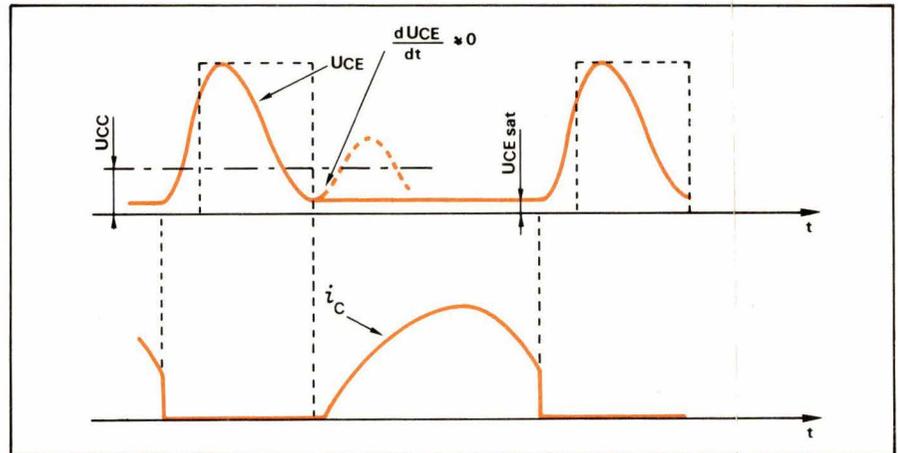


Fig. 18. – Pour un amortissement optimal et une pseudo-fréquence de résonance f'_2 correcte, U_{CE} atteint la valeur U_{CEsat} à la fin du blocage avec une pente nulle. Le courant i_c croît lentement au début de la mise en conduction du transistor.

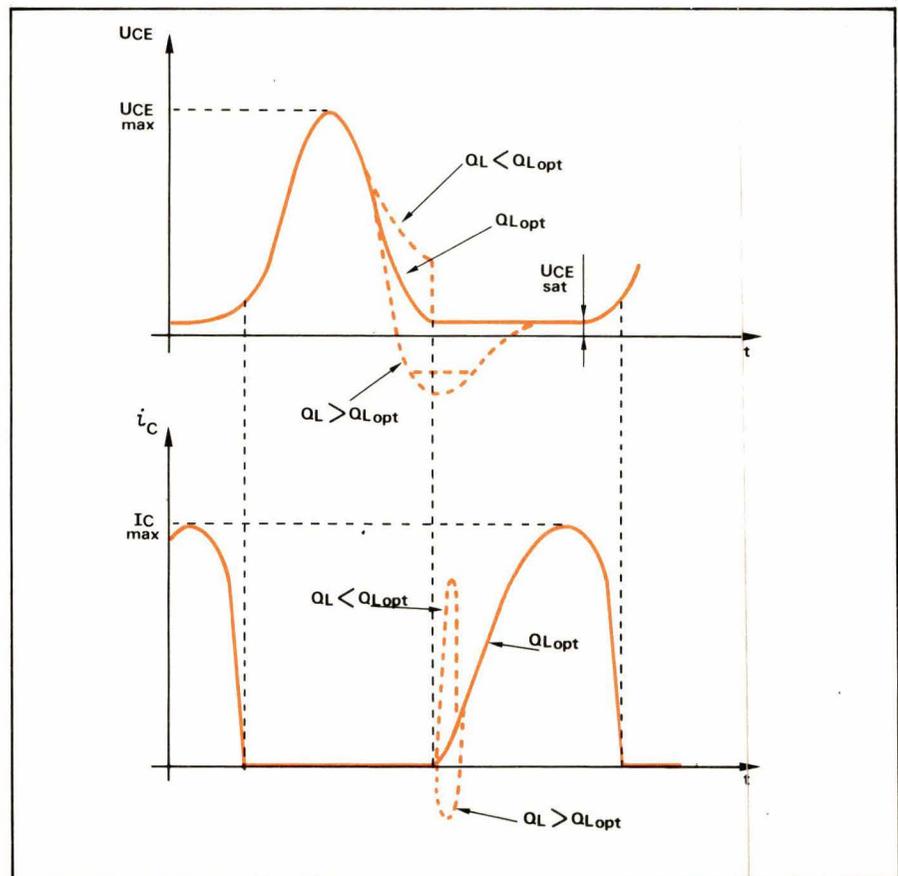


Fig. 19. – Selon la valeur de Q_L , les formes d'onde de u_{CE} et de i_c sont différentes.

de charge (fig. 2) une tension $u_{CE} = u_{ZL}$ sinusoïdale ;

– En classe E, des impulsions de tension u_{CE} forcent un courant i_L sinusoïdal dans le circuit de charge.

Conclusions

Le fonctionnement optimal du montage sera assuré pour des valeurs bien déterminées des éléments du circuit.

Le choix du facteur de qualité en charge Q_L résultera d'un compromis entre les considérations de rendement et de contenu en harmoniques du signal de sortie.

Les considérations développées dans les paragraphes qui précèdent permettent de dire qu'il existe une

Bibliographie

- (1) J. De Neef : L'Amplification HF de puissance (Electronique Applications, n° 6 – 1978, p. 107-117).
- (2) T.M. Scott : Tuned Power Amplifiers (IEEE Transactions on Circuit Theory, Sept. 1964, p. 385-389) - Vol. CT-11.
- (3) R. Hejhall : Systemizing RF Power Amplifier Design (Appl. Note AN-282 Motorola).
- (4) N.O. Sokal : Classe E - A New Class of High-Efficiency Tuned Single-Ended Switching Power Amplifiers (IEEE Journal of Solid-State Circuits, Vol. SC-10, n° 3, June 1975, p. 168-176).
- (5) D.R. Lohrmann : Amplifier has 85 % efficiency (Electronic Design Vol. 14, March 1, 1966, p. 38-43).
- (6) W.J. Chudobiak & D.F. Page : Frequency and Power limitations of Classe-D Transistor Amplifiers (IEEE Journal of Solid-State Circuits, vol. SC-4, Feb. 1969, p.25-37).
- (7) X. : Boost Class-D RF Amplifiers efficiency (Electronic Design, vol. 16, Jan 4, 1968, p. 96-99).
- (8) United State Patent n° 3.919.656, Nov. 11, 1975 : High-Efficiency Tuned Switching Power Amplifier – Inventors : Nathan O. Sokal, Alan D. Sokal.
- (9) G. Metzger & J.P. Vabre : Electronique des impulsions - Tome I : Circuits à constantes localisées (Ed. Masson & Cie, Paris, 1966).

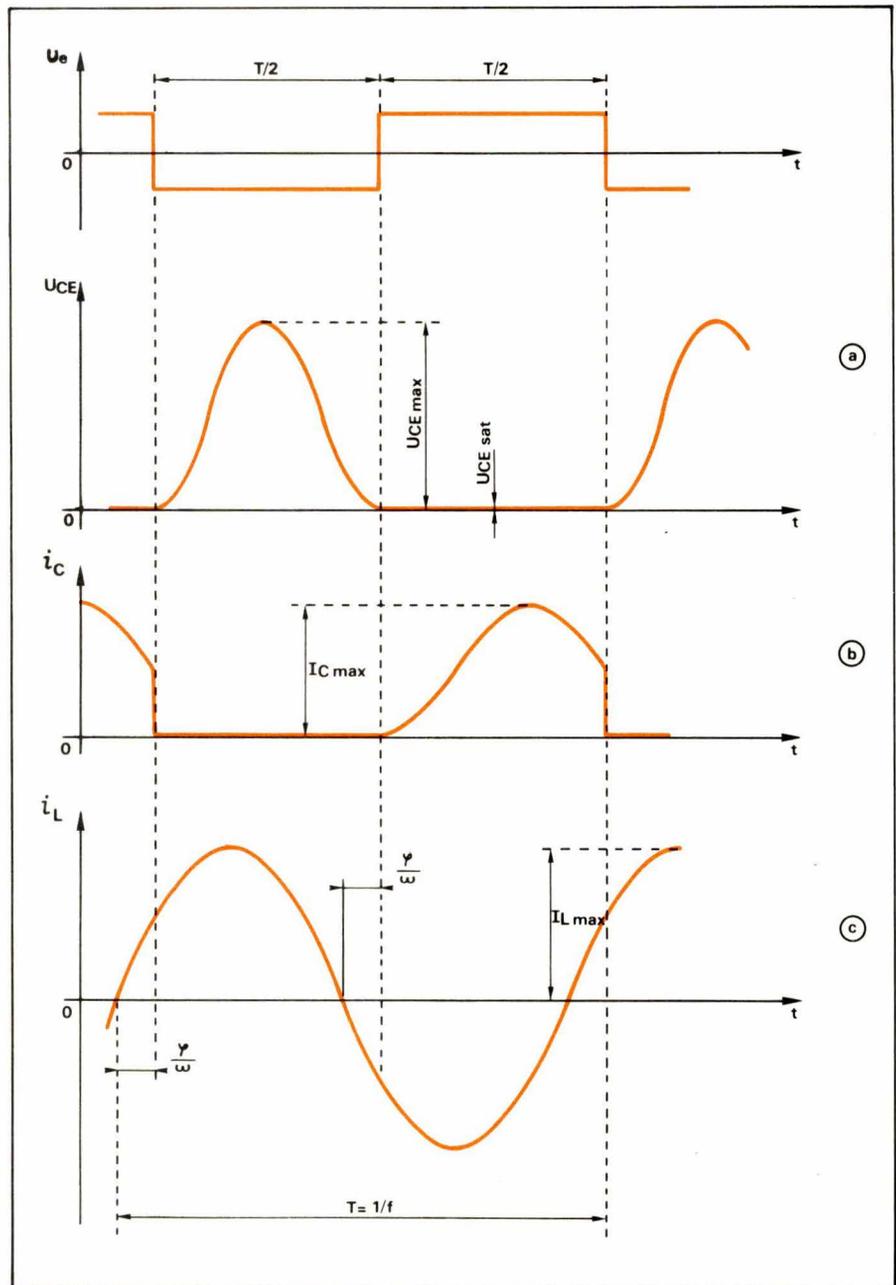


Fig. 20. – Dans le cas idéal, la forme du courant i_L dans la charge est une sinusoïde déphasée d'un angle φ par rapport au signal de commutation rectangulaire u_e .

corrélation entre la valeur de Q_L choisie et la valeur des éléments L_2 , C_1 et C_2 .

Il sera également intéressant d'examiner dans quelle mesure les caractéristiques propres du transistor commutateur (tensions de crête admissibles, temps de commutation, etc.) agissent sur les performances du système.

Dans la seconde partie de cette étude, nous exposerons les raisons

de base qui régissent la mise en équation de l'amplificateur classe E. On y trouvera les formules pour le calcul des éléments ainsi que le compte-rendu des vérifications et mesures effectuées au laboratoire d'électronique de l'I.S.I.B. dans le cadre des projets de fin d'études.

J. DE NEEF

Ingénieur industriel
Chargé de Cours
à l'Institut Supérieur Industriel
de l'Etat, à Bruxelles

Dans la première partie, nous avons exposé les idées de base et le fonctionnement physique de l'étage amplificateur HF en classe E.

Après un rappel des conditions qui régissent le comportement du circuit optimisé, nous nous proposons d'établir les relations fondamentales correspondantes. Nous disposerons ainsi de formules pratiques et fiables pour le calcul des éléments du circuit. Les sollicitations en tension et en courant du transistor de commutation retiendront également notre attention.

La procédure de calcul proposée sera appliquée à un montage expérimental dont les performances sont illustrées par quelques oscillogrammes.

L'amplification H.F. en classe E (II)

Les conditions de rendement optimal

Considérons le schéma de principe d'un étage en classe E (fig. 2-1).

La capacité totale C_1 se trouve en parallèle sur le transistor de commutation. Comme nous l'avons montré dans la première partie, la forme d'onde de la tension u_{CE} est déterminée :

- par l'interrupteur, lorsque celui-ci est à l'état passant ;
- par la réponse transitoire du circuit extérieur, lorsque le transistor est bloqué.

Rappelons que l'obtention d'un rendement de collecteur élevé est lié à la réalisation des trois conditions suivantes :

1° La montée de la tension u_{CE} lors du blocage du transistor doit être retardée jusqu'à ce que le courant i_C soit tombé à zéro.

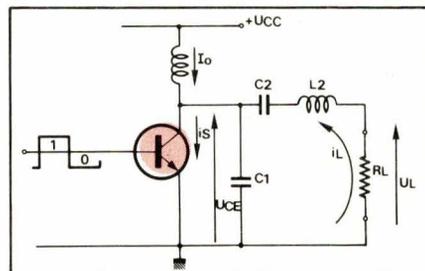


Fig. 2-1. - Schéma de principe d'un étage classe E avec transistor de commutation bipolaire $i_S = i_0 + i_L$.

2° La tension u_{CE} doit tendre vers $U_{CEsat} (\approx 0)$ à la fin de la période de blocage, c'est-à-dire, à l'instant de remise en conduction du transistor.

A ce moment, la pente de la courbe de décroissance de u_{CE} doit être nulle.

La tension u_{CE} est à chaque instant celle qui existe aux bornes de C_1 et sa forme d'onde sera une fonction du courant de charge i_L de cette capacité.

Les courants i_C dans le transistor et i_1 dans C_1 dépendent de la tension u_L , ou encore du courant i_L qui traverse cette dernière.

u_L et i_L sont à leur tour une fonction de u_{CE} .

Tous les paramètres sont donc interdépendants.

Nous nous proposons d'exprimer les tensions et courants dans le circuit en fonction du courant continu I_0 fourni par la source d'alimentation.

Le courant i_L est sinusoïdal

Nous supposons que le signal d'excitation d'entrée soit tel que les conditions de fonctionnement idéales ci-dessus soient remplies.

L'on pourrait étudier le comportement du circuit en analysant la ré-

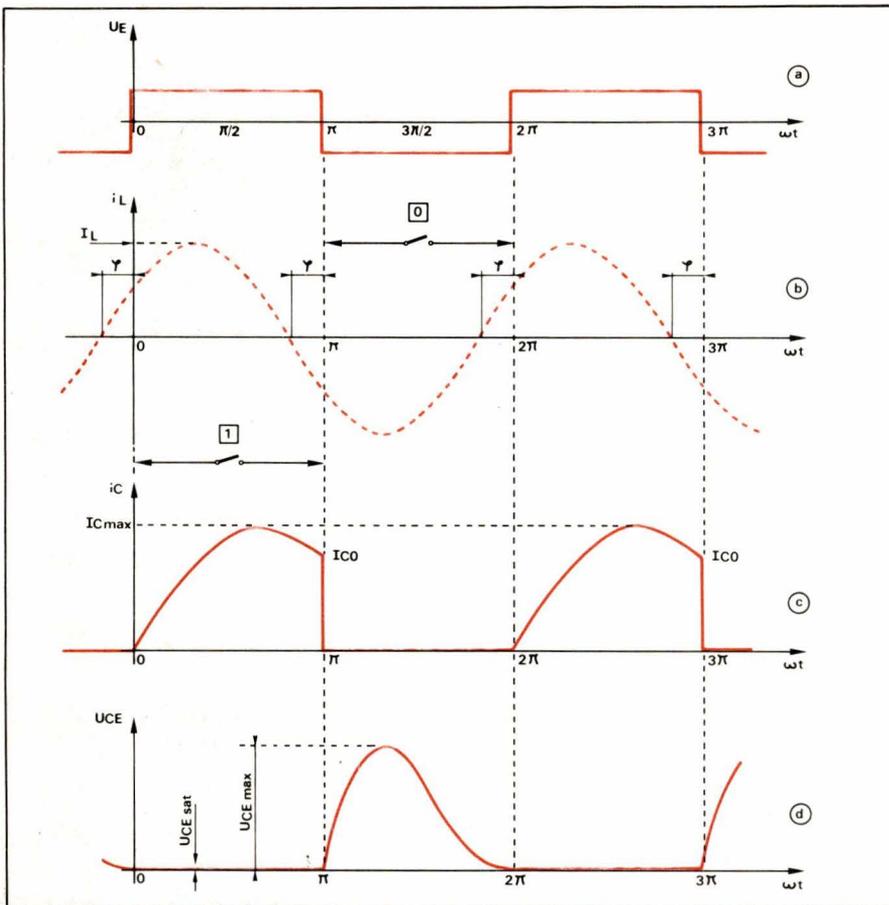


Fig. 2-2. - Les tensions et courants dans les conditions de travail optimales :

- a) signal de commande de base u_e à rapport cyclique 50 %,
- b) le courant i_L est supposé purement sinusoïdal, déphasé d'un angle φ (à déterminer) par rapport à u_e ,
- c) le courant i_C n'existe que dans les intervalles $2k\pi < \omega t < \pi(2k+1)$,
- d) la tension u_{CE} atteint U_{CEsat} avec une pente nulle à la fin de chaque période de blocage.

ponse transitoire de ce système du second ordre, à régime pseudo-périodique. Ceci conduirait, cependant, à des développements mathématiques très importants (bibl. 1-2). Une approche plus physique du problème permet d'établir entre les grandeurs qui déterminent le fonctionnement du système des relations à la fois simples et directement utilisables.

Prenons comme origine du temps l'instant où apparaît le front positif de la tension de commande u_e , et admettons les hypothèses simplificatrices suivantes (classe E optimisée, bibl. 2-1) :

- le rapport cyclique du signal de commande est de 50 % (fig. 2-2),
- le facteur de qualité en charge Q_L est suffisamment élevé pour que le courant i_L - et donc aussi la tension u_L - soient sinusoïdaux (pas de composantes harmoniques),
- les temps de commutation sont nuls.

Il existera un certain déphasage φ entre le courant sinusoïdal i_L et la tension de commande u_e , soit :

$$i_L = I_L \cdot \sin(\omega t + \varphi) \quad (2-1a)$$

et on aura par conséquent aussi :

$$u_L = I_L \cdot R_L \cdot \sin(\omega t + \varphi) = U_L \cdot \sin(\omega t + \varphi) \quad (2-1b)$$

Le déphasage φ sera encore celui qui existe entre i_L et l'origine de l'impulsion de courant de collecteur.

A la figure 2-2b, nous avons représenté la sinusoïde i_L avec un déphasage φ quelconque.

Les conditions de fonctionnement pendant le blocage du transistor interrupteur permettront de trouver les relations suivantes :

- la tension de collecteur (valeurs instantanée et de crête) en fonction de la capacité C_1 ;
- la valeur du déphasage φ qui assure que $u_{CE} = U_{CEsat}$ et $du_{CE}/dt = 0$ à la fin du blocage ;
- l'amplitude du courant I_L dans la charge.

Les particularités du courant de collecteur i_C (amplitude et forme d'onde) peuvent être calculées en in-

roduisant les conditions de fonctionnement en régime de saturation.

A partir des relations de base ainsi établies, on pourra trouver les formules pour la détermination des valeurs numériques des éléments C_1 , C_2 et L_2 du circuit, ainsi que les sollicitations en tension et en courant du transistor commutateur.

Le fonctionnement pendant le blocage

Le circuit série L_2CR_L présente, à la fréquence de commutation, une certaine réactance X , telle que :

$$Z_2 = R_L + jX$$

car sa fréquence de résonance f'_2 est différente de f .

Diagramme vectoriel des tensions

Le courant i_L étant supposé purement sinusoïdal, il produira aux bornes de la réactance X une tension u_x également sinusoïdale, mais déphasée de 90° par rapport à u_L .

La tension u_1 aux bornes de C_1 sera donc la somme vectorielle de u_L et de u_x , soit :

$$\vec{U}_1 = \vec{U}_L + \vec{U}_x = \vec{I}_L \cdot \vec{Z}_2 \quad (2-2)$$

Ceci peut encore s'écrire sous la forme :

$$u_1 = U_1 \cdot \sin(\omega t + \varphi_1) \quad (2-3)$$

avec

$$U_1 = I_L |Z_2| \quad (2-4)$$

$$|Z_2| = \sqrt{R_L^2 + X^2} \quad (2-5)$$

$$\varphi_1 = \varphi + \varphi_x \quad (2-6a)$$

$$\varphi_x = \arctg \left(\frac{X}{R_L} \right) \quad (2-6b)$$

La relation 2-2 devient finalement :

$$u_1 = U_L \sqrt{1 + \left(\frac{X}{R_L} \right)^2} \cdot \sin(\omega t + \varphi_1) \quad (2-7)$$

La tension u_1 est une tension hypothétique, car elle ignore la présence de l'interrupteur qui est manœuvré périodiquement, et qui impose à la tension $u_1 = u_{CE}$ une forme impulsionnelle (courbe d de la figure 2-2).

Moyennant quelques hypothèses simplificatrices, nous pouvons cependant admettre que l'amplitude U_1 de cette tension hypothétique sera égale à celle du terme fondamental

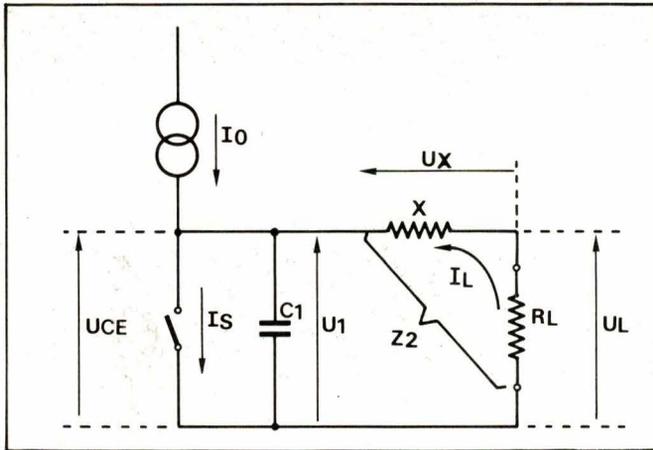


Fig. 2-3. — Schéma équivalent de la figure 2-1. Le courant sinusoïdal i_L fait apparaître aux bornes du transistor une tension hypothétique u_1 de même forme, mais déphasée d'un angle φ_x par suite de la réactance du circuit de charge à la fréquence de commande.

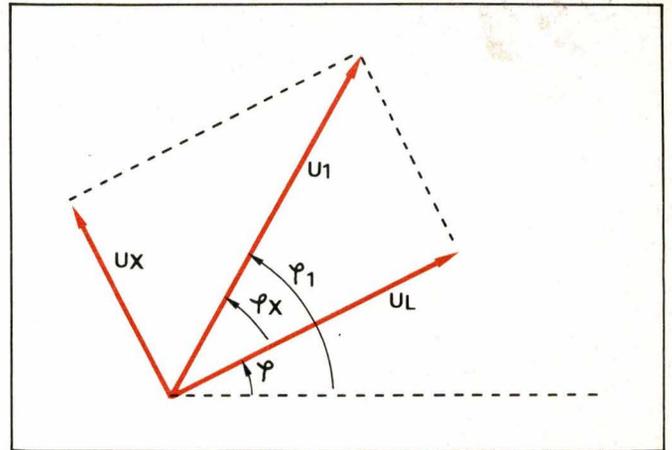


Fig. 2-4. — La tension U_1 est la somme vectorielle de U_L et de U_x .

du développement en série de Fourier de u_{CE} .

Le courant de charge de C_1

La bobine d'arrêt L_1 ne peut être traversée que par un courant continu I_0 fourni par la source d'alimentation. A la fin de la période de saturation ($\omega t = \pi$), et donc aussi à l'instant de blocage, un courant sinusoïdal i_L traverse les éléments L_2 , C_2 , R_L .

Pendant toute la durée du blocage, le courant i_s n'est autre que le courant i_1 qui charge la capacité C_1 .

Si le circuit L_2 , C_2 , R_L était inexistant, seul le courant I_0 chargerait C_1 à courant constant, ce qui ferait apparaître à ses bornes une tension en forme de rampe linéaire.

En régime établi, le courant alternatif i_L se ferme, via C_1 et s'ajoute par conséquent à I_0 pour constituer le courant de charge i_1 de C_1 , soit :

$$i_s = i_1 = I_0 + i_L$$

ou encore :

$$i_1 = I_0 + I_L \cdot \sin(\omega t + \varphi) \quad (2-8)$$

En nous référant aux schémas des figures de la première partie, le raisonnement qui précède conduit à y inverser le sens des flèches représentant le courant i_L .

La tension de collecteur

Dès l'instant de blocage, la tension u_{CE} est due à la charge de C_1 par le courant i_L , dont une fraction I_0 provient de la source d'alimentation qui servira également à fournir de l'énergie au système L_2 - C_2 . Nous aurons donc :

$$u_{CE} = \frac{1}{C_1} \int_{T/2}^t i_1 \cdot dt = \frac{1}{\omega C_1} \int_{\pi}^{\omega t} i_1 \cdot d(\omega t) \quad (2-9)$$

et en introduisant pour i_1 la relation (2-8), on trouve :

$$u_{CE} = \frac{1}{\omega C_1} [I_0(\omega t - \pi) - I_L [\cos(\omega t + \varphi) + \cos \varphi]] \quad (2-10)$$

expression valable entre $\omega t = \pi$ et $\omega t = 2\pi$.

A la fin de la période de blocage, ($\omega t = 2\pi$), lorsque le transistor est remis en conduction, on désire :

- que $u_{CE} = U_{CEsat} \approx 0$, et
- que la valeur U_{CEsat} soit atteinte avec une pente nulle.

La première condition, introduite dans 2-10, donne :

$$\frac{1}{\omega C_1} [I_0 \pi - 2 \cdot I_L \cdot \cos \varphi] = U_{CEsat}$$

d'où l'on tire :

$$\cos \varphi = \frac{\pi \cdot I_0 - \omega \cdot C_1 \cdot U_{CEsat}}{2 I_L}$$

Pratiquement, $\omega \cdot C_1 \cdot U_{CEsat} < \pi I_0$, ce qui permet d'écrire :

$$\cos \varphi = \frac{\pi I_0}{2 I_L}$$

La seconde condition s'obtient en écrivant que la dérivée de (2-10) :

$$\frac{du_{CE}}{d(\omega t)} = \frac{1}{\omega C_1} [I_0 + I_L \sin(\omega t + \varphi)] \quad (2-12)$$

doit être nulle, pour $\omega t = 2\pi$, (ou encore, pour $\omega t = 0$) soit :

$$I_0 + I_L \cdot \sin \varphi = 0$$

d'où

$$\sin \varphi = \frac{-I_0}{I_L} \quad (2-13)$$

Le déphasage entre i_L et u_{CE}

Les relations 2-11 et 2-13 donnent immédiatement

$$\operatorname{tg} \varphi = -\frac{2}{\pi}$$

ou encore :

$$\varphi = \operatorname{arc} \operatorname{tg} \left(-\frac{2}{\pi} \right) = -0,567 \operatorname{rad} = -32,48^\circ \quad (2-14)$$

$$\cos \varphi = 0,84356 \quad (2-15)$$

$$\sin \varphi = -0,537 \quad (2-16)$$

Comme l'angle φ est négatif, la courbe b de la figure 2-2 doit être décalée (fig. 2-5) :

On notera que, pour $\omega t = \pi$,

$$i_{L0} = -I_L \cdot \sin \varphi = +I_0$$

De même pour $\omega t = 0$ et $\omega t = 2\pi$, $i_L = I_0$.

L'amplitude du courant dans la charge

Pour $\omega t = 0$ ou 2π (début de la mise en saturation du transistor), théoriquement aucun courant ne tra-

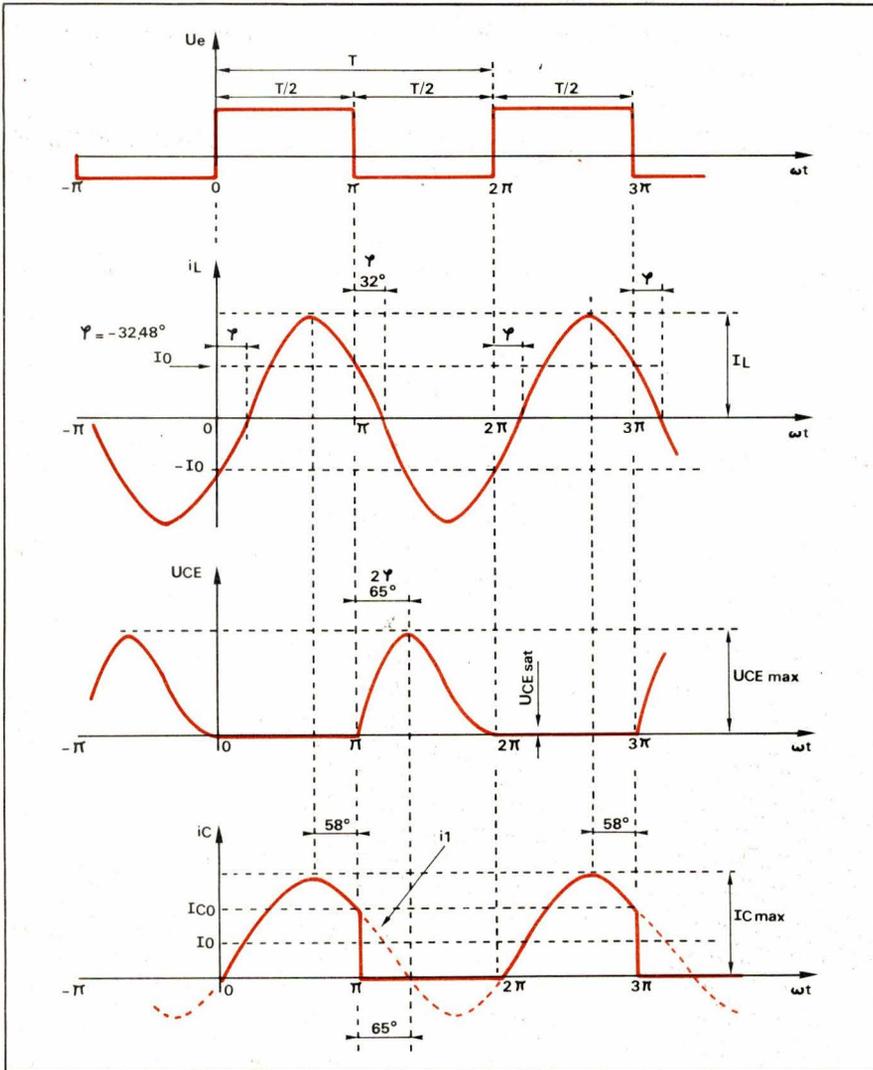


Fig. 2-5. — La figure 2-2 corrigée en ce qui concerne la courbe i_L en tenant compte du déphasage $\varphi = -32,48^\circ$. Entre $\omega t = \pi$ et $\omega t = 2\pi$, i_C est inexistant ; le courant i_1 (partie hachurée) dans C_1 fait apparaître la tension U_{CE} .

verse la capacité C_1 , soit $i_1 = 0$. La relation (2-8) donne alors, avec $\omega t = 0$ ou 2π et $\varphi = -32,48^\circ$:

$$I_L = 1,86621 I_0 \quad (2-17a)$$

Cette relation peut encore se déduire de (2-11) qui donne :

$$I_L = \frac{\pi I_0}{2 \cos \varphi} \quad (2-17b)$$

La tension U_{CE} dans les conditions idéales

La tension aux bornes du transistor est donnée par (2-10) dans laquelle nous remplaçons $\cos \varphi$ par 0,84356 et I_L par $1,8621 I_0$, d'où

$$U_{CE} = \frac{I_0}{\omega C_1} [\omega t - 1,57 - 1,8621 \cdot \cos(\omega t + \varphi)] \quad (2-18)$$

$$= \frac{I_0}{\omega C_1} \cdot F(\omega t),$$

valable pour $\pi \leq \omega t \leq 2\pi$

La fonction $F(\omega t)$ se compose :

- d'un terme linéaire en ωt
- d'un terme constant négatif
- et d'un terme cosinusoidal

La **figure 2-6** montre en trait plein l'évolution de $F(\omega t)$ dans l'intervalle d'existence π à 2π .

La **valeur de crête** de la tension de collecteur se produit à l'instant où la dérivée de U_{CE} s'annule. La relation (2-12) donne alors, en remplaçant I_L par sa valeur (éq. 2-17) :

$$\sin(\omega t + \varphi) = \sin \varphi \quad (2-19)$$

$$= \sin[(2k + 1)\pi - \varphi]$$

d'où :

$$\omega t + \varphi = (2k + 1)\pi - \varphi$$

et

$$(\omega t)_{\max} = (2k + 1)\pi - 2\varphi$$

$$= (2k + 1)180^\circ - 2(-32,48^\circ)$$

$$= 180^\circ + 65^\circ \quad (2-20)$$

Le maximum de U_{CE} se produit donc pour $\omega t = 65^\circ + 180^\circ$. (L'équation 2-19 admet une seconde solution de la forme $\omega t + \varphi = \varphi + 2k\pi$, soit $\omega t = 0$ et $\omega t = 2\pi$ qui correspond au minimum de U_{CE} , atteint à la fin de la période de blocage.)

La valeur de $U_{CE\max}$ se trouve en introduisant la valeur $\omega t = 1,13446$ rad dans (2-18), soit :

$$U_{CE\max} = 1,13446 \frac{I_0}{\omega C_1}$$

en supposant que C_1 se décharge jusqu'à la valeur zéro.

En réalité, U_{CE} atteint, à la fin de la période de blocage, la valeur $U_{CE\text{sat}}$, d'où :

$$U_{CE\max} = U_{CE\text{sat}} + 1,13446 \frac{I_0}{\omega C_1} \quad (2-21b)$$

La relation 2-18, ainsi que la courbe en trait plein de la **figure 2-6** montrent que la tension U_{CE} croît, au début de la période de blocage, avec une pente à l'origine non nulle.

Par suite du temps de décroissance non nul du courant i_C à la fin de la période de saturation qui précède, l'allure de la courbe U_{CE} en fonction du temps sera légèrement parabolique à l'origine (voir 3^e partie : « Pertes de commutation »).

Le fonctionnement en régime de saturation

Le **courant de collecteur** $i_s = i_C$ sera maximum à l'instant où le courant i_L passe par une valeur extrême, car la relation (2-8) devient maintenant :

$$i_C = I_0 + I_L \quad (2-22)$$

et le maximum aura lieu pour $di_C/d(\omega t) = di_L/d(\omega t) = 0$.

Avec $i_L = I_L \cdot \sin(\omega t + \varphi)$, cette condition conduit à :

$$\cos \varphi \cdot \sin \omega t - \sin \varphi \cdot \cos \omega t = 0$$

Le maximum de i_C correspond à :

$$\text{tg}(\omega t) = \frac{\cos \varphi}{\sin \varphi} = -1,5709$$

(avec $\varphi = -32,48^\circ$)

et, par conséquent :

$$(\omega t) = \text{arc tg}(-1,5709) + k\pi \quad (2-23)$$

$$= -57,52^\circ + k \cdot 180^\circ$$

Les valeurs de (ωt) qui correspondent à $I_{C\max}$ sont donc $-57,52^\circ$, $180^\circ - 57,52^\circ$, $360^\circ - 57,52^\circ$, etc.

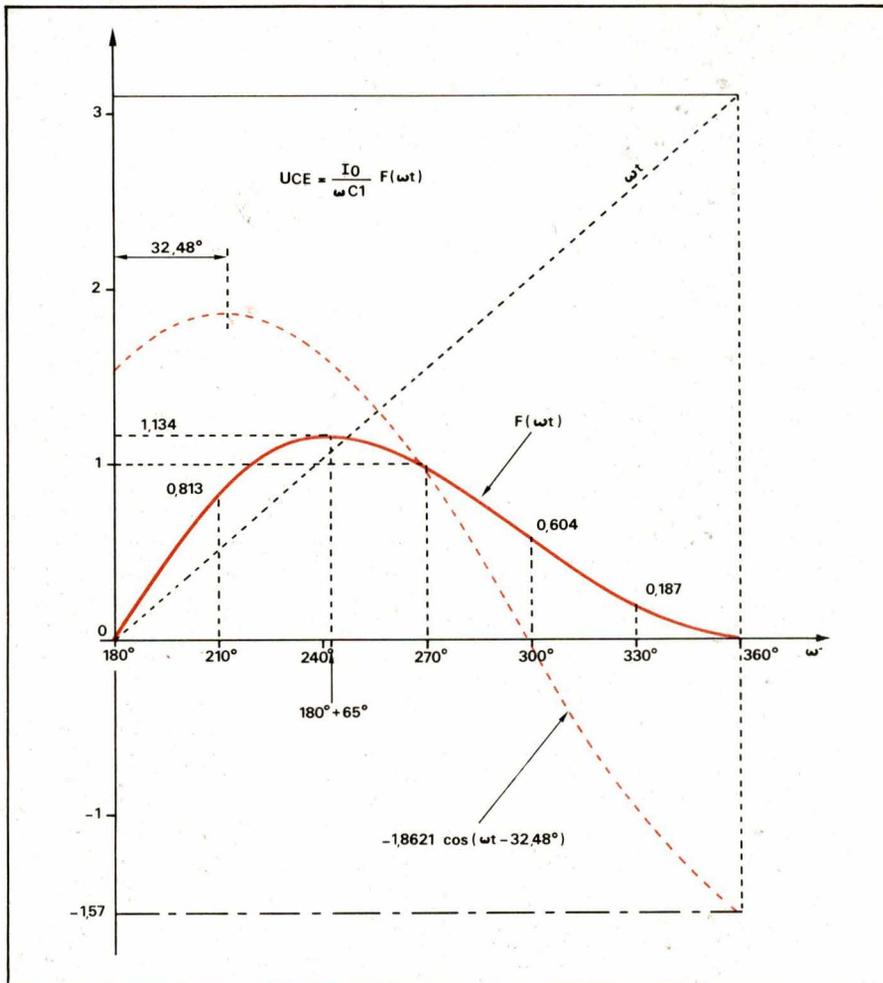


Fig. 2-6. — La fonction $F(\omega t)$ en trait plein, et ses trois composantes.

Le courant i_c n'existe que pendant les intervalles compris entre $\omega t = 0$ et $\omega t = \pi$ et d'une manière générale, pour $2k\pi \leq \omega t \leq (2k + 1)\pi$.

En introduisant dans 2-22 la valeur $\omega t = 180^\circ - 57,52^\circ$ et $\varphi = -32,48$, soit $\omega t + \varphi = 90^\circ$, on trouve :

$$I_{Cmax} = I_o + I_L$$

ou encore

$$I_{Cmax} = 2,8621 I_o \quad (2-24)$$

— A la fin de la période de saturation ($\omega t = \pi$ ou $[(2k + 1)\pi]$), le courant de collecteur est :

$$I_{co} = I_o - 1,8621 I_o \cdot \sin \varphi$$

soit, tout simplement :

$$I_{co} = 2 I_o \quad (2-25)$$

(La présence d'harmoniques dans i_L conduira toujours à une valeur légèrement plus grande que $2I_o$).

La photo A montre les oscillogrammes de i_{c2} , i_L et U_{CE} , relevés sur un montage expérimental optimisé à 500 kHz, avec une tension de commande de 5 V crête-à-crête à l'entrée (fig. 2-13), rapport cyclique 50 %.

Calcul des éléments du circuit

1° La bobine d'arrêt L_1

Le but de cette bobine est de forcer un courant continu dans ce circuit, ce qui impose la condition :

$$L_1 \geq \frac{10}{\omega^2 \cdot C_1} \text{ ou } L_1 \geq \frac{50}{Q_L} L_2 \quad (2-26)$$

2° Valeur de L_2

La valeur de L_2 sera déterminée par le choix du facteur de surtension en charge :

$$Q_L = \frac{\omega L_2}{R_L}$$

Une valeur élevée de Q_L assure une bonne réjection des harmoniques, tandis qu'une faible valeur de Q_L contribue à un rendement élevé (Bibl. 2-2).

On aura par conséquent une assez grande liberté dans le choix de Q_L , mais comme nous l'avons déjà montré dans la première partie de cette étude, une valeur trop petite de Q_L ne permettra pas à u_{CE} d'atteindre la tension de saturation à la fin de la période de blocage.

Pratiquement, on pourra adopter pour Q_L des valeurs comprises entre 4 et 12 et on calculera L_2 par la relation :

$$L_2 = \frac{Q_L \cdot R_L}{\omega} \quad (2-27)$$

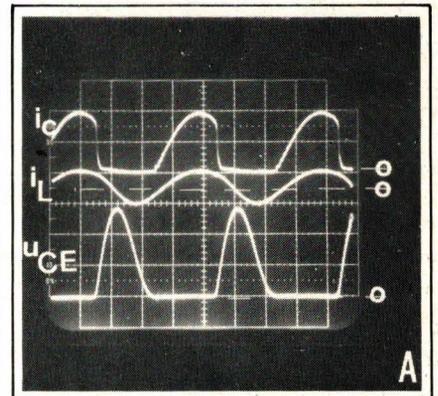


Photo A. — Oscillogrammes relevés sur le montage de la figure 2-13, calculé et optimisé à 500 kHz — $U_{CC} = 15 \text{ V}$; $R_L = 50 \Omega$. Echelles : i_c : 0,2 A/div ; i_L : 0,5 A/div ; U_{CE} : 20 V/div.

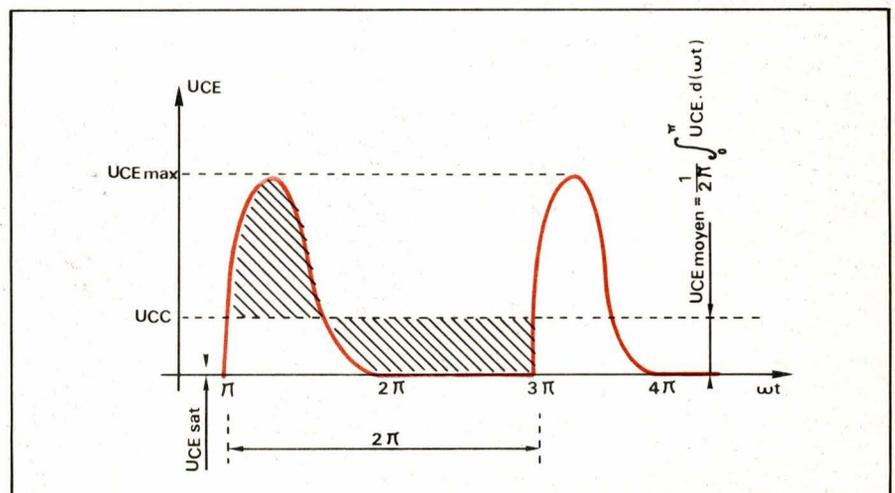


Fig. 2-7. — En négligeant U_{CEsat} , la valeur moyenne des impulsions de tension collecteur est égale à la tension d'alimentation U_{CC} ; sa valeur de crête atteint approximativement la valeur $3,5 U_{CC}$.

3° Valeur de C_1

Si l'on néglige la chute de tension ohmique aux bornes de la bobine d'arrêt L_1 , on peut dire que la valeur moyenne de u_{CE} sera égale à la tension d'alimentation, moins la tension de saturation du transistor (**fig. 2-7**), soit :

$$U_{CC} - U_{CEsat} = \frac{1}{2\pi} \int_{\pi}^{2\pi} u_{CE} \cdot d(\omega t)$$

(Les limites d'intégration π et 2π sont déterminées par le domaine d'existence de u_{CE} .)

En remplaçant u_{CE} par sa valeur donnée par (2-18) on trouve, avec $\sin \varphi = -0,537$

$$U_{CC} - U_{CEsat} = \frac{I_o}{\omega \cdot \pi \cdot C_1}$$

d'où :

$$\omega C_1 = \frac{I_o}{\pi(U_{CC} - U_{CEsat})} \quad (2-28)$$

Nous nous proposons de trouver une expression de C_1 en fonction de la résistance de charge R_L .

Pour cela nous allons exprimer le courant continu I_o fourni par l'alimentation en fonction de la tension U_{CC} et de R_L .

La puissance fournie par l'alimentation :

$$P_o = U_{CC} \cdot I_o = P_d + P_s$$

En ne tenant pas compte des pertes dues à la commutation.

La puissance dissipée :

$$P_d = U_{CEsat} \cdot I_{Cmoy} = U_{CEsat} \cdot I_o$$

La puissance utile HF :

$$P_s = P_o - P_d = I_o (U_{CC} - U_{CEsat}) \quad (2-29a)$$

ou encore, en fonction de I_L et de R_L :

$$P_s = I_{Leff}^2 \cdot R_L = \frac{1}{2} I_L^2 \cdot R_L \quad (2-29b)$$

En égalant les deux dernières expressions et en remplaçant I_L par $1,8621 I_o$, on trouve :

$$I_o (U_{CC} - U_{CEsat}) = \frac{1}{2} I_o^2 (1,8621)^2 R_L \\ = 1,7337 I_o^2 \cdot R_L$$

d'où :

$$I_o = 0,5768 \frac{U_{CC} - U_{CEsat}}{R_L} \quad (2-30)$$

L'étage de sortie étudié constitue donc, pour la source d'alimentation U_{CC} une charge qui peut être assimilée à une **résistance en continu**, R_o , telle que :

$$R_o = \frac{U_{CC}}{I_o} = 1,7337 R_L \frac{1}{1 - \frac{U_{CEsat}}{U_{CC}}} \quad (2-31a)$$

Et, si $U_{CEsat} \ll U_{CC}$, on peut adopter la relation pratique suivante :

$$R_o \ll 1,74 R_L \quad (2-31b)$$

En reprenant la relation (2-28) et en négligeant encore U_{CEsat} , la valeur de C_1 peut se calculer en fonction de R_L par la formule :

$$C_1 = \frac{1}{\pi \cdot \omega \cdot R_o} = \frac{0,1836}{\omega \cdot R_L} \quad (2-32a)$$

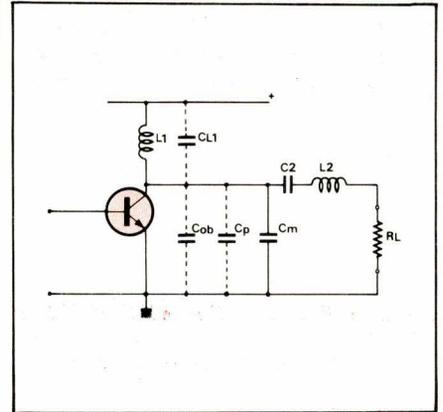


Fig. 2-9. — La capacité totale C_1 est constituée par une capacité matérielle C_m à laquelle s'ajoutent toutes les capacités parasites du circuit.

Il faut bien remarquer que les résultats ci-dessus ont été obtenus en ignorant l'existence d'harmoniques dans le courant i_L , ce qui supposerait Q_L très grand.

Si cette condition n'est pas réalisée, une valeur de C_1 légèrement supérieure s'avère nécessaire pour arriver à annuler la tension à ses bornes à l'instant de blocage du transistor.

Dans la plupart des cas, la valeur de Q_L sera comprise entre 4 et 12, et la relation suivante donne alors une valeur de C_1 qui ne diffère de quelques % de la valeur optimale résultant d'une mise au point expérimentale du montage :

$$C_1 = \frac{0,2}{\omega \cdot R_L} \quad (2-32b)$$

Alan D. Sokal (Bibl. 1-4) propose une formule qui contient un coefficient de correction fonction de Q_L :

$$C_1 = K_c \frac{0,1836}{\omega R_L} \quad (2-32c)$$

avec :

$$K_c = 1 + \frac{0,81 Q_L}{Q_L^2 + 4}$$

La **figure 2-8** permet de trouver la valeur de K_c pour des valeurs de Q_L comprises entre 3 et 10.

Remarque :

La bobine d'arrêt L_1 possède une certaine capacité propre C_{L1} qui s'ajoute à la capacité de sortie C_{ob} du transistor et à l'ensemble des capacités parasites C_p du câblage.

La capacité totale C_1 nécessaire sera donc la somme (**fig. 2-9**).

$$C_1 = C_{L1} + C_{ob} + C_p + C_m$$

C_m = capacité matérielle d'appoint, qui devra être à faibles pertes à la fréquence de travail considérée.

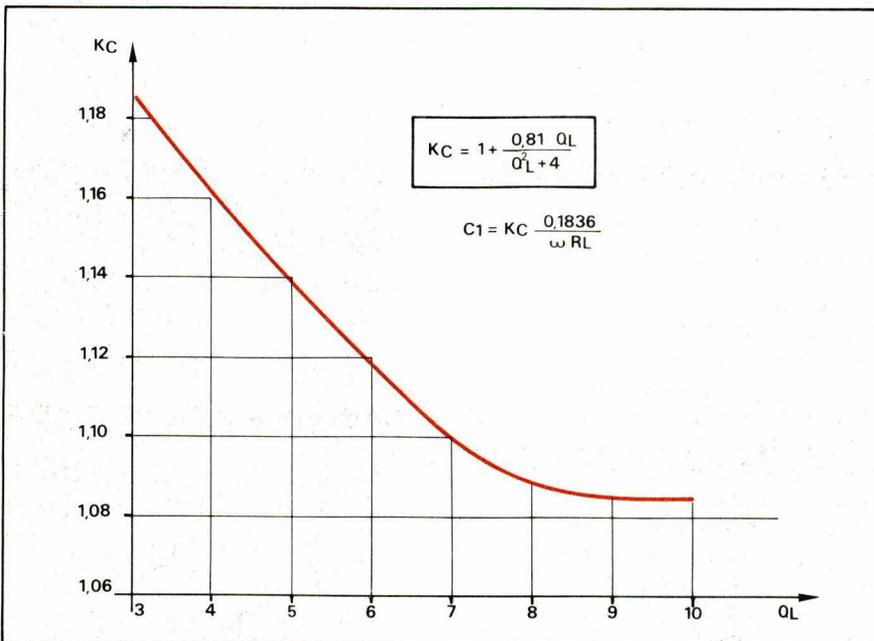


Fig. 2-8. — Le coefficient de correction K_c pour le calcul de C_1 varie entre 1,19 et 1,07 pour $3 < Q_L < 8$.

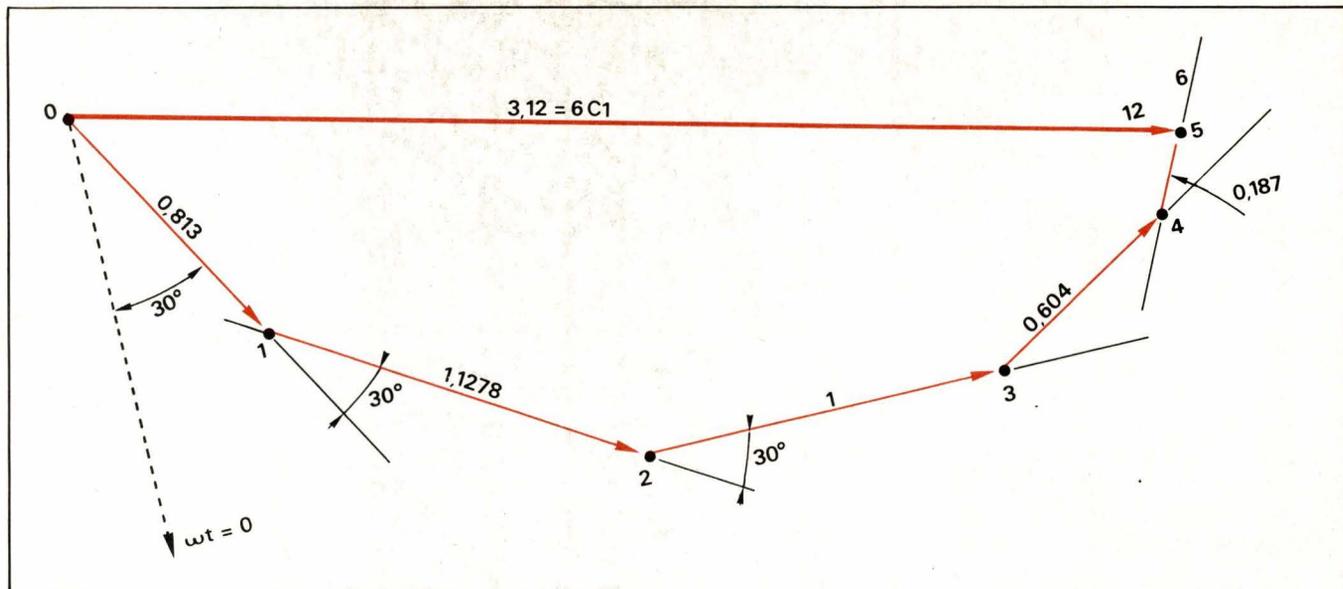


Fig. 2-10. — Le calcul graphique du terme fondamental c_1 du développement en série de Fourier des impulsions de tension collecteur.

Si le montage doit fonctionner à haute fréquence, la somme des trois premiers termes du second membre de C_1 pourrait déjà dépasser la valeur de C_1 calculée par l'une des relations (2-32).

Dans ce cas, l'on devra donner à L_1 une valeur inférieure à celle qui correspond à la condition (2-26), ce qui conduit à une valeur de C_1 supérieure, selon la relation suivante, proposée par N.O. & A.D. Sokal (Bibl. 2-4) :

$$C_1 = \frac{0,1836}{\omega \cdot R_L} K_c + \frac{0,7}{\omega \cdot L_1} \quad (2-32d)$$

4° La réactance du circuit de charge

L'amplitude de la fondamentale de la tension pulsée de collecteur n'est autre que celle de la tension u_1 , somme vectorielle de u_L et de u_x (voir éq. 2-2, 2-6 et fig. 2-4).

Le développement en série de Fourier de u_{CE} (éq. 2-18) donne, pour le terme constant :

$$U_{CE moy} = U_{CC} - U_{CE sat} = \frac{I_o}{\pi \cdot \omega \cdot C_1} \quad (2-33)$$

L'amplitude de la fondamentale est :

$$U_{CE1} = U_1 = \frac{0,521 I_o}{\omega \cdot C_1} \quad (2-34)$$

(Cette valeur peut être calculée en utilisant les formules classiques de l'analyse harmonique). La figure 2-10 montre comment on trouve le coefficient du terme fondamental de la fonction périodique $U_{CE} = F(\omega t)$

dont on a la représentation graphique à la figure 2-6.

On prend 12 intervalles égaux (de 30°) qui découpent une période complète (360°), et on considère les quantités $F_0(\omega t), F_1(\omega t), \dots, F_6(\omega t), \dots, F_{12}(\omega t)$ comme des vecteurs dans le plan, formant avec l'axe horizontal des ωt les angles $30^\circ, 60^\circ, 90^\circ, 120^\circ, \dots, 360^\circ$.

On peut montrer (Bibl. 2-3) que la longueur du vecteur résultant 0-12 donne, — à l'échelle du dessin — six fois la valeur du coefficient C_1 du terme fondamental du développement en série de Fourier.

(Pour trouver le coefficient du terme correspondant à l'harmonique 2, deux vecteurs consécutifs, au lieu de faire entre eux un angle de 30° , feraient entre eux l'angle de 60° , et ainsi de suite). En décalant la courbe de la figure 2-6 de 180° , $F(\omega t) = 0$ pour $\omega t = 0$: le premier vecteur, suivant la direction $\omega t = 0$ est donc nul. De même, les vecteurs « 6 », « 7 », ... « 12 » sont nuls puisque la fonction $F(\omega t)$ est nulle dans l'intervalle 2π à 3π .

Le vecteur 0-12 mesure, à l'échelle du dessin, 3,12 unités, d'où le coefficient :

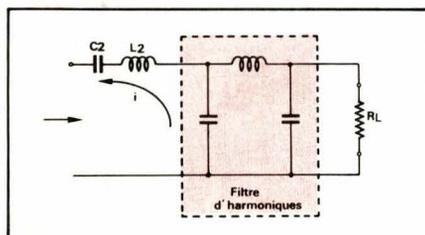


Fig. 2-11. — Un filtre inséré entre les éléments $L_2 C_2$ et R_L permet de réduire les harmoniques de la tension aux bornes de la charge.

$$C_1 = \frac{3,12}{6} = 0,52$$

(Le calcul analytique conduit à $C_1 = 0,521$).

On aura par conséquent :

$$U_{CE1} = U_1 = \frac{0,521 I_o}{\omega C_1} \quad (2-34b)$$

La relation 2-7 devient alors, combinée avec 2-4 et $\omega C_1 = 0,1836/R_L$:

$$1,8621 I_o \cdot R_L \sqrt{1 + \left(\frac{X}{R_L}\right)^2} = \frac{0,521 I_o \cdot R_L}{0,1836}$$

d'où

$$\frac{X}{R_L} = 1,15 = \text{tg } \varphi_x$$

Par conséquent :

$$\varphi_x = 49^\circ$$

La fondamentale de U_{CE} est donc déphasée d'un angle $\varphi_x = \varphi + \varphi_x = -32,48^\circ + 49^\circ = +16,52^\circ$ par rapport à u_e .

$$X = 1,1525 R_L \quad (2-35)$$

et

$$1 + \left(\frac{X}{R_L}\right)^2 = 1,524 \quad (2-36)$$

5° Valeur de C_2

La valeur de C_2 doit être telle que le circuit série $L_2 C_2 R_L$ présente, à la fréquence de commande, la réactance calculée ci-dessus, soit :

$$\omega L_2 - \frac{1}{\omega C_2} = X = 1,1525 R_L$$

d'où :

$$\frac{1}{\omega C_2} = \omega L_2 \left[1 - \frac{1,1525 R_L}{\omega L_2} \right]$$

et avec $Q_L = \omega L_2 / R_L$ on trouve :

$$C_2 = \frac{1}{\omega^2 L_2} \left[\frac{1}{1 - \frac{1,1525}{Q_L}} \right]$$

$$= \frac{1}{\omega_2 L_2} \left[1 + \frac{1,1525}{Q_L - 1,1525} \right] \quad (2-37)$$

Cette dernière relation fournit une condition pour le facteur de surtension en charge. En effet, une valeur de C_2 positive impose la condition :

$$Q_{Lmin} \geq 1,1525$$

Il faut remarquer ici que les coefficients numériques ont été obtenus en considérant un fonctionnement idéalisé, avec un courant i_L purement sinusoïdal. Les inventeurs du procédé Classe E (Bibl. 2-4) préconisent les valeurs suivantes :

$$Q_{Lmin} \geq 1,7879 \text{ (solution exacte dans des conditions non idéales)}$$

et

$$Q_{Lmin} \geq 2,08 \text{ (résultat expérimental)}$$

On calculera de préférence la valeur de C_2 par la relation suivante, qui contient des coefficients numériques résultant de mesures effectuées au laboratoire :

$$C_2 = \frac{1}{\omega^2 L_2} \left[1 + \frac{1,15... 1,42}{Q_L - (1,79... 2,08)} \right] \quad (2-38a)$$

Ou encore, avec $\omega L_2 = R_L \cdot Q_L$

$$C_2 = \frac{1}{\omega \cdot R_L Q_L} \left[1 + \frac{1,15... 1,4}{Q_L - (1,8... 2)} \right] \quad (2-38b)$$

En remarquant que $\omega R_L = 0,1836 / C_1$ (éq. 2-32a), on trouve encore :

$$C_2 = C_1 \frac{5,447}{Q_L} \left[1 + \frac{1,15... 1,42}{Q_L - (1,8... 2)} \right] \quad (2-38c)$$

Si un **filtre d'harmoniques** à capacité à l'entrée (fig. 2-11) doit être inséré entre le circuit $L_2 C_2$ et la charge R_L , des courants harmoniques plus importants traverseront $L_2 C_2$. Il faudra dans ce cas prendre pour C_2 une valeur plus élevée que celle calculée par l'une des relations (2-38), et il faudra également adopter une valeur plus élevée de Q_{Lmin} .

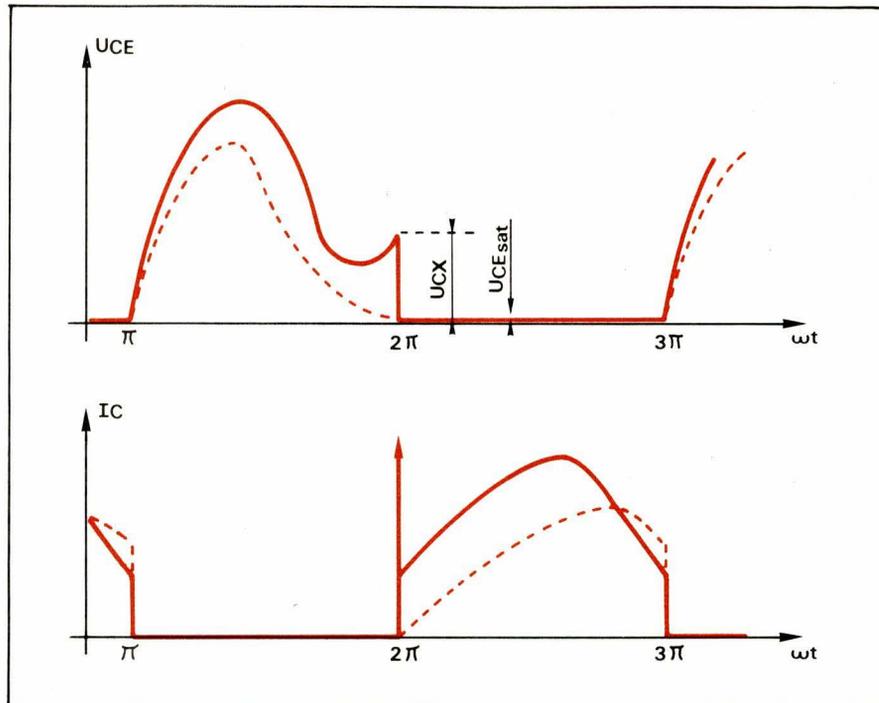


Fig. 2-12. — a) Si la tension U_{CE} n'est pas nulle à la fin de la période de blocage, la décharge de C_1 donne lieu à une impulsion de Dirac en courant, avec dissipation d'énergie correspondante.

6° Détermination de la résistance de charge

La puissance utile P_S dépend de U_{CC} et de R_L (éq. 2-29) :

$$P_S = \frac{1}{2} |I_L|^2 \cdot R_L = I_o (U_{CC} - U_{CEsat})$$

d'où :

$$R_L = \frac{2P_S}{|I_L|^2} = 0,577 \frac{P_S}{|I_o|^2}$$

et avec :

$$I_o = \frac{P_S}{U_{CC} - U_{CEsat}} \quad (2-39)$$

on trouve :

$$R_L = 0,577 \frac{(U_{CC} - U_{CEsat})^2}{P_S} \quad (2-40)$$

La **résistance de charge** ainsi déterminée en fonction de la tension d'alimentation et de la puissance HF, se compose en réalité :

- de la résistance d'utilisation (antenne par exemple), vue depuis les bornes d'entrée du circuit $L_2 C_2$, en tenant compte de la présence éventuelle d'un filtre d'harmoniques ;

- de la résistance de pertes série, à la fréquence de travail, des éléments L_2 et C_2 ;

- de la résistance équivalente représentant les pertes HF dans L_1 et C_1 .

Soit donc :

$$R_L = R_U + r_{L2} C_2 + r_{L1} + r_{C1}$$

Le plus souvent, la charge d'un

étage de puissance HF sera complexe, de la forme :

$$Z_L = R_L + jX_L$$

R_L et X_L pouvant varier avec la fréquence. La composante réactive X_L s'ajoute alors au circuit $L_2 C_2$.

L'étude tant expérimentale que théorique (Bibl. 2-5 & 6) de l'effet de la variation des paramètres sur le comportement et les performances d'un étage en classe E montre que le rendement est peu affecté par une variation qui ne dépasse pas 10 à 15 %.

La puissance qui intervient dans la relation (2-40) est la puissance totale HF fournie par le transistor à la résistance R_L définie ci-dessus.

7° Amplitude de la tension HF

L'amplitude U_L de la tension aux bornes de la charge est calculée par la relation (2-7) dans laquelle on remplace U_1 par sa valeur donnée par (2-34) et ωC_1 par l'expression (2-28), soit :

$$U_L = \frac{U_1}{\sqrt{1 + \left(\frac{X}{R_L}\right)^2}}$$

et

$$\omega C_1 = \frac{I_o}{\pi (U_{CC} - U_{CEsat})}$$

d'où finalement :

$$U_L = 1,07 (U_{CC} - U_{CEsat}) \quad (2-41)$$

On peut donc dire que l'amplitude de la tension HF aux bornes de R_L est à peu de chose près égale à la valeur de la tension d'alimentation U_{CC} .

Il convient toutefois de tenir compte de la chute de tension provoquée par le courant continu I_0 traversant la résistance ohmique (résistance en continu) R_1 de la bobine d'arrêt. Cette chute de tension se retranche de la tension U_{CC} pour donner une tension d'alimentation effective :

$$U'_{CC} = U_{CC} - I_0 R_1$$

Les contraintes imposées au transistor de commutation

Dans un étage en classe E dont les éléments sont correctement mis au point pour garantir un fonctionnement dans les conditions optimales, le rendement de collecteur est toujours élevé. La puissance dissipée dans le transistor étant de ce fait faible, les sollicitations en courant et en tension sont prépondérantes sur la contrainte « puissance ».

– **La tension de crête** que le transistor doit pouvoir supporter a déjà été trouvée en fonction de I_0 par la relation (2-21b) :

$$U_{CEmax} = U_{CEsat} + \frac{1,13446}{\omega C_1} I_0 \quad (2-42)$$

En remplaçant $I_0/\omega C_1$ par sa valeur tirée de (2-28), on a :

$$U_{CEmax} = 3,562 U_{CC} - 2,562 U_{CEsat}$$

– **La valeur de crête du courant de collecteur**

Ici, une distinction s'impose. D'une part, le courant de crête dans les conditions de travail optimales est donné par la relation (2-24)

$$I_{Cmax} = 2,8621 I_0$$

ou encore, en remplaçant I_0 par sa valeur tirée de (2-29a) :

$$I_{Cmax} = 2,8621 \frac{P_s}{U_{CC} - U_{CEsat}} \quad (2-43)$$

D'autre part, il faut considérer le courant de décharge de C_1 dans le cas où la tension à ses bornes n'est pas nulle au moment de la mise en conduction du transistor.

En effet, s'il subsiste une certaine tension U_{Cx} aux bornes de C_1 à l'instant $\omega t = 2\pi$, la capacité se décharge de U_{Cx} vers U_{CEsat} (fig. 2-12).

Ce phénomène s'accompagne d'une dissipation d'énergie

$$A_{C1} = \frac{1}{2} (U_{Cx} - U_{CEsat})^2$$

D'un point de vue purement théorique, cette décharge donne lieu à une impulsion de Dirac en courant.

En réalité, la décharge aura lieu pendant un temps non nul.

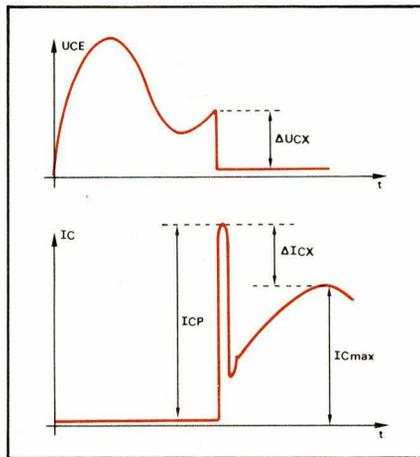


Fig. 2-12. – b) Les crêtes de courant à l'instant de commutation peuvent dépasser la valeur I_{Cmax} .

Au cours des opérations de mise au point, le transistor devra donc pouvoir supporter des crêtes de courant répétitives (fig. 2-12b).

$$I_{cp} = I_{Cmax} + \Delta I_x$$

Ces pointes de courant peuvent créer des points chauds dans le transistor et amorcer le « claquage se-

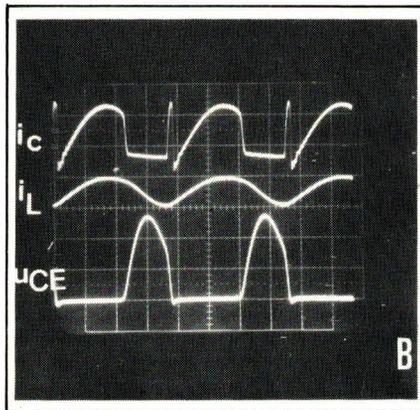


Photo B. – Montage de la figure 2-13 avec $R_L = 75 \Omega$: u_{CE} n'est pas nulle à la fin du blocage, d'où des pointes de courant i_C .

condaire » dans le cas d'un transistor bipolaire.

La photo B montre les oscillogrammes relevés sur un montage expérimental fonctionnant sur 500 kHz avec $U_{CC} = 15 V$ et $R_L = 75 \Omega$ au lieu de 50Ω = valeur utilisée pour le calcul des valeurs optimales de C_1 , C_2 et L_2 .

On mesure :

$$\begin{aligned} U_{CEmax} &= 2,8 \times 20 = 56 V \\ U_{Cx} &= 32 V \\ I_{Cmax} &= 1,6 \times 0,2 = 0,32 A \end{aligned}$$

L'impulsion de courant au début de la saturation atteint une valeur

$$I_{cp} = 1,8 \times 0,2 = 0,36 A$$

U_{CEsat} étant négligeable par rapport à U_{Cx} , il y correspond une dissipation de puissance (avec $C_1 = 1,33 nF$) :

$$P_{dc1} = \frac{1}{2} C_1 \cdot U_{Cx}^2 \cdot f = 340 mW$$

Procédure de calcul d'un étage classe E

Données :

- Fréquence de travail : f
- Puissance utile désirée : P_s
- Impédance d'utilisation : $Z_L = R_L + jX_L$
- Taux d'harmoniques admissible dans le signal de sortie : d_n

Marche à suivre :

1° La tension d'alimentation

U_{CC} nécessaire, tirée de la relation (2-40)

$$U_{CC} - U_{CEsat} = \sqrt{\frac{P_s \cdot R_L}{0,577}}$$

peut se calculer par la formule simplifiée suivante :

$$U_{CC} \geq 1,4 \sqrt{P_s \cdot R_L} \quad (A)$$

Remarque : Si la tension U_{CC} et la puissance P_s sont imposées, il s'agit de déterminer la charge R_L par la relation

$$R_L = \frac{0,57 U_{CC}^2}{P_s} \quad (B)$$

2° **Le choix de Q_L** en fonction du taux d'harmoniques admissible (cet aspect du problème sera traité ultérieurement). En première approximation, on peut se servir des relations suivantes, si $Q_L > 3$:

$$d_{h2} = \frac{0,51}{Q_L}$$

et

$$d_{h3} = \frac{0,08}{Q_L}$$

Pratiquement, on prendra :

$$4 < Q_L < 12$$

3° **Calcul des éléments C_1 , C_2 , L_2 et L_1** voir figure 2-14, résumant les principales formules relatives au montage.

4° **Les sollicitations** en tension et en courant du transistor.

– **La tension d'avalanche** ou le blocage collecteur-émetteur, la jonction émetteur-base étant polarisée

en inverse U_{CEX} (encore désignée par $U_{(BR)ICEX}$ ou BV_{CEV}). Pour un transistor bipolaire, $U_{(BR)ICEX}$ est généralement assez proche de la tension de claquage collecteur-base (émetteur en court-circuit), désignée par $U_{(BR)ICBO}$ ou BV_{CBO} .

On s'imposera la condition tirée de (2-42) :

$$U_{(BR)ICEX} \approx U_{(BR)ICBO} \geq 3,5 U_{CC} \quad (D)$$

– Le transistor doit admettre un **courant moyen de collecteur**.

$$I_{CAV} \geq I_o = \frac{P_s}{\eta \cdot U_{CC}}$$

Le rendement de collecteur η dépend notamment du rapport U_{CEsat}/U_{CC} , du facteur de surtension Q_L du circuit de charge, du temps de désaturation et de la fréquence (voir 3^e partie).

Même dans les conditions les plus défavorables, on peut estimer que η ne sera pas inférieur à 80 %, ce qui permet de déterminer la contrainte en courant moyen avec un coefficient de sécurité suffisant, par la relation suivante :

$$I_{CAV} \geq 1,25 \frac{P_s}{U_{CC}} \quad (E)$$

– De plus, le transistor doit admettre des **crêtes de courant** répétitives

$$I_{CM} \geq I_{Cmax} = \frac{2,86 P_s}{U_{CC} - U_{CEsat}} \quad (F)$$

Le choix du transistor se fera sur la base des relations D, E et F ci-dessus.

Comme le rendement de l'étage dépend en grande partie de la tension de saturation, ce dernier paramètre devra également être pris en considération.

Dans le cas du **transistor bipolaire**, la tension de saturation U_{CEsat} est définie par le couple de valeurs correspondant du courant de collecteur I_{CEsat} et du courant I_{Bsat} (bilb- 2-7). Pratiquement, U_{CEsat} se situe entre 0,15 V et quelques volts.

Dans le cas d'un étage en classe E, le courant i_c varie au cours de la période de saturation, et il faudra par conséquent s'attendre à une variation correspondante de la tension aux bornes du transistor.

Il est important également que le signal de commande u_b soit d'amplitude suffisante pour garantir une saturation franche du transistor.

Les transistors VMOS, grâce à leur impédance d'entrée, n'exigent qu'une puissance de commande ex-

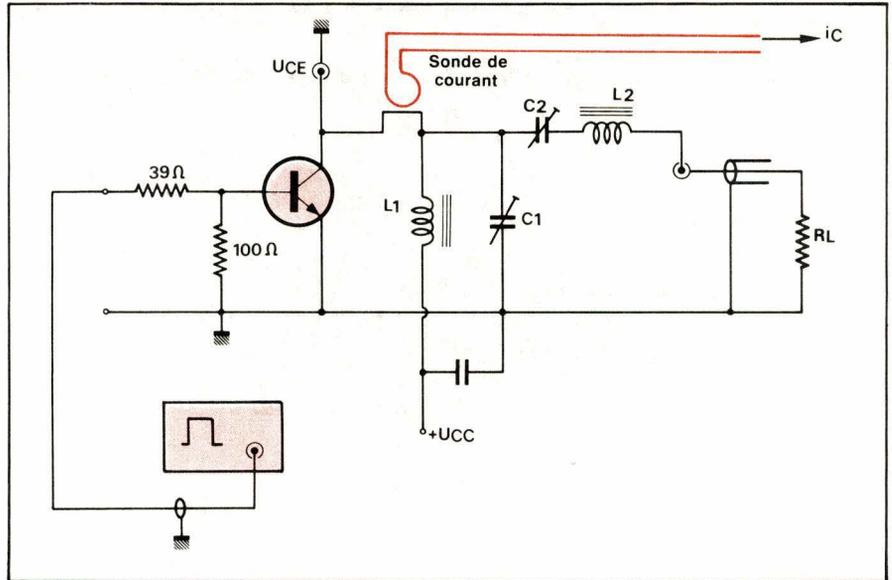


Fig. 2-13. – Le montage expérimental, utilisé pour une première série de mesures de performances de la classe E.

trêmement faible. La technologie VMOS permet de réaliser des transistors dont la résistance drain-source à l'état saturé (r_{ON} ou R_{DS}) est relativement faible, tout en ayant un coefficient de température positif (de l'ordre de 0,5 à 0,6 %/K) qui assure l'auto-protection du dispositif.

Toutes les relations établies plus haut restent valables pour un transistor VMOS à condition de remplacer U_{CEsat} par :

$$U_{DSsat} = I_{Dsat} \cdot r_{ON}$$

avec des valeurs de r_{ON} comprises entre 0,3 Ω et quelques ohms.

Les VMOS étant des composants actifs à porteurs de charges majoritaires, ne souffrent pas de l'accumulation des porteurs minoritaires dans la base d'un transistor bipolaire saturé. Ceci permet d'obtenir des temps de commutation, et plus particulièrement des temps de décroissance (« fall-time ») de l'ordre de quelques nanosecondes seulement (contre plusieurs centaines de nanosecondes pour les bipolaires). Enfin, les VMOS ne présentent pas le phénomène de claquage secondaire.

Un circuit expérimental

Dans un premier stade, nous avons réalisé une série de montages, ayant la configuration de la **figure 2-13**.

Les éléments ont été calculés pour des fréquences comprises entre 200 kHz et 1 MHz. (Dans la dernière partie de notre étude, nous examinerons plus en détail les possibilités et les limitations du système aux hautes fréquences).

A titre d'exemple, nous reprodui-

sons ci-dessous les notes de calcul relatives à un étage classe E à 500 kHz, fournissant une puissance HF de 3 W à une charge ohmique de 50 Ω .

– Tension d'alimentation

$$U_{CC} \geq 1,4 \sqrt{3 \times 50} = 17,15 \text{ V}$$

soit $U_{CC} = 18 \text{ V}$

– Le transistor devra supporter une tension de crête

$$U_{CEmax} = 3,5 U_{CC} = 63 \text{ V}$$

– Le courant de crête

$$I_{Cmax} = \frac{2,86 \times 3}{18} = 0,476 \text{ A}$$

– Le courant moyen de collecteur

$$I_{Cmoy} = I_o = 1,25 \frac{3}{18} = 0,2 \text{ A}$$

Les transistors BFX34, BC141 et BD139 ont été utilisés.

– Adoptons un facteur de surtension en charge $Q_L = 5$.

– On trouve :

$$L_2 = 79,57 \mu\text{H}$$

$$C_1 = 1\,273 \text{ pF à } 1\,330 \text{ pF (mise en parallèle d'un condensateur céramique classe 1 de } 1\,000 \text{ pF/ } 220 \text{ pF/ajustable } 65 \text{ pF)}$$

$$C_2 = 1\,782 \text{ pF (} 1\,500/270/\text{ajust. } 65 \text{ pF)}$$

$$L_1 \geq 790 \mu\text{H}$$

Pour éviter que le transistor fonctionne avec la « base ouverte » en absence de signal de commande, une résistance de 100 Ω est connectée entre base et émetteur. Cette résistance se trouve shuntée par la (faible) valeur de la résistance d'entrée du transistor, chaque fois que ce dernier est saturé.

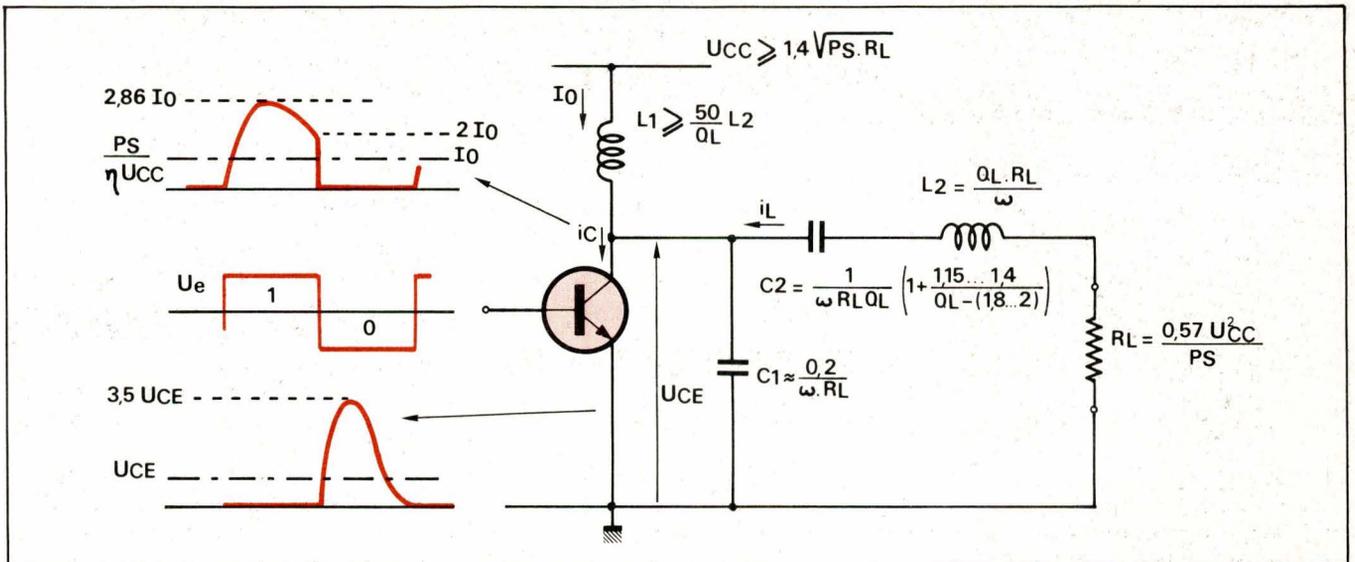


Fig. 2-14. — Les formules de calcul pour un étage en classe E optimisé et les sollicitations en courant et en tension du transistor.

Grâce à la résistance de 39Ω en série, la résistance d'entrée du montage se maintient approximativement à 50Ω (adaptation du générateur utilisé pour la commande).

Il s'agit bien d'un montage expérimental dont le seul but est de vérifier les performances d'un étage en classe E. Il ne comporte ni éléments de protection contre les surtensions, ni filtre d'harmoniques. La commande se fait à l'aide d'un générateur d'impulsions à rapport cyclique variable.

Mise au point du montage

— Régler le générateur de manière à fournir aux bornes d'une charge fictive de 50Ω des impulsions de rapport cyclique 50 % à la fréquence de travail désirée (à la fréquence de travail, les temps de commutation du transistor sont tout à fait négligeables par rapport à la période du signal de commande).

— Raccorder le générateur à l'entrée du montage, ce dernier n'étant pas encore alimenté en U_{CC} .

— Augmenter graduellement la tension d'alimentation U_{CC} et observer l'oscillogramme des tensions u_e et u_{CE} , et si possible, la forme d'onde du courant collecteur (à l'aide d'une sonde de courant HF).

— Ajuster l'amplitude du signal u_e et le rapport cyclique de manière à obtenir la forme d'onde u_{CE} telle que la tension collecteur atteigne la valeur de saturation avec une pente nulle à la fin de la période de blocage (voir oscillogramme u_{CE} de la photo A). Le transistor reste absolument froid,

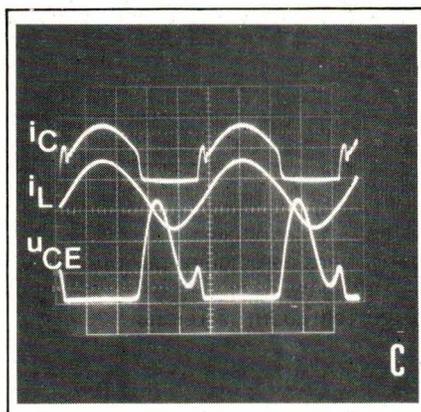


Photo C. — Avec $R_L = 30 \Omega$, le facteur de surtension du circuit est trop élevé : u_{CE} n'est pas nulle à la fin du blocage, mais le courant i_L (échelle 0,2 A/div) contient moins d'harmoniques.

même si la tension U_{CC} est augmentée jusqu'à 20 V, pour $P_s = 4,2$ W.

Avec les trois transistors susmentionnés, nous avons obtenu des performances pratiquement identiques, après ajustage de la valeur de C_1 (condensateur ajustable de 65 pF).

Les valeurs calculées des éléments C_1 , C_2 et L_2 doivent à peine être retouchées lors de la mise au point, ce qui prouve la validité des formules. La photo C montre les oscillogrammes obtenus sur le montage décrit, alimenté avec U_{CC} , et en réduisant R_L trop élevé.

La dernière partie de notre étude portera sur les points suivants :

- l'influence des temps de commutation du transistor sur le rendement, et les limitations en fréquence qui en résultent,
- les circuits de commande,
- les filtres d'harmoniques et les

circuits transformateurs d'impédance,

— les possibilités de modulation en amplitude,

— l'étude comparative des performances obtenues avec différents types de transistors bipolaires et VMOS,

— l'interchangeabilité de transistors de types différents et leur mise en parallèle éventuelle.

Jos De Neef
Ingénieur industriel
Chargé de Cours à l'Institut
Supérieur de l'Etat - Bruxelles

Références bibliographiques

(2-1) F.H. RAAB : Idealized Operation of the Class E Tuned Power Amplifier (IEEE Transactions on Circuits and Systems, Vol.-CAS-24, n° 12, Dec. 1977, pp. 725-735).

(2-2) A. ANGOT : Compléments de Mathématiques (Collection Technique du C.N.E.T. - Ed. de la Revue d'Optique - Paris).

(2-3) N.O. SOKAL : Class E can boost the efficiency of rf amplifier (Electronic Design, n° 20, sept. 27, 1977, pp. 96-102).

(2-4) F.H. RAAB : Effects of Circuit Variations on the Class E Tuned Power Amplifier (IEEE Journal of Solid State Circuits, Vol. SC-13, n° 2, April 1978, pp. 239-247).

(2-5) F. BRANCART & D. JEEGERS : Amplification en classe E (projet de fin d'études - 1980 - Bibliothèque du Laboratoire d'Electronique de l'I.S.I.B. - Bruxelles).