

PROCESSEUR 16-90 Bi-Processeur

CONSTITUTION

Le processeur 16-90 Bi-PRO comporte :

- 2 ensembles UC 16-70 : carte UC 16-70 (20 167 873)
carte bonchon microprogramme (20 167 876)
- 1 bandeau Bi-UC (1 150 168) ^{cable plat PUC (1 153 001 15)}
- 1 PUC (1 150 150)
-

PRESENTATION :

- UC {
- L'UC "F" gère la périphérie ; c'est le processeur ϕ (F=Frontal)
L'UC "T" supporte l'application client ; processeur 1 (Traitement)
Ces deux UC sont dans le même rack
- Options {
- Les opérateurs sont donc affectés au processeur 1 (T)
Les périphériques sont affectés au processeur 0 (F), 2 ou 3
Possibilité de rajouter 1 ou 2 IDP en processeur 2 et 3
- Mémoire {
- Taille mémoire globale : jusqu'à 1024 K mots
Processeur 0 (F) câblage de l'ad debrut en ϕ
1 (T) câblage de l'ad debrut en 128 K
- Bandeau Bi-UC, Alarme {
- Bandeau bi-UC : assure les fonctions INIT, LOAD, RUN/STOP
A l'intérieur du bandeau, 2 LEDs précisent quel processeur est en alarme (la LED ALARME du PUC ne le précise pas)

Processeur 16/90 et BI-PROCESSEURS

Bull



SPS 5

N° Document .

71 F7 31MS

Date

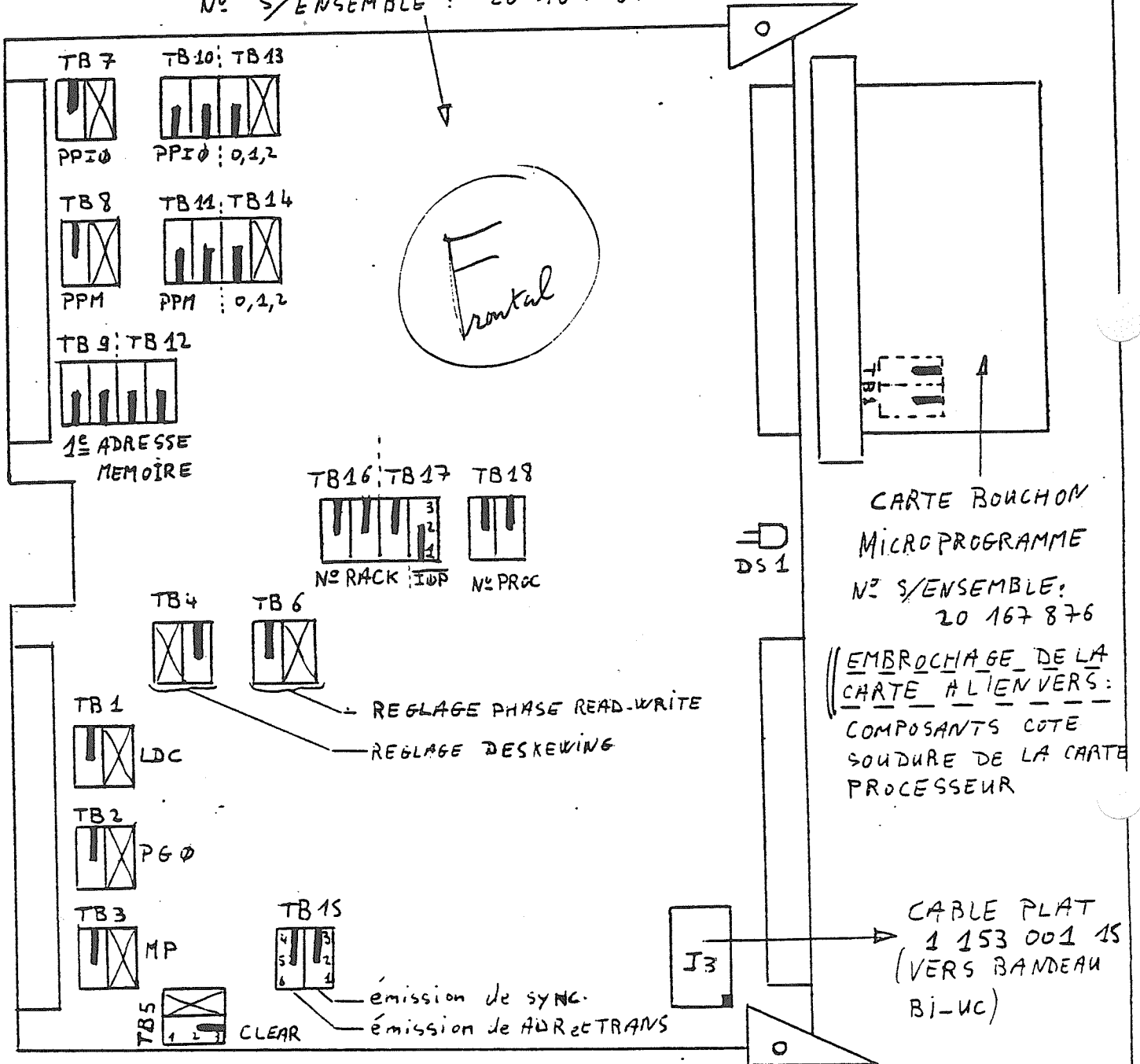
547

Page

B. 7.1

CONFIGURATION

CARTE PROCESSEUR FORMAT 1/1
N° S/ENSEMBLE : 20 167 873



LEGENDE TRACK SWITCH INUTILISE
 TRAIT NOIR = CONTACT

CONFIGURATION STANDARD PROCESSEUR PO (FRONTAL)
REPRESENTÉE :

Processeur 16/90 et BI-PROCESSEURS

Bull



SPS 5

N° Document

71 ET 31MS

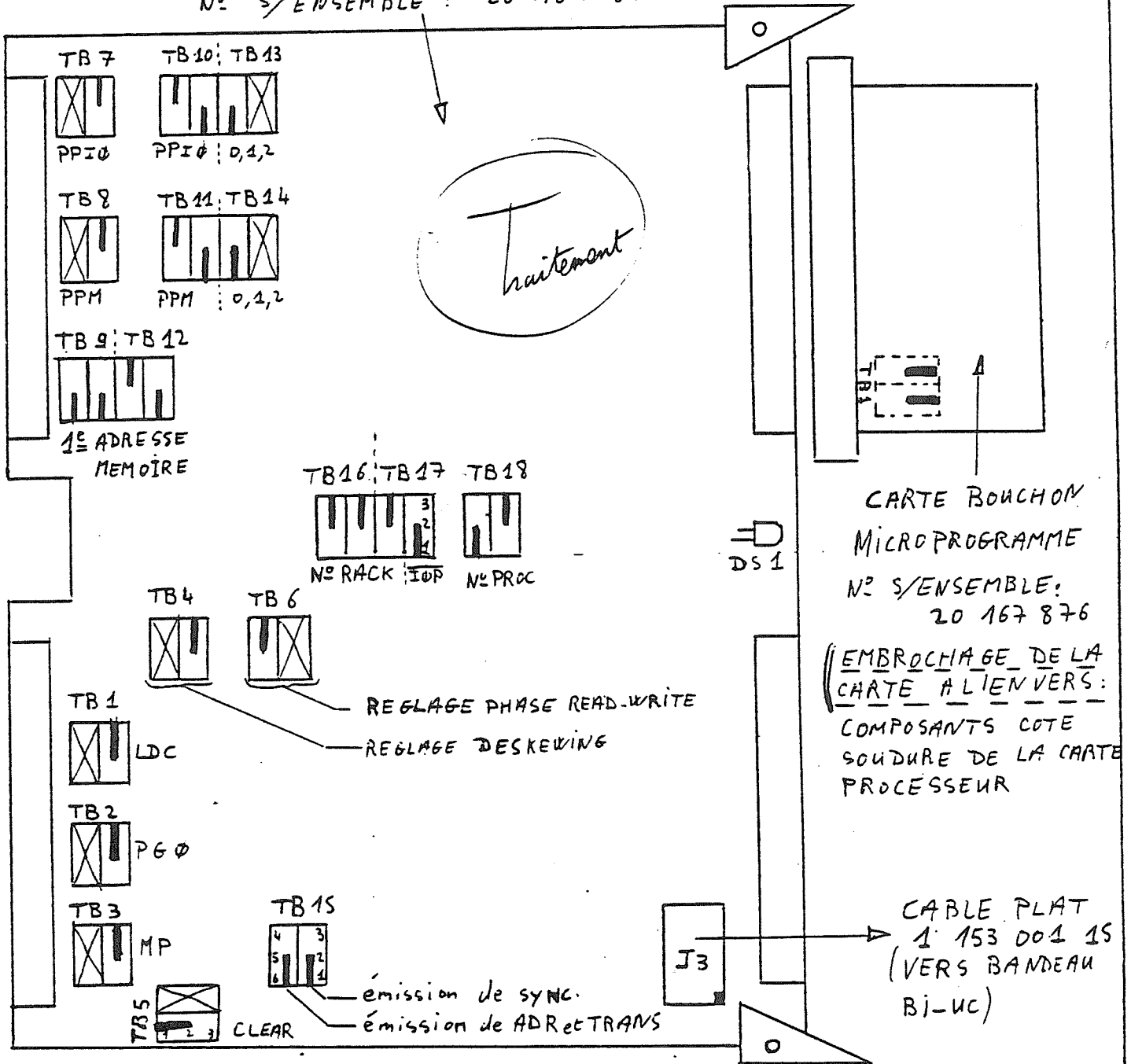
Date

547

Page

B. 7.2

CARTE PROCESSEUR FORMAT 1/1
 N° S/ENSEMBLE : 20 167 873



LEGENDE TRACK SWITCH INUTILISE
 TRAIT NOIR = CONTACT

CONFIGURATION STANDARD

REPRESENTÉE :

PROCESSEUR P1 (DE TRAITEMENT)



SPS 5

Processeur 16/90 et BI-PROCESSEURS

N° Document

Date

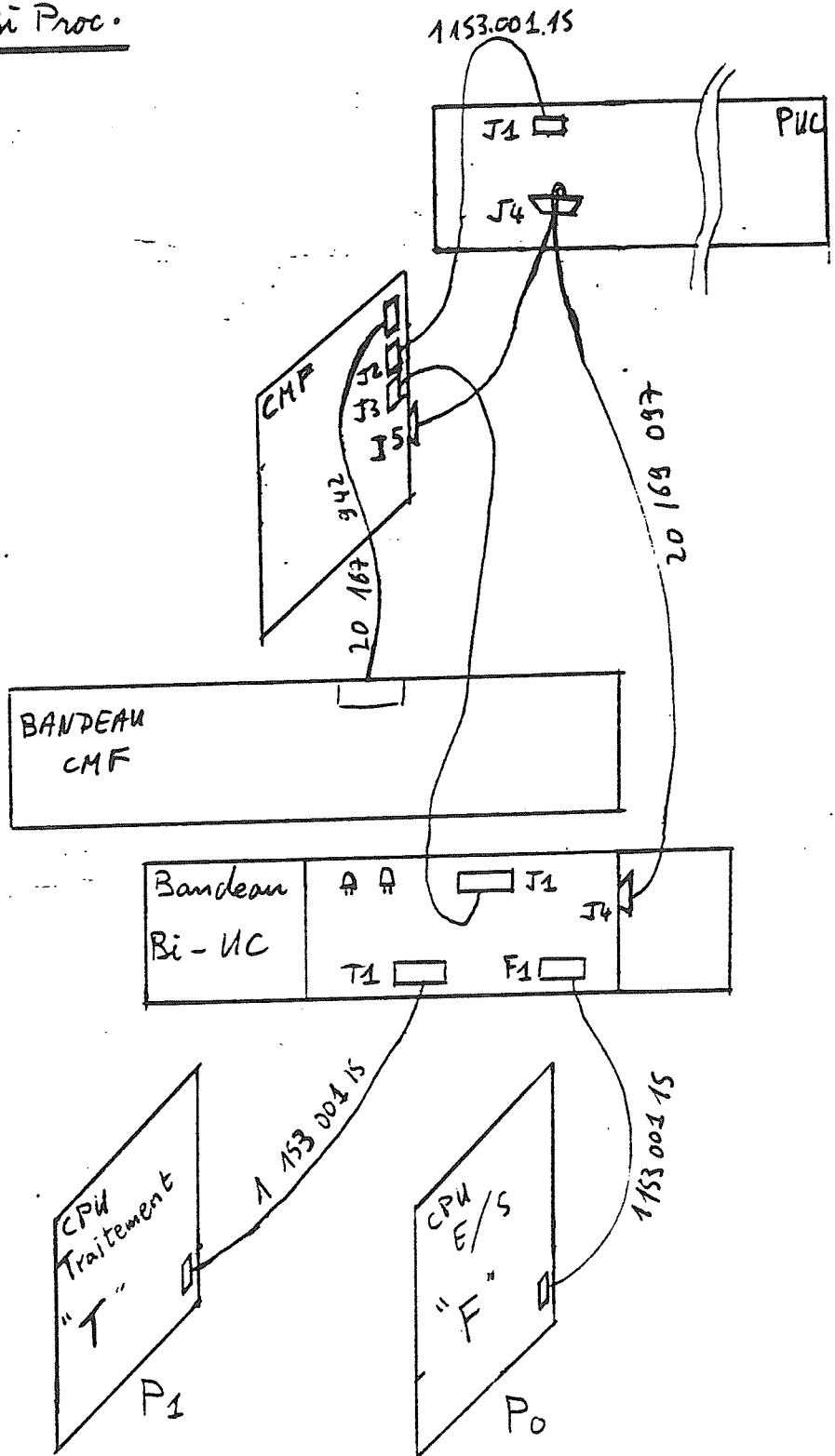
Page

71 F7 31MS

547

B. 7.3

RACCORDEMENT CMF - Bi Proc.



Bull



SPS 5

Processeur 16/90 et BI-PROCESSEURS

N° Document

71 F7 31MS

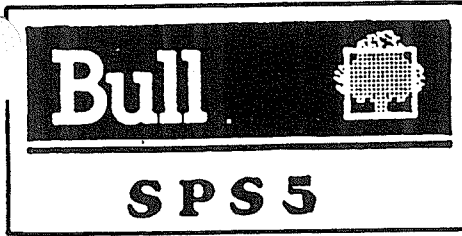
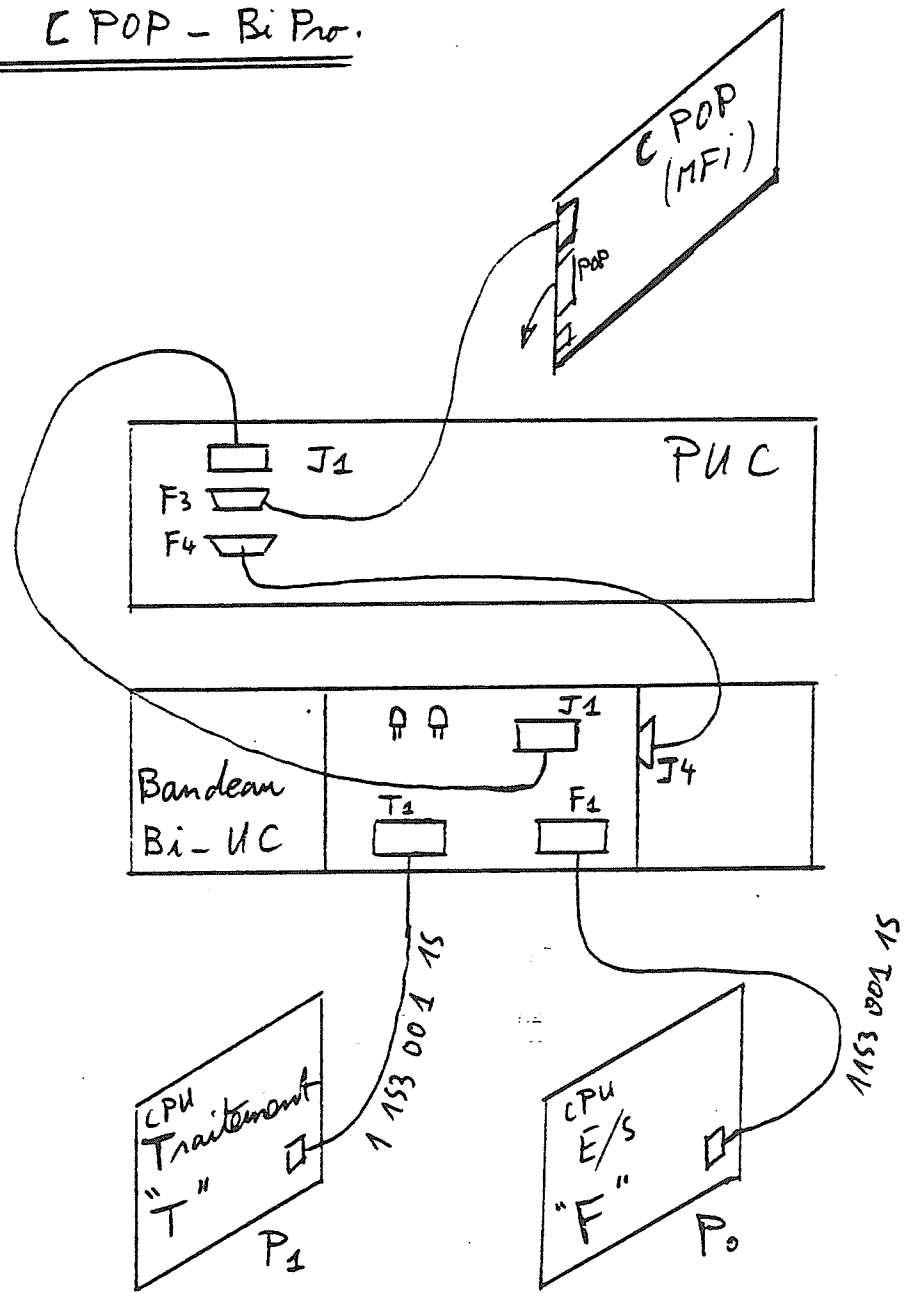
Date

547

Page

B. 7.4

ACCORDEMENT CPOP - Bi-Pro.



Processeur 16/90 et BI-PROCESSEURS		
N° Document	Date	Page
71 F7 31MS	547	B. 7.5