

# Constitution

Carte format 1/1

consommation  $\left\{ \begin{array}{l} \text{fond de bac } \left\{ \begin{array}{l} +24V \approx 0,7A (\text{à cadence max.}) \\ +5V \approx 2A \end{array} \right. \\ \text{batteries (option)} +18V \approx 0,5A \end{array} \right.$

Deux versions:

1.150.250 VU 01 8K  
 VU 02 16K  
 VU 04 32K } adressage normal

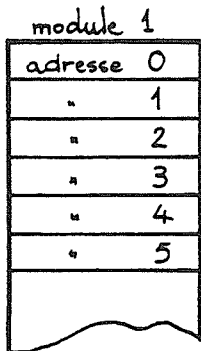
1.150.250 VU 31 8K  
 VU 32 16K  
 VU 34 32K } adressage normal ou adressage entrelacé + possibilité de fonctionner avec le cache mémoire CAM 65

## Caractéristique de fonctionnement

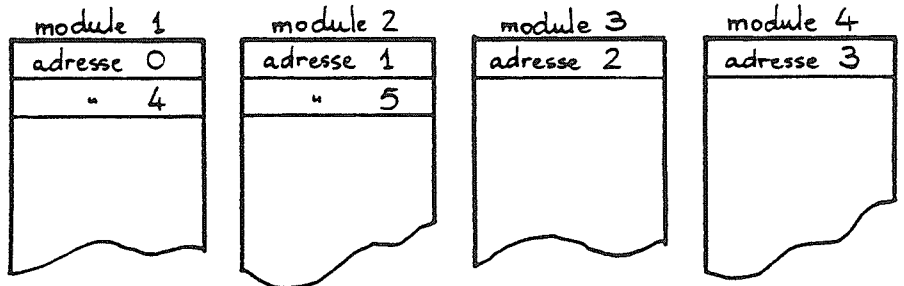
Adressage entrelacé: En général, l'organisation des programmes fait que le processeur effectue des cycles mémoires très rapprochés à des adresses consécutives. La mémoire a un temps de réponse tel que le processeur doit attendre entre chaque référence que la mémoire se libère. L'adressage entrelacé permet de placer physiquement 4 adresses consécutives (Ex: adresses 0, 1, 2 et 3) dans 4 modules mémoire différents. Par cet artifice, chaque module mémoire est sollicité à une fréquence 4 fois moins grande que dans le cas d'un adressage normal. De ce fait, le processeur trouve une mémoire toujours libre, d'où une augmentation très sensible des performances du système.

Exemple de position physique d'adresses mémoire:

Adressage normal

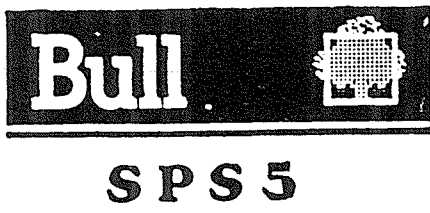
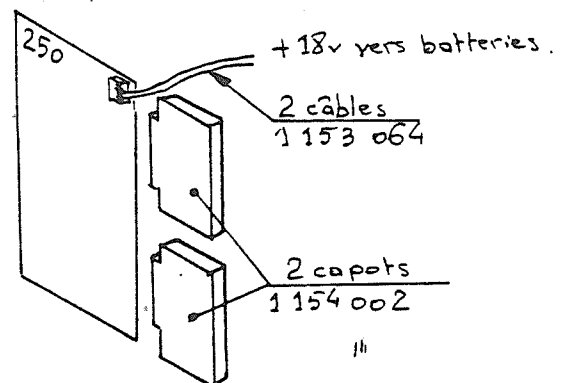


Adressage entrelacé



## Raccordement de l'option batteries

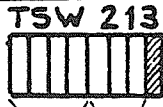
soit 2 connecteurs 1.154.002 si capacité = 0,5 AH  
 soit 2 câbles 1.153.064 si capacité > 0,5 AH  
Remarque: pour connecter l'option batteries > 0,5 AH  
 brancher le câble 1.153.064 sur la carte batteries  
 en dernier lieu ; pour la déconnecter, débrancher  
 le câble d'abord côté carte batteries



Memoire RAM 16/40 et 65 -8 a 32K.- 750 nsec-17 bits		
N° Document	Date	Page
71 F7 31MS	547	C. 4.1

# Configuration

**Cartes 1.150.250 VU 01, 02 ou 04**



**TSW 808**

Choix du mode de fonctionnement

Mode Pas à Pas  
(Horloge > 150ns)

Fonctionnement normal  
(Horloge ≤ 150ns)

Affectation aux  
Processeurs N°



Position de  
Fonctionnement

Exemple  
Affecte à  
tous les  
processeurs.

Exemple  
Affecte au  
processeur n°0  
seulement.

Réglage  
CLOCK

Fusible 0.8A.

Capacité  
du  
module

TSW 315

TSW 317

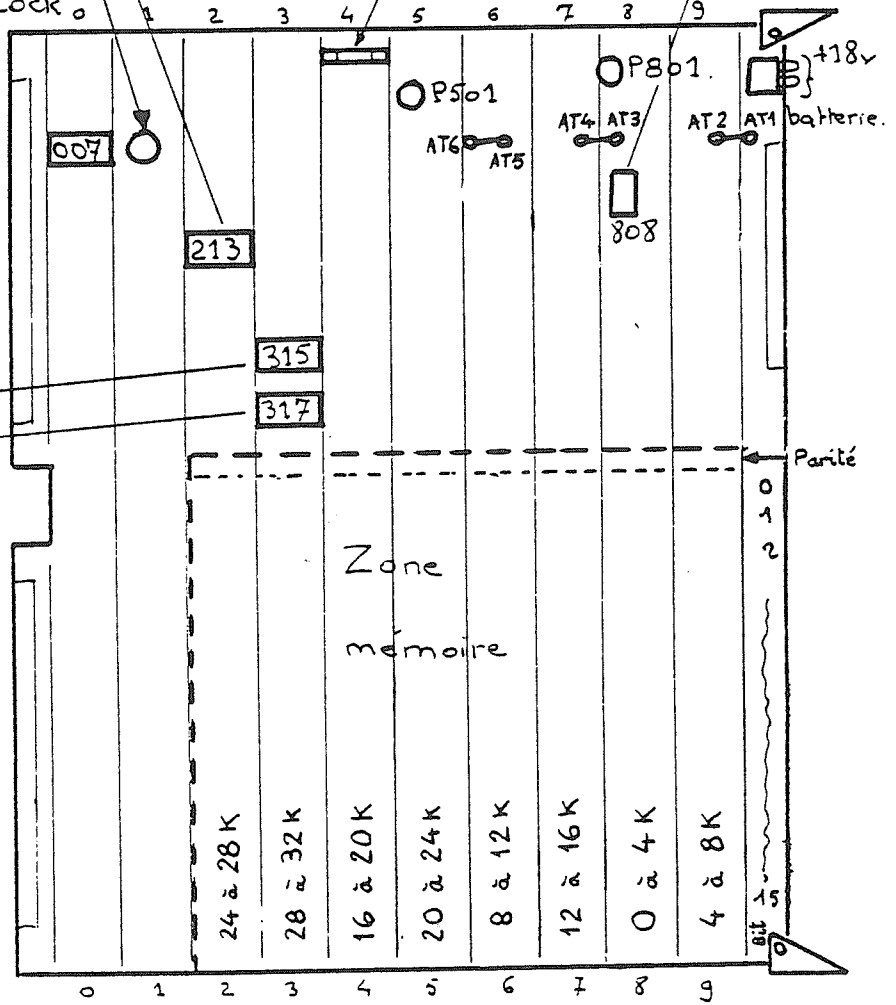


512K  
256K  
128K  
64K  
32K

1ere  
adresse  
du  
module

Exemple  
adresse 0  
(1er module)

Exemple  
adresse 48K  
(cas d'un module  
8 ou 16K)



## Attention

Avec un module 16K (VU 02), la 1<sup>ère</sup> adresse du module devra être modulo 16K : 0, 16, 32, 48, 64K, etc.  
 " " " 32K (VU04), " " " " 32K : 0, 32, 64, 96K, etc.

Memoire RAM 16/40 et 65 -8 a 32K.- 750 nsec-17 bits

**Bull**



**SPS 5**

N° Document

71 F7 31MS

Date

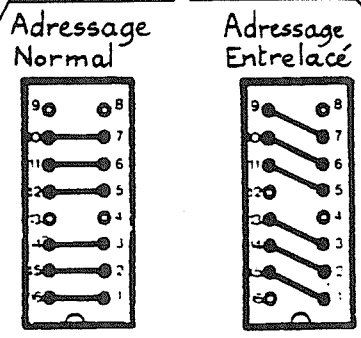
547

Page

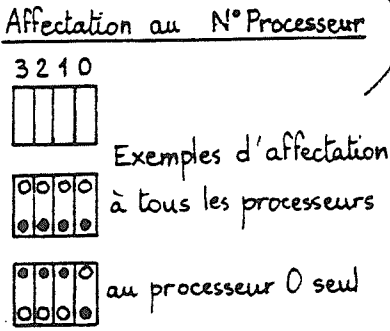
C. 4.2

# Cartes 1.150.250 VU 31, 32 ou 34

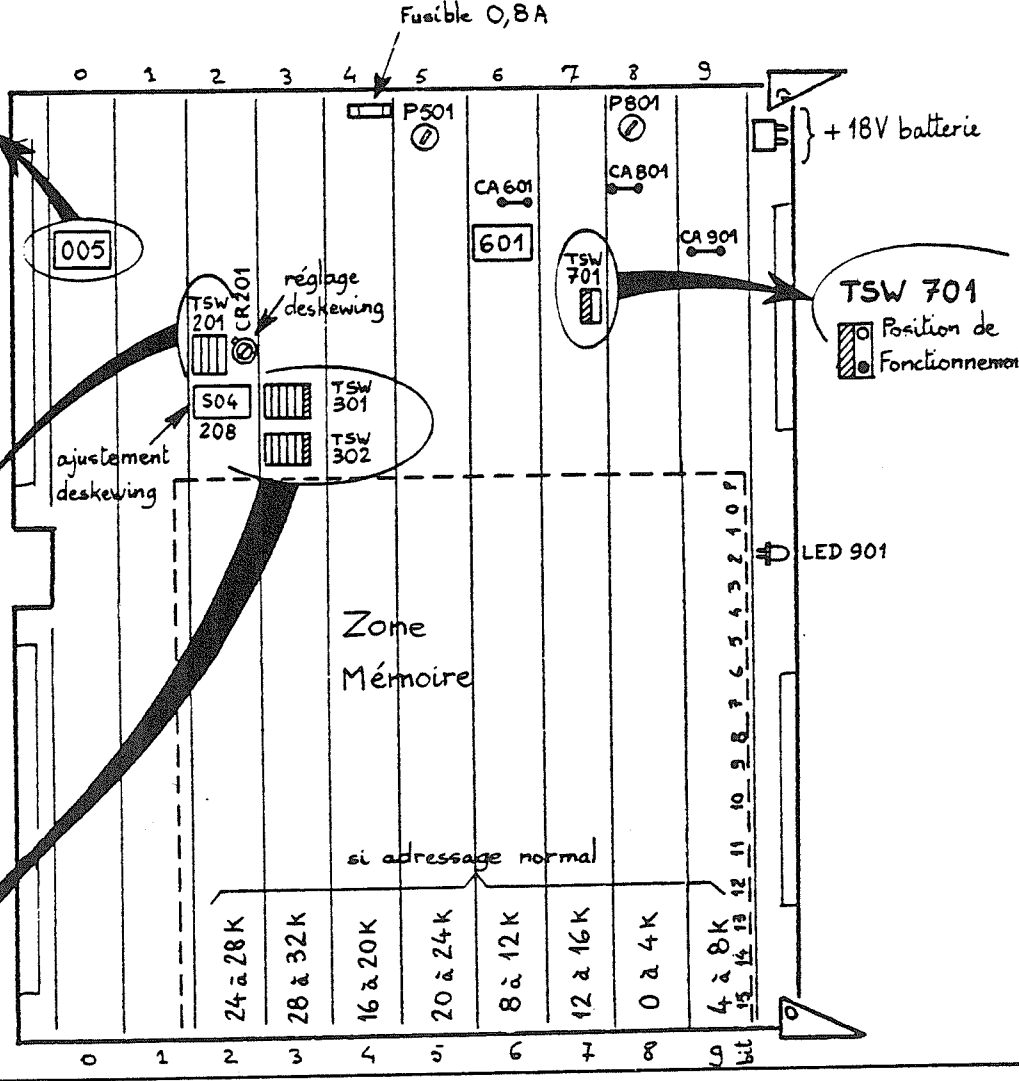
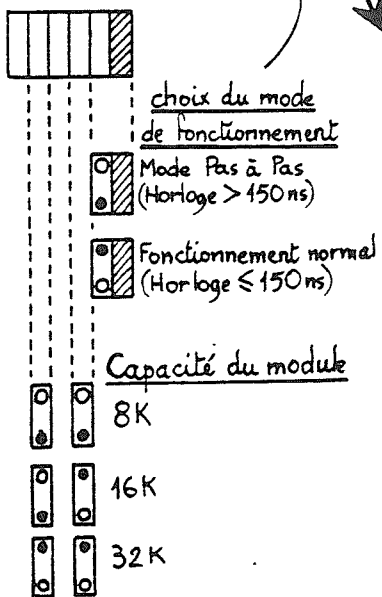
## Bouchon 005



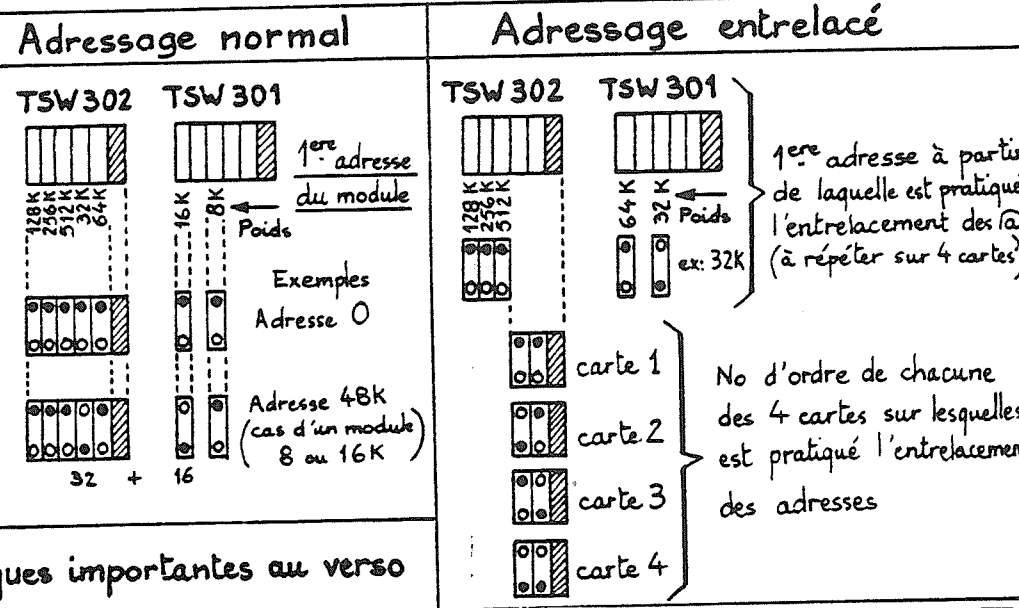
## TSW 201



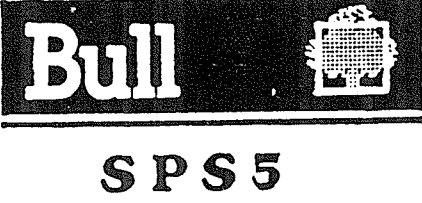
## TSW 301



suivant câblage du bouchon 005



Attention : voir remarques importantes au verso



Memoire RAM 16/40 et 65 -8 a 32K.- 750 nsec-17 bits		
N° Document	Date	Page
71 F7 31MS	547	C. 4.3

