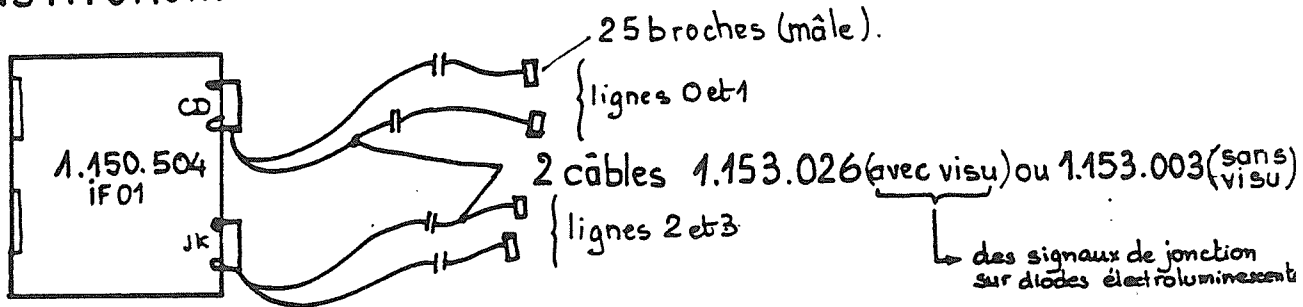


CONSTITUTION:



CONFIGURATION

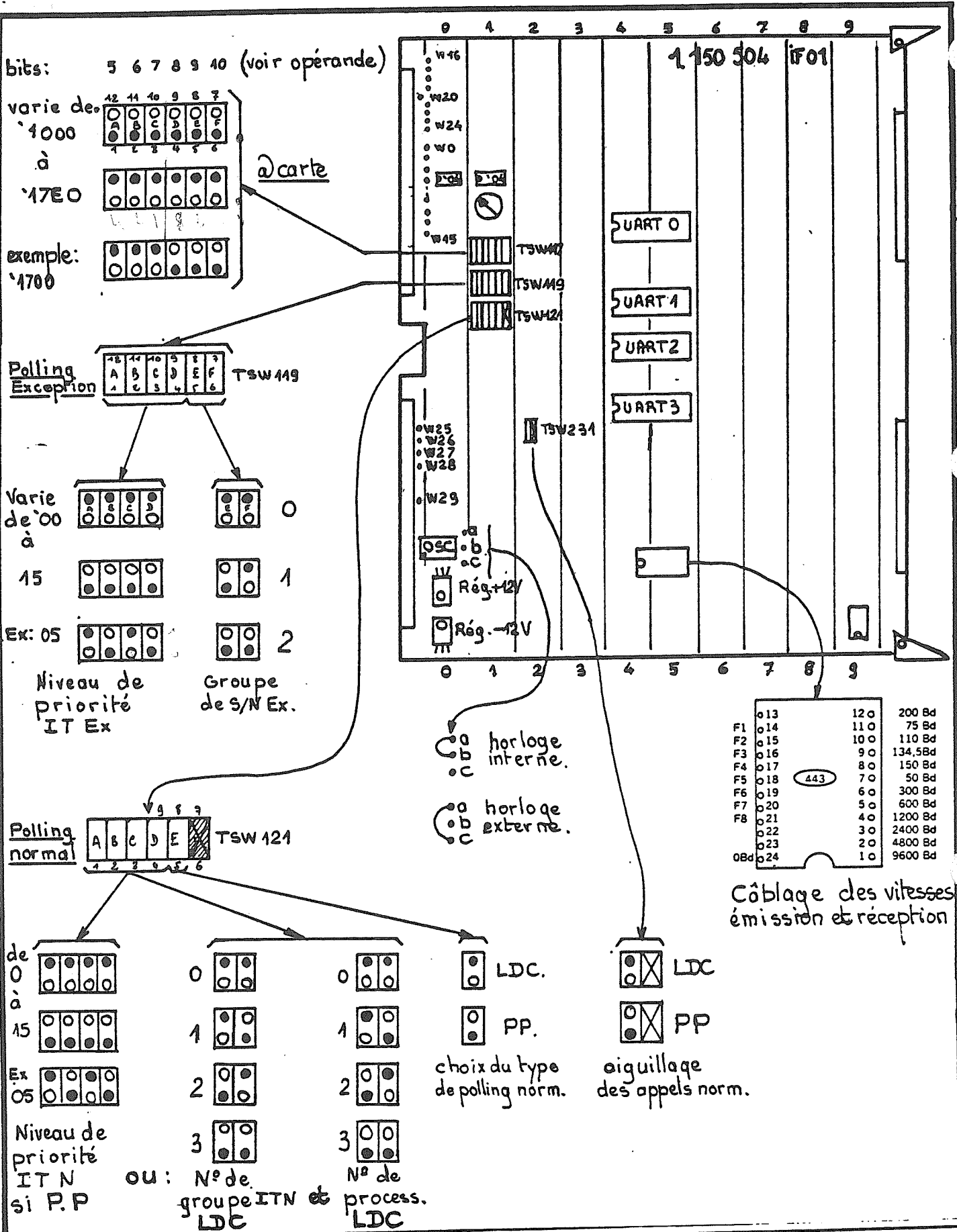
		GESTION CANAL					GESTION PROGRAMME							
		HDC	MDC		LDC			P.P						
Adresse		Niveau ITN HDC	N° PROC 0 à 3 bits 7 à 10	S/N ITN MDC	N° PROC. 0 à 3 bits 11 à 14	Groupe ITN LDC	S/N ITN LDC	Niveau Priorité	Groupe S/N Exception	S/N IT.EX	S/N ITN P.P			
Débanalisé	non	X	X	X	non	non	non	non	non	non	non			
Plage possible	1000 à 17E0				0-3	0-3	0-15	1-15	0-2	0-15	0-15			
câblage par	simultané				X	X	X	W29 voir NOTE1	X	VOIR NOTE2	W20	X	VOIR NOTE2	VOIR NOTE2
	central							TSW 117.		TSW 121	TSW 121		X	TSW 119

Note 1: le seul canal utilisable est le LDC, W29 doit être relié à W25, 26, 27 ou 28 pour les canaux LDC 0, 1, 2 ou 3 respectivement.

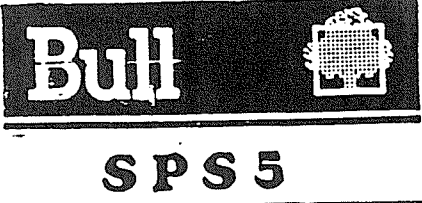
Ne pas oublier de commuter TSW 231 et TSW 121 pour le passage LDC ↔ P.P

Note 2:

Sous-niveau émission Net E ligne 0, câblage par W24.
 " " réception " " " " " W23.
 " " émission " " ligne 1 " " W22.
 " " réception " " " " " W21.
 " " émission " " ligne 2 " " W19.
 " " réception " " " " " W18.
 " " émission " " ligne 3 " " W17.
 " " réception " " " " " W16.



MUX 4M - IF01



N° Document	Date	Page
71 F7 31MS	547	G. 3.2

Câblage des vitesses: on dispose de 13 vitesses sur le bouchon parmi lesquelles on peut en choisir 8 en les reliant aux points F1 à F8 du bouchon, dans un ordre quelconque. C'est le programme qui permet ensuite d'affecter l'une de ces 8 vitesses à chacune des voies.

PROGRAMMATION: le coupleur fonctionne en programmé simple, prioritaire ou canal LDC seulement. Il occupe 8 s/n normaux et 8 s/n exception.

0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15		
0	0	0	1	0	@ carte.						ligne						

l'adresse carte est donnée pour la ligne 0

0 0 0	entrée infos
0 0 1	sortie infos
0 1 0	entrée état
0 1 1	sortie cde1
1 1 1	sortie cde2 (format, vitesses, jonction)

0 0	ligne 0
0 1	ligne 1
1 0	ligne 2
1 1	ligne 3

codage des infos: "tout à droite"

mot d'état:

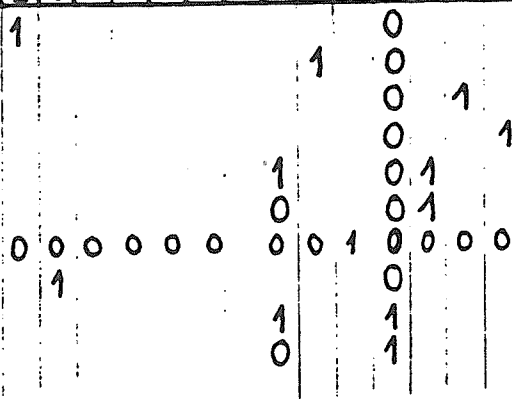
bits		nature de l'IT correspondante.
0	somme des défauts	
1	erreur de cadence.	E réception
2	erreur de parité.	" "
5	time out.	" émission
6	erreur de format ou break reçu.	" réception
7	fin de bloc émission.	" émission
8	occupation caractère.	N émission
9	IA (indicateur d'appel).	E émission et réception.
10	PDP (poste de données prêt).	" " "
11	PAE (prêt à émettre).	" émission
12	DP (détection de porteuse).	" réception
13	fin de bloc réception.	E "
14	Validité caractère	N "
15	Coupleur présent et adressé.	

signifie IT à l'apparition.
 " " " et à la disparition
 les bits 1, 2 et 6 ne sont significatifs, que si le bit 14 est aussi présent.

 SPS 5	MUX 4M - IF01		
	N° Document	Date	Page
	71 F7 31MS	547	G. 3.3

Mot de commande 1:

(A) = [0, 1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14, 15]

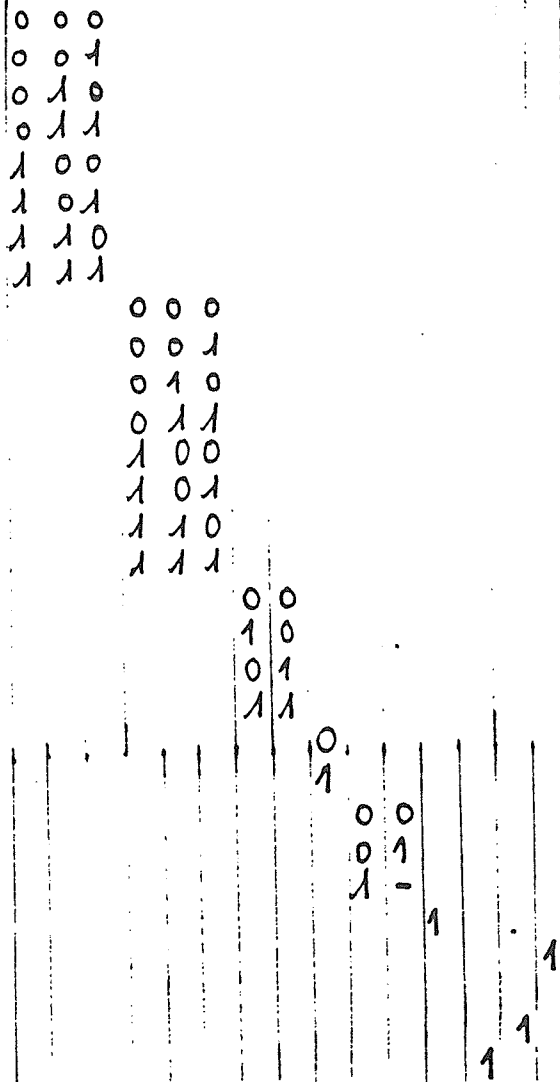


- Emission d'un break.
- Echo.
- Test.
- Validation des I.T.
- Validation des appels émission.
- Validation des appels réception.
- Initialisation programmée.
- Time out. (150ms ± 50%)
- Fin de bloc émission.
- Fin de bloc réception.

les commandes Fin de bloc font retomber les cdes Validation des appels correspondantes.

Mot de commande 2:

(A) = [0, 1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14, 15]



- horloge réception F1
- " " F2
- " " F3
- " " F4
- " " F5
- " " F6
- " " F7
- " " F8
- horloge émission F1
- " " F2
- " " F3
- " " F4
- " " F5
- " " F6
- " " F7
- " " F8

5 bits / caractère

- 6 " "
- 7 " "
- 8 " "
- 1 bit "stop"

1,5 ou 2 bits "stop"

contrôle d'imparité.

" de parité.

pas de contrôle de parité.

demande pour émettre

xxx

yyy

Sélection de fréquence émission sup.

Connectez le poste de données sur la ligne.

Bull



SPS 5

MOX 4M - IF01

N° Document

Date

Page

71 F7 31ME

547

G. 3.4

- interface

Câble 1.153.003 . ou 1.153.026

Fonction AVIS.V24	N° ligne		Connect C. D	Point de Mesure sur Coupleur (Niveau V24)	Sens Signal	Prises 25 br	N° ligne		Connect J-K	Point de Mesure sur Coupleur (Niveau V24)	Sens Signal	Prises 25 br
	0	1					2	3				
OV	*		C1. D4			7	*		J1- K4			7
OV		*	C9. D12			7		*	J9. K12			7
ED	*		D1	741.B/6	→	2	*		K1	741.B/6	→	2
"		*	D9	744.B/7	→	2		*	K9	741.B/7	→	2
RD	*		C2	823/4	←	3	*		J2	823 /6	←	3
"		*	C10	823/5	←	3		*	J10	827/7	←	3
DPE	*		D2	707.B/7	→	4	*		K2	737.B/7	→	4
"		*	D10	713.B/7	→	4		*	K10	743.B/7	→	4
PAE	*		C8	805/7	←	5	*		J8	835/7	←	5
"		*	C16	841/7	←	5		*	J16	841/7	←	5
PDP	*		C6	805/6	←	6	*		J6	835/6	←	6
"		*	C14	841/6	←	6		*	J14	841/6	←	6
DP	*		D7	805/5	←	8	*		K7	835/5	←	8
"		*	D15	811/5	←	8		*	K15	841/5	←	8
CPL	*		C5	707.A/6	→	20	*		J5	737.A/6	→	20
"		*	C13	713.A/6	→	20		*	J13	743.A/6	→	20
IA	*		D5	805/4	←	22	*		K5	835 /4	←	22
"		*	D13	841 /4	←	22		*	K13	841/4	←	22
SFE	*		D8	707.A/7	→	11	*		K8	737.A/7	→	11
"		*	D16	713.A/13	→	11		*	K16	743.A/7	→	11
XXX	*		C7	707.B/6	→	25	*		J7	737.B/6	→	25
"		*	C15	713.B/6	→	25		*	J15	743.B/6	→	25
YYY	*		C3	744.A/7	→	18	*		J3	741.A/7	→	18
		*	C11	744.A/6	→	18		*	J11	741.A/6	→	18

Nota: pour le Brochage des circuits SN 75.150 et SN 75.154 Voir fiche MUX 4 P folio 9
à
chapitre G.2.

- bouchon de Test (Valable aussi pour ASM 01, SYN 01 et SYN 02).

- | | | |
|-----------------|---------------------|-----------------------|
| D1 - C2 | ED1 - RD1 | |
| D9 - C10 | ED2 - RD2 | |
| C5 - C6 | CPL1. PDP1 | |
| C13 - C14 | CPL2. PDP2 | |
| D2 - C8 | DPE 1. PAE 1 | |
| D10 - C16 | DPE 2. PAE 2 | |
| D6 - D7 | SDB1. DP1 | |
| D14 - D15 | SDB 2. DP2 | |
| C3 - C7 - D5 | XXX1 - YYY1. IA1 | } seulement pour SYN. |
| C11 - C15 - D13 | XXX 2 - YYY 2 - IA2 | |
| D3 - C4 - C18 | BTE1 - BTR1. BT11 | |
| D11 - C12 - C20 | BTE 2 - BTR 2. BT12 | |

Bull



SPS 5

MUX 4M - IF01

N° Document

Date







Page







71 F7 31MS

730

G. 3.5

Points de Synchronisation

- adresse Carte  217/9
 - Entrée Info  027/6
 - Sortie info  025/11
 - Entrée Etat  127/12
 - Sortie Cde 2  229/8
 - Sortie Cde 1 (avec bit 12 à 0)  617/8

Sortie "the Cde 1"  129/10
 Appel PP pendant ϕ INT  135/12
 Appel LDE pendant ϕ INT  135/8
 @ Polling HLW  127/6
 @ Polling EIP  219/9
 @ Polling NIP  221/9

Bull



SPS 5

MUX 4M - IF01

N° Document

71 F7 31MS

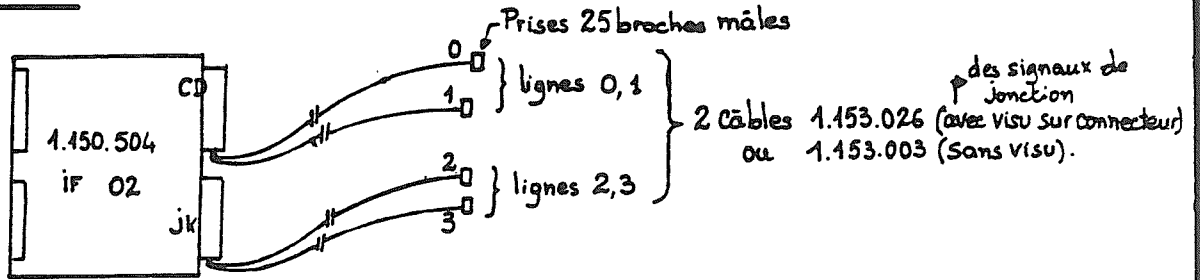
Date

730

Page

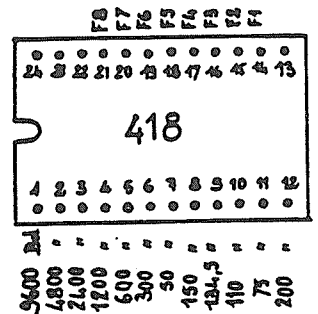
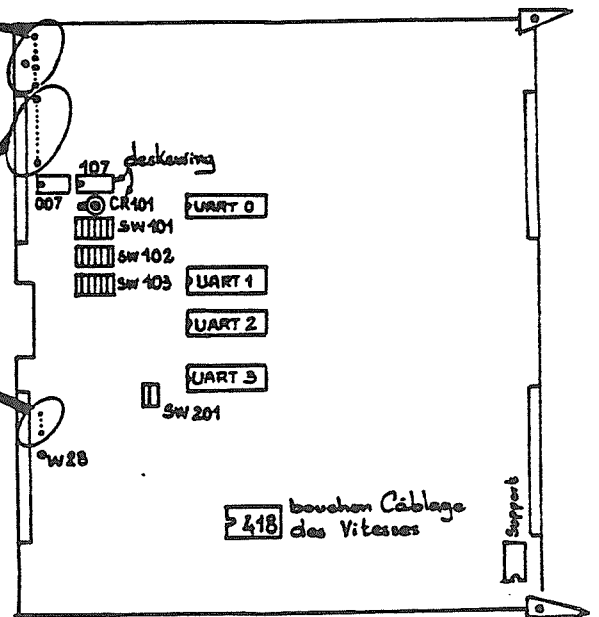
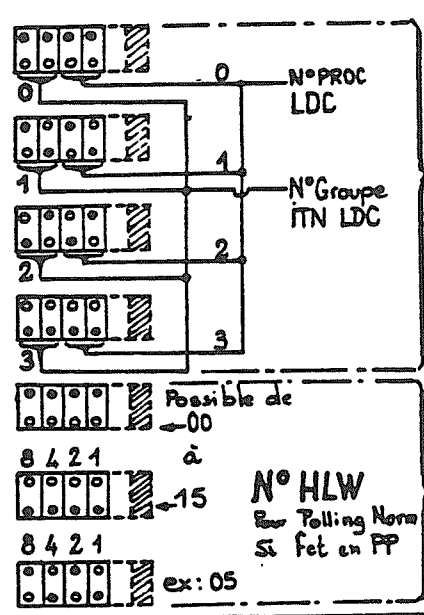
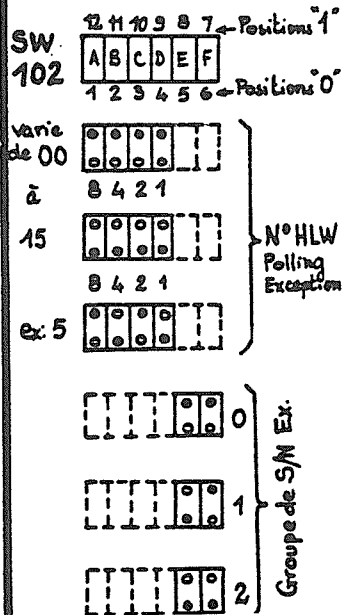
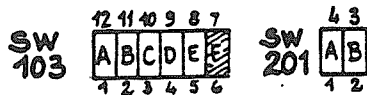
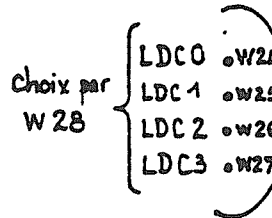
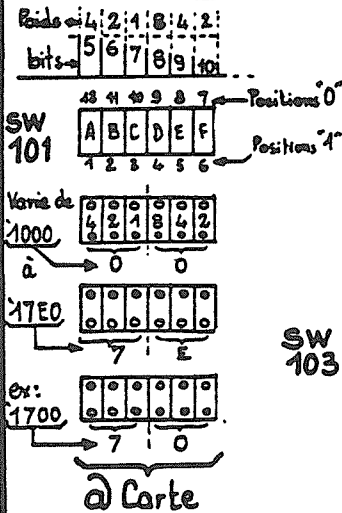
G. 3.6

Constitution

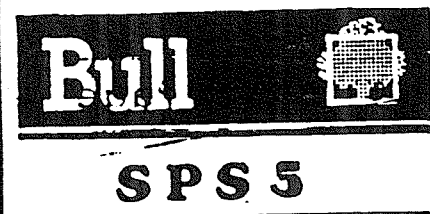


Configuration

Ligne	S/N Normaux et Exc	
	émission	Réception
0	W7	W6
1	W5	W4
2	W3	W2
3	W1	W0



Câblage des Vitesses: idem à IF 01 (Folio 3).















MOX, 4M - IF02		
N° Document	Date	Page
71 F7 31MS	547	G. 3.7

		GESTION CANAL						GESTION PROGRAMMEE			
		HDC	MDC		LDC		PP				
Adresse		Niveau ITN.HDC	N° PROC 0 à 3 S/N 67 à 10	S/N ITN.MDC	N° PROC 0 à 3 S/N 61 à 16	Groupe ITN.LDC	S/N LDC	Niveau Priorité	Groupe S/N Exception	S/N I TEX	S/N ITN.PP
Débranchés	Non				Non	Non	Non	Non	Non	Non	Non
Plage possible	1000 17E0				0 à 3	0 à 3	0 à 15	1 à 15	0 à 2	0 à 15	0 à 15
câblage par	Emis				W28 W24 à W27		⊗	W29		⊗	⊗
	Reçu	TSW 101			SW 103	SW 103		SW 102	SW 102		

⊗: Consulter tableau d'affectation au recto.

Points de Synchronisation

- Adresse Carte  209/9
- Entrée info  110/15 ou 013/3
- Sortie info  013/11
- Entrée Etat  215/11
- Sortie Cde 2  105/15
- Sortie Cde 1  609/8 (avec bit 12 = "0" dans le mot de Cde)
- Sortie Cde 1  111/10 (Sortie de toutes les Cde 1).
- Appels PP pendant la phase INT  017/8
- Appels LDC pendant la phase INT  017/11
- @ Polling HLW  017/6
- @ Polling EIP  210/9
- @ Polling NIP  211/9

Programmation idem à IF01 (folios)

Bull



SPS 5

MUX 4M - IF02

N° Document

71 F7 31MS

Date

547

Page

G. 3.8

interface

Fonction AVIS VZ4	n° Lignes		Connect C-D	Pt de Mesure Coupleur (VZ4)	Sens Signal	Prise 25b	n° Lignes		Connect J-K	Point de Mesure Coupleur (VZ4)	Sens Signal	Prise 25b
	0	1					2	3				
Ov (T.S)	*		C1.D4			7	*		J4.K4			7
Ov (T.S)		*	C9.D12			7		*	J9.K12			7
ED	*		D1	706A/6	→	2	*		K1	719A/6	→	2
"		*	D9	706A/7	→	2		*	K9	719A/7	→	2
R.D	*		C2	810/4	←	3	*		J2	810/6	←	3
"		*	C10	810/5	←	3		*	J10	810/7	←	3
DPE	*		D2	704A/7	→	4	*		K2	717A/7	→	4
"		*	D10	707A/7	→	4		*	K10	720A/7	→	4
PAE	*		C8	803/7	←	5	*		J8	816/7	←	5
"		*	C16	806/7	←	5		*	J16	819/7	←	5
PDP	*		C6	803/6	←	6	*		J6	816/6	←	6
"		*	C14	806/6	←	6		*	J14	819/6	←	6
DP	*		D7	803/5	←	8	*		K7	816/5	←	8
"		*	D15	806/5	←	8		*	K15	819/5	←	8
CPL	*		C5	704B/6	→	20	*		J5	717B/6	→	20
"		*	C13	707B/6	→	20		*	J13	720B/6	→	20
iA	*		D5	803/4	←	22	*		K5	816/4	←	22
"		*	D13	806/4	←	22		*	K13	819/4	←	22
SFE	*		D8	704B/7	→	11	*		K8	717B/7	→	11
"		*	D16	707B/7	→	11		*	K16	720B/7	→	11
XXX	*		C7	704A/6	→	25	*		J7	717A/6	→	25
"		*	C15	707A/6	→	25		*	J15	720A/6	→	25
YYY	*		C3	706B/7	→	18	*		J3	719B/7	→	18
"		*	C11	706B/6	→	18		*	J11	719B/6	→	18

Nota: pour le Brachage des
Circuits SN.75.150 et
SN 75.154 voir fiche
MUX 4P.

(chopitre G.2.
Folio 9)

Bouchon de Test (valable aussi pour SYN 01 . SYN 02 et ASM 01)

D1 - C2	ED1 - RD1
D9 - C10	ED2 - RD2
C5 - C6	CPL1 - PDP1
C13 - C14	CPL2 - PDP2
D2 - C8	DPE1 - PAE1
D10 - C16	DPE2 - PAE2
D6 - D7	SDB1 - DP1
D14 - D15	SDB2 - DP2
C3 - C7 - D5	XXX1 - YYY1 - iA1
C11 - C15 - D13	XXX2 - YYY2 - iA2
D3 - C4 - C18	BTE1 - BTR1 - BTi1
D11 - C12 - C20	BTE2 - BTR2 - BTi2

} seulement pour SYN.

Bull



SPS 5

MUX 4M - IF02

N° Document

71 F7 31MS

Date

730

Page

G. 3.9