

Programme de Test

Test CAM 65 Mnémonique Cartouche B05G : CAMEM
bande perforée N° 1158 233 01

Contraintes : - 16 k mémoire minimum pour la translation
- le test cache mémoire nécessite la présence de l'HTR
- Pour tester l'interaction de deux processeurs sur le CAM
la présence de l'IOP 16 est nécessaire.

Description du Conversationnel

3.3 - DESCRIPTION DU CONVERSATIONNEL DU TEST

DESCRIPTION MEMOIRE

1ER K ? x
DER K ? y

DESCRIPTION ZONE RECOUVERTE PAR LE CACHE

1ER K ? x'
DER K ? y'

ADRESSE HTR ?

NIVEAU IT ?

PERIODE ? (en ms)

x et x' :: Rang du premier K à tester (0-4-8-12-16)
y et y' :: Rang du dernier K à tester (3-7-11-15-19-27)

IOP ? (Y ou N)

N° PROCESSEUR ?

x' et y' doivent être dans la zone décrite par x et y.

DONNEZ VOS CLES

01

Clés Outil

- Avant l'utilisation des clés Outil, vérifier que le programme de test ne se trouve pas dans la zone à tester avec la clé ADR.

- L'édition du Message d'erreur:

ERR (000/00) CLE INEXEC

entraîne l'abandon de la clé qui a provoqué l'erreur ainsi que l'abandon des clés suivantes.

L'opérateur devra:

- Soit redéfinir une phase de test, s'il s'est trompé dans le paramètre.
- Soit translater le programme en se servant de la clé TRA et redéfinir la phase de test.

Exemples

ECRITURE A ZERO
DE LA MEMOIRE :

DONNEZ VOS CLES

01 LAD '1000

02 LDC '0000

03 WRI

04 REA

05 CPR

08 MAD 1

07 BRL 3 '0FFF

08

DONNEZ VOS CLES

01

Ecriture à 1 de la Mémoire comprise entre le 32ième K et le 36ième K.

DONNEZ VOS CLES

01 SLO '800

02 SLE '900

03 LAD '0

04 LDC 'FFFF

05 WRI

06 REA

07 CPR

08 MAD 1

09 BRL 5 '0FFF

0A

DONNEZ VOS CLES

01

Bull



SPS 5

Test CAM 65

N° Document

71 F7 31MS

Date

547

Page

N. 6.1

Tableau des Clés

Renseignements clés			Recettes			Mémoires Testées		Temps		RESUME
Mécanique	Type Action	Quil	Paramètre	REC	DEBUG	RNS	Vive	CACHE		
100	A	0		•	•	•			Test de la présence HTR.	
401	A	0		•		•	•		Test de la Mémoire du SOLAR.	
402	A	0		•		•		•	Test de la Mémoire du Cache.	
* 403	A	0		•	•	•		•	Test de Performance du Cache.	
* 404	A	0		•	•	•		•	Test de la zone couverte par le Cache.	
** 405	A	0		•	•	•		•	Test du Cache en Multiprocesseur	
ADR	O	0					•		Adresse d'implémentation du PGM.	
CPR	O	0					•		Compare le contenu de «CODE» avec le contenu de l'adresse donnée pour «ADRES».	
LAD	O	1					•		Charge l'adresse donnée en paramètre dans «ADRES».	
LCA	O	0					•		Charge une valeur aléatoire dans «ADRES».	
LDC	O	1					•		Charge la valeur donnée en paramètre dans «CODE».	
MAD	O	1					•		Modifie «ADRES» de la valeur donnée en paramètre.	
MOC	O	1					•		Modifie «CODE» de la valeur donnée en paramètre.	
REA	O	0					•		Lecture de l'adresse donnée par «ADRES».	
SLE	O	1					•		Écriture du Paramètre dans le Registre «SLE».	
SLO	O	1					•		Écriture du Paramètre dans le Registre «SLO».	
TRA	O	1					•		Transfère le PGM à l'adresse donnée en paramètre.	
WRI	O	0					•		Écriture du contenu de «CODE» dans l'adresse donnée par «ADRES».	
IMP	O	0						•	Édition des performances du Cache.	
INI	O	1						•	Initialisation du Cache à l'adresse donnée en Paramètre.	
LIM	O	0						•	Recherche de la zone couverte par le Cache.	
PFM	O	1						•	Calcul des performances du cache à l'adresse donnée en Paramètre.	
MPF	O	1						•	Modifie le Paramètre donné par la clé «PFM» de la valeur donnée en Paramètre.	

Intégralité des clés standard REC - RNS - PSW - BRL - END - STO - RST.

* Clés ne pouvant pas fonctionner si l'HTR n'est pas ok.

** Clé pas activée si l'IMP n'a pas été défini dans le conversationnel.

Messages d'erreur

-ERR(100/00) : pas d'IT HTR

-ERR(402/04) : Erreur en Lecture ERR(402/05) : Erreur en Écriture

-ERR(403/02) $\frac{(PGM1)}{MEMOIRE} = 0,1 / \frac{(PGM2)}{CACHE} = 1,06$: le rapport $\frac{PGM1}{PGM2}$ n'est pas au moins égal à $\frac{1}{2}$

-ERR(404/01) : les limites calculées sont différentes des limites définies dans le programme de test.

-ERR(404/5B) : Mauvais fonctionnement du cache mémoire.

-ERR(405/03) : Absence ou mauvais fonctionnement de l'IMP ce qui peut entraîner la destruction du prog. de test.

Bull



SPS 5

Test CAM 65

N° Document

71 F7 31MS

Date

547

Page

N. 6.2